

第1章 计算机的基础知识

【学习目标】

本章作为学习计算机硬件技术的基础,首先简要介绍计算机的发展简史与分类,在此基础上概述微型计算机及其系统的基本概念和基础知识,然后重点介绍微型计算机系统的基本组成与工作原理以及计算机的运算基本知识。

【学习要求】

- 了解计算机的发展历史、分类,并重点理解微处理器及其系统的基础知识。
- 正确理解微型计算机硬、软件系统的功能及其相互间的联系。
- 理解硬件系统各组成部分的功能与作用,着重掌握各种信息的不同流向。
- 理解 CPU 对存储器的读写操作及其区别,重点掌握冯·诺依曼计算机的设计思想与原理。
- 着重理解和熟练掌握程序执行的过程。
- 掌握微处理器的基本性能指标或参数。
- 能熟练掌握与运用各种数制及其相互转化的综合表示法。
- 熟练掌握补码及其运算,着重理解补码与溢出的区别。

1.1 计算机发展概述

1.1.1 计算机的发展简史

1946 年,以 ENIAC(electronic numerical integrator and calculator,电子数字积分器与计算器)命名的世界上第一台计算机问世。它的诞生揭开了计算机时代的序幕。按照逻辑元件的更新来划分,计算机的发展历史可划分为 5 代,见表 1.1。

1.1.2 计算机的分类

计算机有多种分类方法,见表 1.2。

表 1.1 5 代计算机的发展简史

代次	年 份	名 称	典型产品	主要性能	说 明
1	1951—1958	真空管计算机	通用自动计算机 UNIVAC	单片上集成几千只真空管	散热巨大,亟待改进
2	1959—1964	晶体管计算机	贝尔实验室第 1 台通用晶体管计算机	单片上集成 800 多只晶体管	散热减少,处理加快。获诺贝尔奖
3	1965—1970	集成电路计算机	Intel4004 IBM360 系列	单片上集成几千只晶体管	体积更小、速度更快、可靠性更高
4	1971 至今	超大规模集成电路计算机	Intel 与 AMD 等系列微型计算机	单片上集成达几千万只以上晶体管	推动计算机微型化向更高层次发展
5	未来	人工智能计算机	目前尚无典型产品	追求模拟人脑高级思维功能	

表 1.2 计算机的分类

分类	名 称	性能、用途及其说明
按处理数据方式	模拟式计算机	用于测量及显示连续性的物理量及电子信号的变化。例如,测试温度、压力、速度、位移以及电流、电压等
	数字式计算机	处理非连续性变化的数据。其显著特点是可由程序加以控制,在速度上比模拟式计算机慢,但准确度高,用途广。人们通常所说的计算机就是指这类数字计算机
	混合式计算机	具有模拟式计算机与数字式计算机的双重性能与特点,可接受连续性模拟量,而以数字量输出。它适用于大型自动化工厂
按计算机外型大小	超级计算机	它是功能最强、精度最高、速度最快、价格最贵的计算机。目前,速度已达到每秒计算几十万亿次浮点运算(太拉级,10 ¹² 次)。主要用于解决关系国家与社会发展的重大而复杂的关键任务。如模拟气候以实现精确的气象预报;模拟与设计实用的可控核聚变;在医学/生物科学中进行分子层次上的分析以实现近于瞬时的药物设计;在农业上开发新的遗传工程作物;在国防上模拟核武器的行为;在商业与金融上模拟商业运行系统;应用纳米技术模拟与设计新的电子器件;在天文学领域模拟星系及星系内的恒星运动及其相互作用等
	大型计算机	大型计算机的体积相差很大,其主要特点是指令多、速度快、存储容量大,可以连接数以百计的终端机,快速处理大量的信息
	小型计算机	介于大型计算机与微型计算机之间,通常用来执行种类繁多的应用程序。20 世纪 70 年代,小型计算机大多为 16 位机,20 世纪 80 年代以后,主要是 32 位机
	微型计算机或个人计算机	是目前发展最快、应用最普及的计算机。它与小型机甚至中型机的差距日益减小,通常所说的家用电脑就是指这类计算机
	便携式计算机(笔记本计算机)	它在结构上将显示器、主机、键盘以及软盘和硬盘驱动器全部集中在一个笔记本大小的机箱内,以便随身携带,性能与个人计算机一样。目前,由于它的价格逐步降低,其应用已日渐普及

1.1.3 计算机的应用

计算机的主要用途可归纳为 7 个方面,见表 1.3。

表 1.3 计算机的主要用途

用 途	说 明
科学计算	是计算机最早的应用领域,主要用于科学研究和工程计算。如数学、力学、核物理学、量子化学、天文学、生物学等基础科学的研究计算等,至于航空航天、宇宙飞船、气象预报、地质勘探以及高级工程设计等方面的计算,更需要借助于高速计算机
计算机控制	是实现自动化的重要手段,其应用广度与水平是衡量一个国家经济发展实力和现代化水平的标志。自微型计算机出现以后,计算机控制有了飞速的发展,使自动控制真正进入了以计算机为主要控制工具的新阶段。目前,智能控制可以实现任何一个复杂工业流水线乃至一个大型工厂生产的完全自动化
测量和测试	其应用主要有两个方面,即对各种测量和测试设备的控制以及对数据的采集与处理。微型机和单片机的出现,大大提高了测量和测试的自动化水平
信息处理	计算机信息处理主要用于两个方面:一是用于事务处理;二是用于管理。目前,在企业管理、物资库存管理、情报资料图书管理、财务管理、人事管理等方面,已有商业性软件,使其管理十分方便
计算机辅助设计(CAD)/计算机辅助制造(CAM)/计算机辅助教学(CAI)	由于计算机具有快速计算和强大的数据处理及仿真能力,它在半导体工艺、精密仪器、飞机、船舶、建筑等的设计制造中,都广泛地采用了 CAD/CAM 技术。在现代化教学、教学管理、教材、实验、培训以及 CAI 教学软件的开发与应用方面,已日渐普及
人工智能	人工智能是计算机应用中较新而又较困难的一个领域。目前,虽取得一些成果,但人工智能需要计算机模拟人脑的高级思维活动,所以需要建立的智能系统应能使计算机具有学习、证明、模式识别、模拟专家决策、实现自然语言理解等功能
计算机模拟	计算机模拟在解决自然界和人类社会中一些复杂系统问题方面具有重大意义。计算机模拟就是利用计算机将现实世界的某些现象用大量的数值表现出来。

1.1.4 微处理器的发展简史与现状

微型计算机发展的动力来源于微处理器的不断更新换代。从 20 世纪 70 年代初至今,已推出 7 代微处理器产品。表 1.4 给出了 CPU 发展的简史。

表 1.4 Intel CPU 发展简史

生产年份	Intel 产品	主要性能说明
1971	4004	第 1 片 4 位 CPU,2300 个晶体管
1972	8008	第 1 片 8 位 CPU,3500 个晶体管
1974	8080	第 2 代 8 位 CPU,约 6000 个晶体管
1978	8086/8088	第 1 片 16 位 CPU,2.9 万个晶体管,IBM 公司(1981 年)推出基于 8088 的 PC
1982	80286	超级 16 位,13.4 万个晶体管,首款运行保护模式并兼容前期所有软件
1985	80386	第 1 片 32 位并支持多任务的 CPU,27.5 万个晶体管
1989	80486	增强的 32 位 CPU,120 万个晶体管
1993	Pentium	第 1 片双流水线 CPU,310 万个晶体管,内核采用了 RISC 技术

生产年份	Intel 产品	主要性能说明
1995	Pentium pro	550 万个晶体管,0.6 μ m 制程技术,256KB 的二级超高速缓存
1997	Pentium II	Pentium pro 的改进型,750 万个晶体管,频率达 750MHz
1999	Pentium III	Pentium II 的改进型,950 万个晶体管,0.25 μ m 技术
2000	Pentium 4	4200 万个晶体管,0.18 μ m 技术,频率达 2GHz
2002	Pentium 4 Xeon	内含创新的超线程技术,使性能增加 25%,频率达 3.06GHz~3.2GHz,0.13 μ m 制程技术,是首次每秒执行 30 亿个运算周期的 CPU
2005	Pentium D	首颗内含两个处理核心,揭开 x86 处理器多核心时代
2006	Core 2 Duo	Core 微架构,2.91 亿个晶体管,性能比 Pentium D 提高 40%

目前,Intel 已将最新的双核 Pentium D/EE 和 Pentium 4¹ CPU 的主频由 2GHz 提高到 3.73GHz 或 3.8GHz,工艺技术由 0.13 μ m 提高到 0.065 μ m,CPU 的针脚由 478 根提高到 755 个。与此同时,AMD 公司从 2002 年初推出 2GHz 的 CPU 之后,几经技术创新,到 2006 年已推出 940 针 CPU。

在不断完善 32 位 CPU 系列的同时,Intel 公司和 AMD 公司在开发 64 位 CPU 方面也展开了更加激烈的竞争,并采用了不同的策略。Intel 公司从 CPU 长远的发展战略考虑,在开发 64 位的 Itanium 时放弃了其沿用多年的 x86 架构,而在 IA-64 架构的体系中采用了所谓显性并行指令计算(explicitly parallel instruction computing,EPIC)核心技术,保持了技术上的优势。而 AMD 公司在其开发 64 位 CPU K8 SledgeHammer(大锤)时,则采取了更为平滑的过渡方式,尽管它在运行 64 位软件时其速度不及 Intel 公司的 Itanium,但由于它注重了增强同 IA-32 指令的兼容性,使其在执行 IA-32 软件时又明显高于 Itanium。

此外,目前在 CPU 市场上具有一定竞争力和份额的还有其它一些公司。例如,半导体芯片生产巨人 VIA 公司推出的 VIA Cyrix III 和 VIA C3,它们以必要的性能和低廉的价格能满足一般自动化办公与家用多媒体应用的需要,产品约占市场 10%的份额。Transmeta 公司开发的 Crusoe 芯片采用了一种与 x86 截然不同的指令集结构,通过软件指令集翻译代码,使系统将自己看作普通的纯硬件 x86 处理器,这种独特的代码编译方式节省了普通芯片编码所需要的几百万只晶体管,从而使芯片更小、更快、能耗更低,这使该芯片在笔记本电脑中有着广泛的应用。

应当指出,正是 CPU 市场上激烈竞争的存在,形成了各公司 CPU 系列产品性能价格比的不断提高。如果没有 AMD、VIA 等公司同 Intel 公司的激烈竞争,也就不会有今天 Intel 系列 CPU 产品如此快速更新与优化的主流地位。

1.1.5 微型计算机的分类

微型计算机可以分为许多类型,见表 1.5。

表 1.5 微型计算机的类型

类 型	性 能 说 明
单片机	把微处理器、存储器、输入输出接口集成在一块集成电路芯片上。其优点是体积小，可放在仪表内部。但存储器容量小，输入输出接口简单，功能较低
单板机	将计算机的各个部件，包括微处理器、存储器、输入输出接口，还有简单的七段码发光二极管显示器、小键盘、插座等，都组装在一块印制电路板上。其功能比单片机强，适于进行生产过程的控制。它可以直接在实验板上操作，适用于教学
个人计算机	供单个用户操作的计算机系统称为个人计算机(俗称个人电脑)，通常说的微型计算机或家用电脑就是指这类个人计算机
多用户系统	多用户系统是指一个主机连接着多个终端，多个用户同时使用主机，共享计算机的硬件、软件资源
微型计算机网络	把多个微型计算机系统连接起来，通过通信线路实现各个微型计算机系统之间的信息交换、信息处理、资源共享，这样的网络就是微型计算机网络

1.1.6 微型计算机硬件技术发展的特点与趋势

1. 微型计算机硬件技术发展的特点

微型计算机技术是一种软、硬件彼此依存并且相互交融的综合技术，但硬件是基础。推动计算机硬件发展和计算机更新换代的一个基本因素是逻辑元件的技术创新。集成电路上的晶体管集成度每隔 2 年左右就会翻一番，芯片的性能也随之提高一倍，而价格降低一半。这就是“摩尔定律”，也是微型计算机技术发展的一个最显著的特点。正是在这一原动力的带动下，使 CPU、大容量的存储器以及灵巧多样的多媒体外围设备等获得了惊人的发展。

2. 微型计算机硬件技术发展的趋势

根据目前微型计算机硬件技术的现状和专家预测，可以从以下几方面来描述微型计算机硬件技术发展的趋势。

(1) 芯片技术将继续发挥原动力作用

在芯片的制造工艺方面，目前已经把线宽做到了 0.065 μm 。在 10 年之后，CPU 芯片上晶体管的集成度将达到 10 亿个/片数量级，CPU 的工作频率将提高到几千兆赫。

在芯片导线材料方面，目前普遍使用的铝制导线材料将逐渐被电阻率小得多的铜制材料所代替。“铜”互连芯片将是未来集成电路芯片的发展方向。

在芯片本体材料方面，国内外已有许多先进的研究所和实验室正在研究用新型的材料和技术来代替目前的硅材料芯片技术。如砷化铝材料的芯片，具有更快的速度和更少的耗能。此外，基于超导技术的超导材料和基于光量子技术的光器件，将可能把目前电子器件的速度和性能提高上百倍。纳米技术也在加紧研究之中，如果能制成只有原子尺寸大小的控制开关，这种开关就能成为未来用于信息处理的纳米计算机的二进制开关。

除了新工艺、新材料等方面的技术进步外，还由于 RISC 芯片技术的迅速发展，使它正在从目前主要用于高速计算机(如图形工作站)的领域扩展到个人计算机领域，从而将进一步加快计算机的处理速度。另外，现在并行处理技术发展很快，已能实现将成千上万个 CPU 芯片互相连接在一起，完成过去只有超级计算机才能完成的计算任务。

(2) 宽带网络环境下的多媒体计算机技术与通信技术将加速发展

目前世界各国都在加速发展光纤通信网络及其基础设施,这不仅会进一步普及家用多媒体计算机的应用,而且也正在使普遍用于家庭的常用信息设备,如电视、电话、计算机、移动通信的电话手机等,由互相分离的独立通信设备融为一体。通过先进的计算机网络技术、高速的光纤通技术、先进的移动通信技术和卫星通信技术等手段的结合,就能将这些设备全部集成在一个统一的通信系统上。

随着高速的信息基础设施的建立与完善,在不久的将来,人们的通信与办公将不再受到地域的限制,每个家庭与个人的通信“号码”(地址)不仅可以用于电话,也可用于网上的电子邮件,还可用于传真、电子购物、欣赏家庭影院等。无疑,未来的计算机硬件及其相关电器设备将和宽带网络技术紧密融合在一起,走进千家万户,渗透每一个角落,人们可以自由地在家里或任何地方进行即时通信与办公。

(3) 计算机硬件与软件将更加紧密地融合在一起

在计算机硬件发展的过程中,软件作为计算机的灵魂一直在不断地向硬件渗透。现在,已开发出可通过软件任意定义引脚以实现不同功能的现场在线可编程门阵列 FPGA 芯片或 CPLD 芯片。无论是操作系统中的常用子模块(如启动信息),或者是硬盘中一些最常用的应用程序,都呈现出逐渐向高速缓冲存储器(cache)转移的趋向。

(4) 笔记本计算机在个人计算机中的应用比例将逐渐上升

现在,全世界每年生产与销售的个人计算机总数都在与日俱增,其中,笔记本计算机(俗称笔记本电脑)在个人计算机中的应用比例正在增长。目前,笔记本计算机与台式计算机的应用比例以日本为最高,已超过 52%。我国使用笔记本计算机的用户虽然较少,但由于笔记本计算机具有携带方便、性能稳定、款式新颖、无害无污染等特点,随着价格的降低,它越来越受到用户的青睐。图 1.1 给出了两种笔记本计算机的款式。

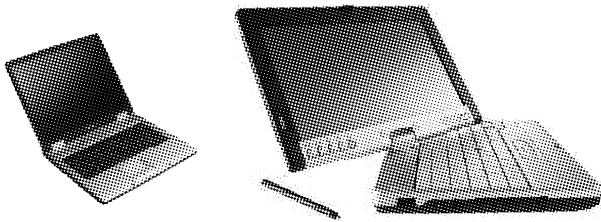


图 1.1 笔记本计算机的款式

1.2 微型计算机系统的组成

1.2.1 基本术语

微处理器、微型计算机和微型计算机系统,这是 3 个含义不同但又有着密切依存关系的基本概念。

1. 微处理器

微处理器,简称 μP 或 MP (microprocessor),是指由一片或几片大规模集成电路组成的

具有运算器和控制器功能的中央处理器部件,又称微处理机。它本身并不等于微型计算机,而只是其中央处理器。有时为区别大、中、小型中央处理器(central processing unit,CPU)与微处理器(micro processing unit,MPU)。通常,在微型计算机中就直接用 CPU 表示微处理器,如图 1.2 所示。

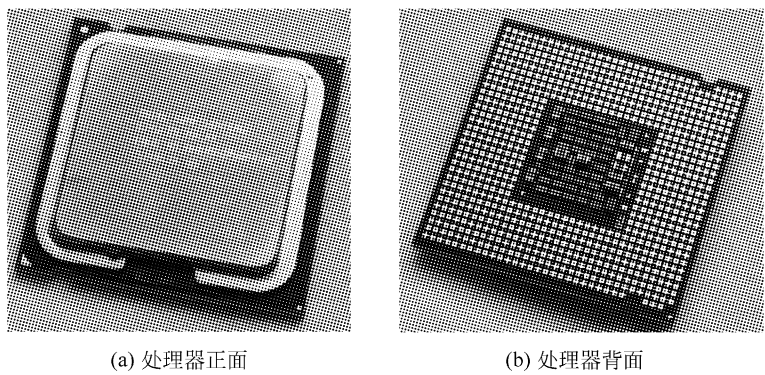


图 1.2 Intel Pentium 微处理器

2. 微型计算机

微型计算机(microcomputer),简称 μC 或 MC,是指以微处理器为核心,配上存储器、输入输出接口电路及系统总线所组成的计算机,又称主机或微电脑。当把微处理器、存储器和输入输出接口电路,统一组装在一块或多块电路板上或集成在单片芯片上,则分别称为单板机、多板机或单片微型计算机,如图 1.3 所示。

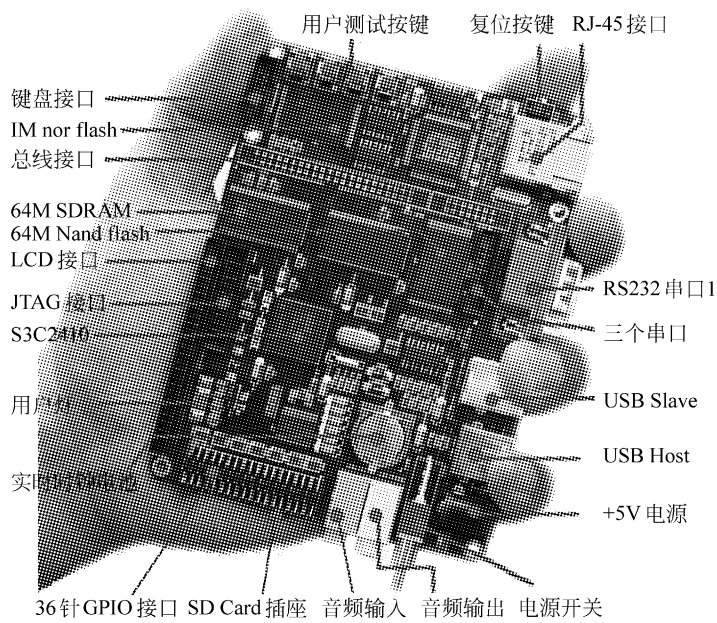


图 1.3 单板微型计算机

3. 微型计算机系统

微型计算机系统(microcomputer system),简称 μ CS 或 MCS,是指以微型计算机为中心,配以相应的外围设备、电源和辅助电路(统称硬件)以及指挥微型计算机工作的操作系统软件所构成的系统,如图 1.4 所示。

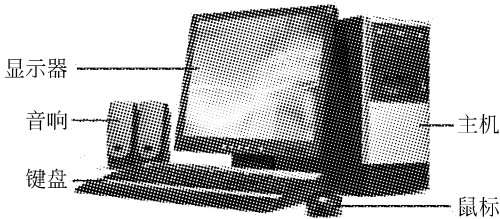


图 1.4 微型计算机系统

微处理器、微型计算机和微型计算机系统三者的含义及相互关系如图 1.5 所示。

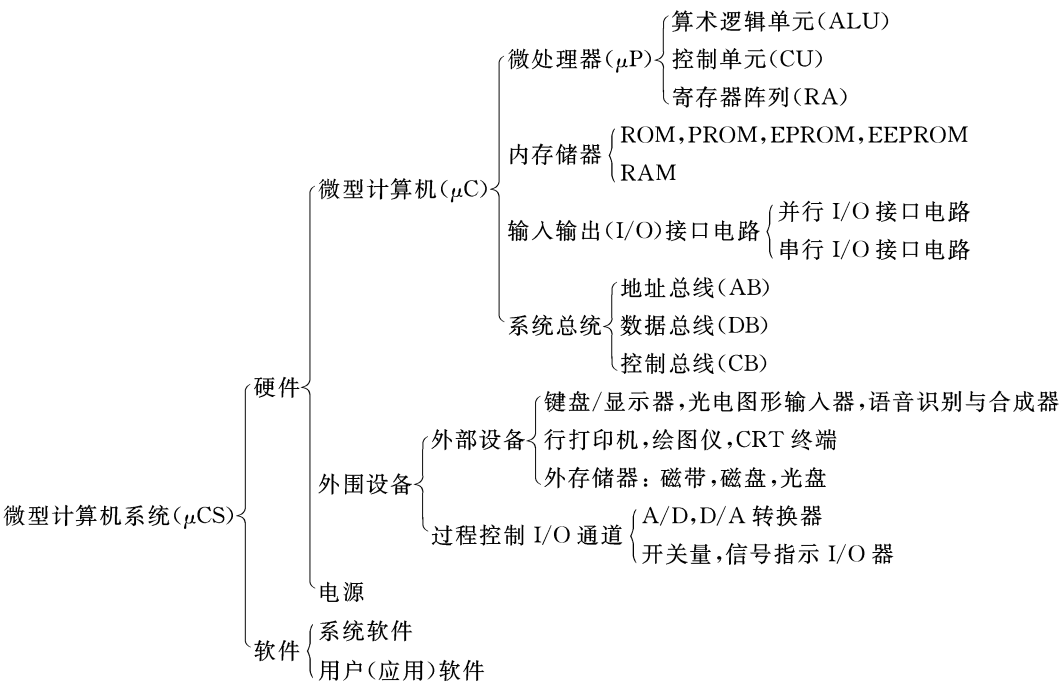


图 1.5 微处理器、微型计算机和微型计算机系统及其相互关系

1.2.2 微型计算机系统的基本组成

微型计算机系统与任何其他计算机系统一样,由硬件和软件两大系统组成。

1. 硬件系统

一个最基本的微机硬件系统组成简易框图如图 1.6 所示。图中,微处理器是微机的运

算、控制中心,用来实现算术、逻辑运算,并对全机进行控制。存储器(简称主存或内存)用来存储程序或数据。输入输出(I/O)芯片是微机与输入输出设备之间的接口。

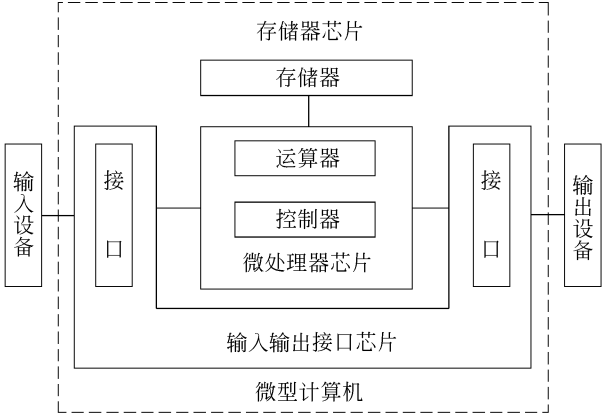


图 1.6 微机硬件系统组成

图 1.7 给出了微型计算机硬件的组成及其连接示意图。

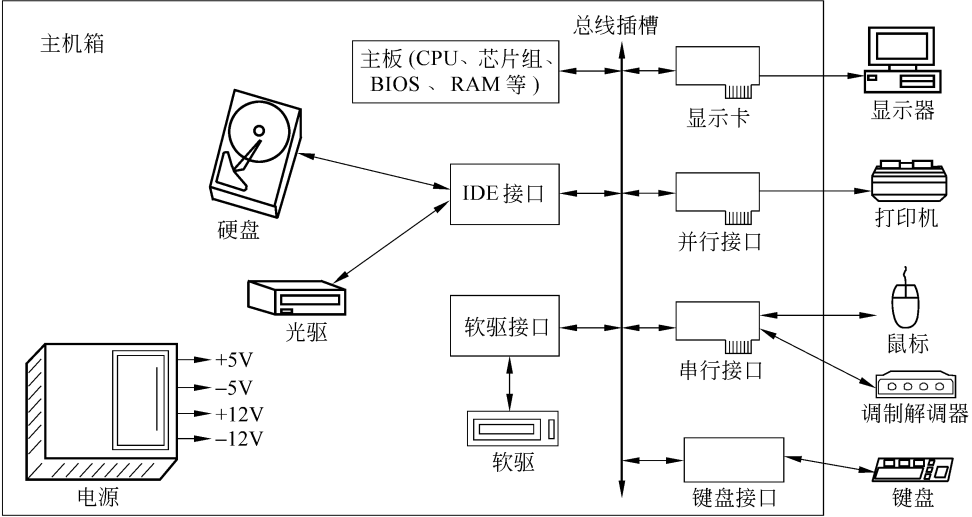


图 1.7 微型计算机硬件的组成及其连接示意图

2. 软件系统

一台完整的计算机系统除了硬件系统外,还必须配置有软件系统。计算机软件通常分为两类:系统软件 and 用户软件。系统软件是指不需要用户干预的能生成、准备和执行其他程序所需的一组程序。用户软件通常也称为应用程序或实用程序,它是指用于解决各种特定具体应用问题的专用软件。

计算机硬件与系统软件、应用软件的关系如图 1.8 所示。

应当指出,硬件系统和软件系统是相辅相成的,共同构成微型计算机系统,缺一不可。

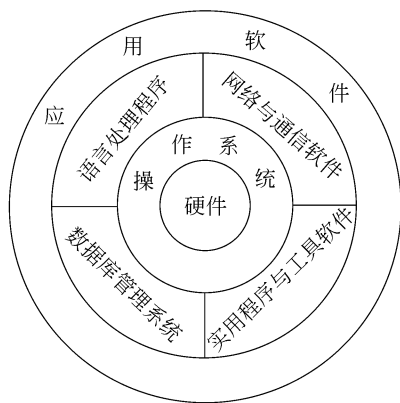


图 1.8 计算机系统的层次构成

现代的计算机硬件系统和软件系统之间的分界线并不明显,总的趋势是两者统一融合,在发展上互相促进。人是通过软件系统与硬件系统发生关系的。通常,由人使用程序设计语言编制应用程序,在系统软件的干预下使用硬件系统。

1.3 微机硬件系统结构基础

所谓微机硬件系统结构,是指按照总体布局的设计要求,将各部件构成某个系统的连接方式。一种典型的微机硬件系统结构如图 1.9 所示。图中,用系统总线将各个部件连接起来。系统总线是用来传送信息的公共导线,它们可以是带状的扁平电缆线,也可以是印刷电路板上的一层极薄的金属连线。所有的信息都通过总线传送。通常,根据所传送信息的内容与作用不同,可将系统总线分为 3 种:数据总线(data bus, DB)、地址总线(address bus, AB)、控制总线(control bus, CB)。系统中各部件均挂在总线上,所以,这种系统结构也称为面向系统的总线结构。

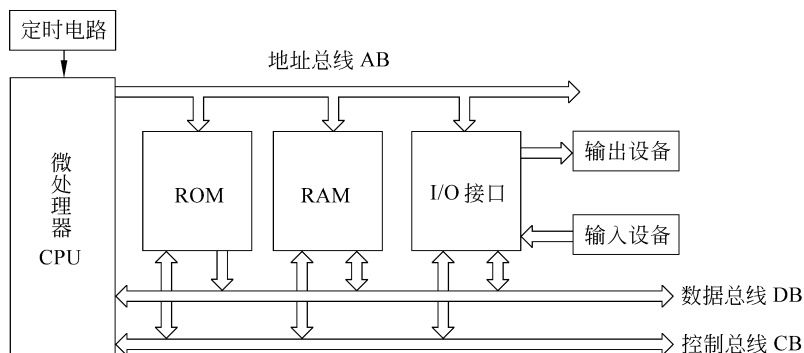


图 1.9 典型的微机硬件系统结构

在微型计算机中有 3 种信息流(地址信息流、数据信息流和控制信息流)在流动。在总

线结构中,通过总线实现微处理器、存储器和所有 I/O 设备之间的信息交换。

采用总线结构时,系统中各部件均挂在总线上,可以使微机系统的结构比较简单,易于维护,并具有更大的灵活性和更好的可扩展性。

根据总线结构组织方式的不同,目前采用的总线结构可分为单总线、双总线和双重总线 3 种,如图 1.10 所示。

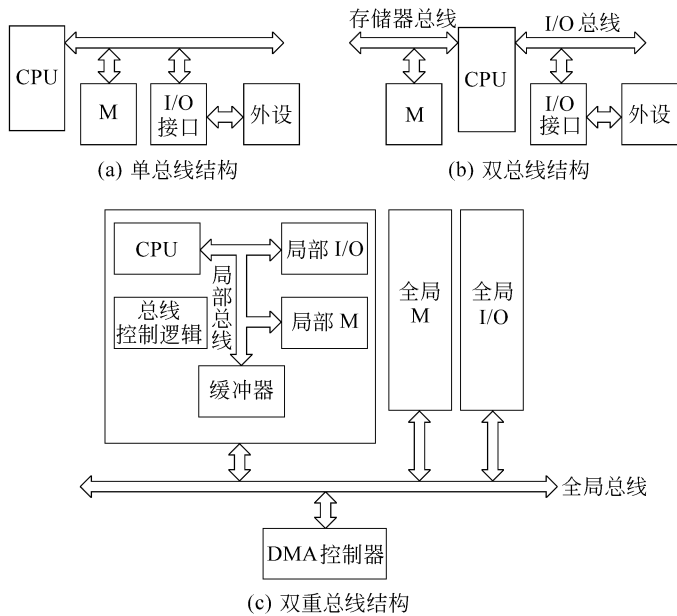


图 1.10 微机的 3 种总线结构

图 1.10(a)所示的是单总线结构。在单总线结构中,系统存储器 M 和 I/O 接口均使用同一组信息通路,因此,CPU 对 M 的读/写和对 I/O 接口的输入输出操作只能分时进行。目前大部分中低档微机都采用这种结构,因为它的结构简单,成本低廉。

图 1.10(b)所示的是双总线结构。这种结构的存储器 M 和 I/O 接口各具有一组连通 CPU 的总线,故 CPU 可以分别在两组总线上同时与 M 和 I/O 交换信息,因而拓宽了总线带宽,提高了总线的数据传输效率。目前的高档微机即采用这种结构。由于双总线结构中的 CPU 要同时管理 M 和 I/O 的通信,故加重了 CPU 的负担。为此,现在通常采用专门的处理芯片(即所谓的智能 I/O 接口)来负责 I/O 的管理任务,以减轻 CPU 的负担。

图 1.10(c)所示的是双重总线结构。它有局部总线与全局总线这双重总线。当 CPU 通过局部总线访问局部 M 和局部 I/O 时,其工作方式与单总线的情况相同。当系统中某微处理器需要对全局 M 和全局 I/O 访问时,则必须由总线控制逻辑统一安排才能进行,这时该微处理器就是系统的主控设备。例如,当 DMA(直接存储器存取)控制器作为系统的主控设备时,则全局 M 和全局 I/O 之间便可通过系统总线进行 DMA 操作;与此同时,CPU 还可以通过局部总线对局部 M 和局部 I/O 进行访问。这样,整个系统便可在双重总线上实现并行操作,从而提高了系统数据处理和数据传输的效率。目前,各种高档微机和工作站基本上都采用这种双重总线结构。

1.4 微处理器模型的组成

图 1.11 给出了一个简化的微处理器结构示意图。由图中可知,一个简单的微处理器主要由运算器、控制器和内部寄存器阵列 3 个基本部分组成。现将各部件的功能简述如下。

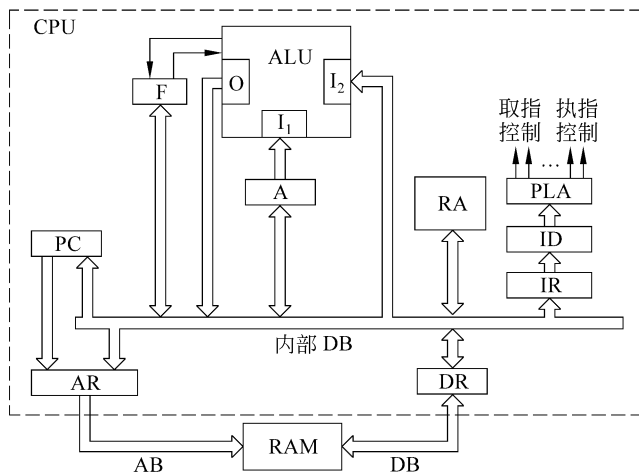


图 1.11 简化的微处理器结构

1.4.1 运算器

运算器又称为算术逻辑单元(arithmetic logic unit, ALU),用来进行算术或逻辑运算以及位移循环等操作。参加运算的两个操作数,通常,一个来自累加器(accumulator, A),另一个来自内部数据总线,可以是数据寄存器(data register, DR)中的内容,也可以是寄存器阵列(register array, RA)中某个寄存器的内容。运算结果往往也送回累加器 A 暂存。

1.4.2 控制器

控制器是根据指令功能转化为控制信号的部件。其组成包括:①指令寄存器(instruction register, IR),用来存放从存储器取出的将要执行的指令(实为其操作码);②指令译码器(instruction decoder, ID),用来对指令寄存器 IR 中的指令进行译码,以确定该指令应执行什么操作;③可编程逻辑阵列(programmable logic array, PLA),也称为定时与控制电路,用来产生取指令和执行指令所需的各种微操作控制信号。由于每条指令所执行的具体操作不同,所以,每条指令将对应控制信号的某一种组合,以确定相应的操作序列。

1.4.3 内部寄存器

通常,内部寄存器包括若干个功能不同的寄存器或寄存器组。

1. 累加器

累加器(A)是用得最频繁的一个寄存器。在进行算术逻辑运算时,它具有双重功能:运算前,用来保存一个操作数;运算后,用来保存结果。

2. 数据寄存器

数据寄存器(DR)用来暂存数据或指令。从存储器读出时,若读出的是指令,经 DR 暂存的指令通过内部数据总线送到指令寄存器 IR;若读出的是数据,则通过内部数据总线送到有关的寄存器或运算器。

向存储器写入数据时,数据是经数据寄存器 DR,再经数据总线 DB 写入存储器的。

3. 程序计数器

程序计数器(program counter,PC)中存放着正待取出的指令的地址。根据 PC 中的指令地址,准备从存储器中取出将要执行的指令。通常,程序按顺序逐条执行。任何时刻,PC 都指示要取的下一个字节或下一条指令(对单字节指令而言)所在的地址。因此,PC 具有自动加 1 的功能。

4. 地址寄存器

地址寄存器(address register,AR)用来存放正要取出的指令的地址或操作数的地址。

在取指令时,将 PC 中存放的指令地址送到 AR,根据此地址从存储器中取出指令。在取操作数时,将操作数地址通过内部数据总线送到 AR,再根据此地址从存储器中取出操作数;在向存储器存入数据时,也要先将待写入数据的地址送到 AR,再根据此地址向存储器写入数据。

5. 标志寄存器

标志寄存器(flag register,FR)用来寄存执行指令时所产生的结果或状态的标志信号。关于标志位的具体设置与功能将视微处理器的型号而异。根据检测有关的标志位是 0 或 1,可以按不同条件决定程序的流向。

此外,图 1.11 中还画出了寄存器阵列 RA,也称为寄存器组(register stuff,RS)。它通常又包括若干个通用寄存器或专用寄存器,其具体数量与设置因不同的微处理器而异。

需要强调的是,标志寄存器是一个重要的寄存器,随着微处理器的不断升级,标志寄存器各标志位的设置与定义也越来越复杂。但是,由于后期产品的设计都沿用了对前期产品的兼容性,所以,对它们的认识和理解都是一个逐步深入的过程。

1.5 存储器概述

1.5.1 基本概念

存储器是微机中的存储和记忆部件,用来存放数据(包括原始数据、中间结果、最终结

果)和程序。这些数据 and 程序在计算机内部都是用 0、1 二进制代码来表示的。每一个 0 或 1 就叫做 1 位信息。

为了计量信息长度的方便,一般将 8 位二进制代码作为一个字节(byte,B),再用两个字节组成一个字(word)来标识 16 位数据的长度。在区分计算机处理信息的能力时,还有一个计量处理二进制代码位长的单位叫字长,它表示计算机数据总线上一次能处理的信息的位数即位长,并由此而定义是多少位的计算机,如 1 位机,4 位机、8 位机、16 位机、32 位机和 64 位机等。

这里所讨论的存储器通常是指内存(又称主存),内存可划分为多个存储单元(又称内存单元)。每一个存储单元中一般存放一个字节(8 位)的二进制信息。存储单元的总数目称为存储容量,它的具体数目取决于地址线的根数。为了计算机管理内存的方便,对每个内存单元都要赋予一个不同的编号。这个编号称为地址单元号或简称地址。显然,各存储单元的地址与该地址中存放的内容是完全不同的意思,不可混淆。

1.5.2 存储器组成

现假定存储器由 256 个单元组成,每个单元存储 8 位二进制信息,即字长为 8 位,其结构简图如图 1.12 所示。这种规格的存储器,通常称为 256×8 位的读写存储器。

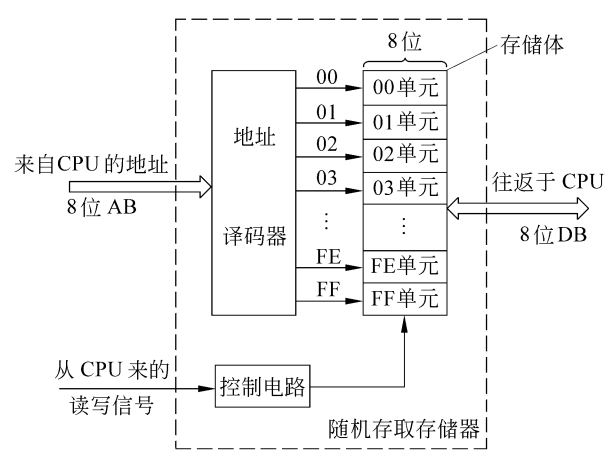


图 1.12 随机存取存储器结构简图

从图 1.12 中可见,随机存取存储器(指可以随时存入或取出信息的存储器)由存储体、地址译码器和控制电路组成。

一个由 8 根地址线连接的存储体共有 256 个存储单元,其编号从 00H(十六进制表示)到 FFH,即从 00000000 到 11111111。

地址译码器接收从地址总线 AB 送来的地址码,经译码器译码选中相应的某个存储单元,以便从该存储单元中读出(即取出)信息或写入(即存入)信息。

控制电路用来控制存储器的读写操作过程。

1.5.3 读写操作过程

从存储器读出信息的操作过程如图 1.13(a)所示。假定 CPU 要读出存储器 04H 单元的内容 10010111 即 97H,则: ①CPU 的地址寄存器 AR 先给出地址 04H 并将它放到地址总线上,经地址译码器译码选中 04H 单元; ②CPU 发出“读”控制信号给存储器,指示它准备把被寻址的 04H 单元中的内容 97H 放到数据总线上; ③在读控制信号的作用下,存储器将 04H 单元中的内容 97H 放到数据总线上,经它送至数据寄存器 DR,然后由 CPU 取走该内容作为所需要的信息使用。应当指出,读操作完成后,04H 单元中的内容 97H 仍保持不变,这种特点称为非破坏性读出(non destructive read out,NDRO)。这一特点很重要,因为它允许多次读出同一单元的内容。

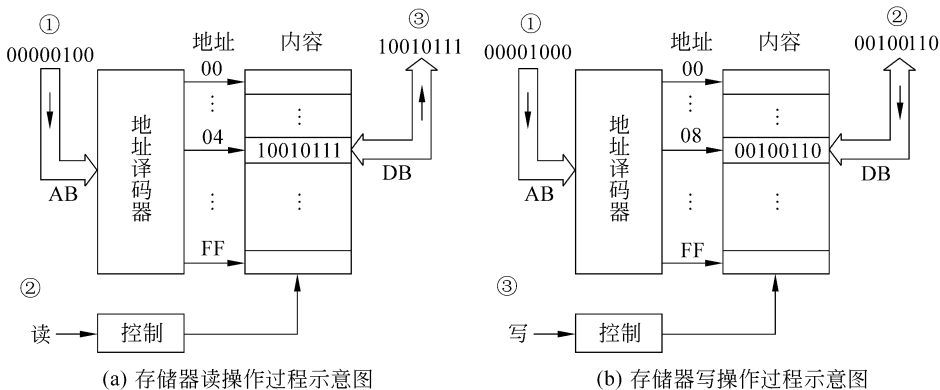


图 1.13 存储器读写操作过程示意图

向存储器写入信息的操作过程如图 1.13(b)所示。假定 CPU 要把数据寄存器 DR 中的内容 00100110 即 26H 写入存储器 08H 单元,则: ①CPU 的地址寄存器 AR 先把地址 08H 放到地址总线上,经地址译码器选中 08H 单元; ②CPU 把数据寄存器中的内容 26H 放到数据总线上; ③CPU 向存储器发送“写”控制信号,在该信号的控制下,将内容 26H 写入被寻址的 08H 单元。

应当注意,写入操作将破坏该单元中原来存放的内容。

1.6 微机的工作原理与程序执行过程

1.6.1 微机的工作原理

现在的微型计算机基本上都遵循冯·诺依曼计算机的工作原理,即所谓“存储程序”的工作原理。其基本要点如下:

- ① 在机内采用二进制的形式表示计算机中的指令和数据。
- ② 把人们编好的程序和原始数据预先输入计算机的主存储器中保存起来;当计算机工

作时，它的控制器能够连续、自动、高速地从存储器中逐一取出指令并且执行之。这就是“存储程序”基本概念的含义。

③ 由运算器、控制器、存储器、输入设备和输出设备 5 大基本部件组成计算机系统，并且对各部分的基本功能做了规定。

目前，大多数计算机仍然沿用这种体制，称为冯·诺依曼机器体制，而把符合上述结构体系思想的计算机称为冯·诺依曼计算机，其核心思想就是存储程序概念。

因此，从本质上讲，存储程序控制仍是现代计算机的结构基础，占主流地位的计算机仍为冯·诺依曼计算机。

1.6.2 程序执行过程

微机的工作过程就是执行程序的过程，而程序由指令序列组成，所以，微机的工作过程也就是逐条取指令和执行指令的过程，如图 1.14 所示。

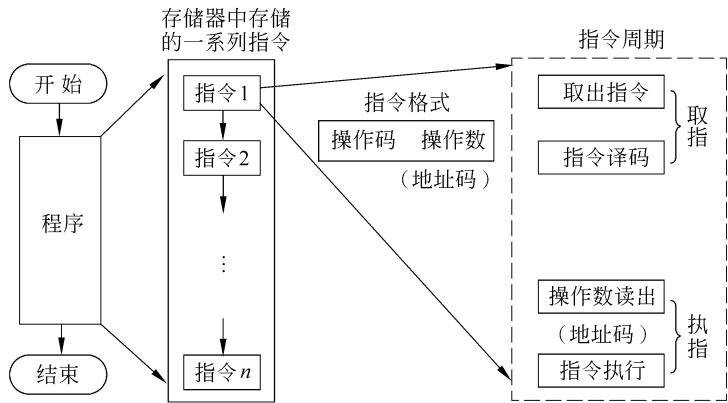


图 1.14 程序执行过程示意图

假定程序已由输入设备存放到内存中。当计算机要从停机状态进入运行状态时，首先应把第 1 条指令的地址赋给 PC，机器就进入取指阶段。在取指阶段，CPU 从内存中读出的内容必为指令，于是，DR 便把它送至 IR；然后由 ID 译码，控制器就发出相应的控制信号，CPU 便知道该条指令要执行什么操作。在取指阶段结束后，机器就进入执指阶段，这时，CPU 执行指令所规定的具体操作。当一条指令执行完毕，就转入下一条指令的取指阶段。这样周而复始地循环，一直进行到程序中遇到暂停指令时才结束。

取指阶段都是由一系列相同的操作组成的，所以，取指阶段的时间总是相同的，它称为公操作。而执指阶段将由不同的事件顺序组成，它取决于被执行指令的类型，因此，执指阶段的时间从一条指令到下一条指令变化相当大。

应当指出的是，指令通常包括操作码(operation code)和操作数(operand)两部分。操作码表示计算机执行什么具体操作，而操作数表示参加操作的数的本身或操作数所在的地址，也称为地址码。因此，在执行一条指令时，就可能要处理不等字节数目的代码信息，包括操作码、操作数或操作数的地址。

现具体讨论模型机怎样执行一段简单的程序。例如，计算机如何具体计算 $3+2=?$ 在

编写程序前,必须首先查阅所使用的微处理器的指令表(或指令系统)。假定查到模型机的指令表中可以用 3 条指令求解这个问题,表 1.6 示出了这 3 条指令及其说明。

表 1.6 模型机指令表

名 称	助 记 符	机 器 码		说 明
立即数取 入累加器	MOV A,n	10110000 n	B0 n	这是一条双字节指令,把指令第 2 字节的立即数 n 取入累加器 A 中
加立即数	ADD A,n	00000100 n	04 n	这是一条双字节指令,把指令第 2 字节的立即数 n 与 A 中的内容相加,结果暂存 A
暂 停	HLT	11110100	F4	CPU 停止所有操作

现在来编写 3+2=? 的程序。根据指令表提供的指令,用助记符形式和十进制数表示的加法运算的程序可表达为:

```
MOV A,3
ADD A,2
HLT
```

但是,模型机却并不认识助记符和十进制数,而只认识用二进制数表示的操作码和操作数。因此,必须按二进制的形式来写程序,即用对应的操作码代替每个助记符,用相应的二进制数代替每个十进制数。

```
MOV A,3      变成      1011 0000;操作码(MOV A,n)
                                0000 0011;操作数(3)
ADD A,2      变成      0000 0100;操作码(ADD A,n)
                                0000 0010;操作数(2)
HLT          变成      1111 0100;操作码(HLT)
```

注意,整个程序是 3 条指令 5 个字节。由于微处理器和存储器均用一个字节存放与处理信息,因此,当把这段程序存入存储器时,共需要占 5 个存储单元。假设把它们存放在存储器的最前面 5 个单元里,则该程序将占有从 00H 至 04H 这 5 个单元,如图 1.15 所示。

地址		指令的	助记符内容
十六进制	二进制	内 容	
00	0000 0000	1011 0000	MOV A, n
01	0000 0001	0000 0011	03
02	0000 0010	0000 0100	ADD A, n
03	0000 0011	0000 0010	02
04	0000 0100	1111 0100	HLT
⋮	⋮	⋮	
FF	1111 1111		

图 1.15 存储器中的指令

当程序存入存储器以后,微机内部执行程序的具体操作过程如下。

开始执行程序时,必须先给程序计数器 PC 赋以第 1 条指令的首地址,如 00H,然后就进入第 1 条指令的取指阶段,其具体操作过程如图 1.16 所示。

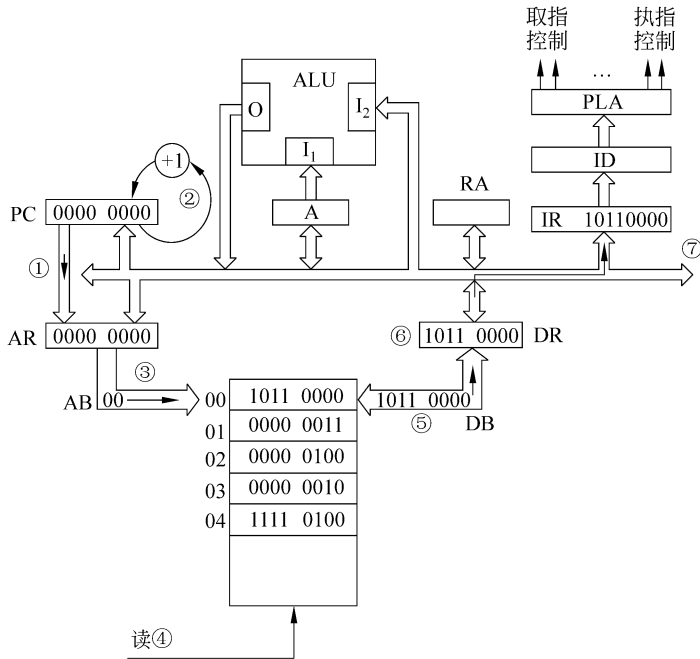


图 1.16 取第 1 条指令的操作示意图

图 1.16 中:

- ① 首先把 PC 的内容(第 1 条指令的首地址)00H 送到地址寄存器 AR。
- ② 一旦 PC 的内容可靠地送入 AR 后,PC 自动加 1,即由 00H 变为 01H。注意,此时 AR 的内容 00H 并没有变化。
- ③ 把地址寄存器 AR 的内容 00H 放到地址总线上,并送至存储器,经地址译码器译码,选中相应的 00H 单元。
- ④ 在选中一个指定的存储器地址单元后,CPU 立即发出读命令。
- ⑤ 在读命令控制下,把所选中的 00H 单元中的内容即第 1 条指令的操作码 B0H 读到数据总线 DB 上。
- ⑥ 把读出的指令操作码 B0H 经数据总线先送到数据寄存器 DR。
- ⑦ 取指阶段的最后一步是指令译码。因为取出的是指令的操作码,故数据寄存器 DR 把它送到指令寄存器 IR,然后再送到指令译码器 ID,经过译码,CPU“识别”出这个操作码 B0H 就是 MOV A,n 指令,于是,它“通知”控制器发出执行这条指令的各种控制命令。这就完成了第 1 条指令的取指阶段。

然后,转入执行第 1 条指令的阶段。经过对操作码 B0H 译码后,CPU 就“知道”这是一条把下一单元中的操作数取入累加器 A 的双字节指令 MOV A,n,所以,执行第 1 条指令就必须把指令第 2 字节中的操作数 03H 取出来。

取指令第 2 字节的过程如图 1.17 所示。

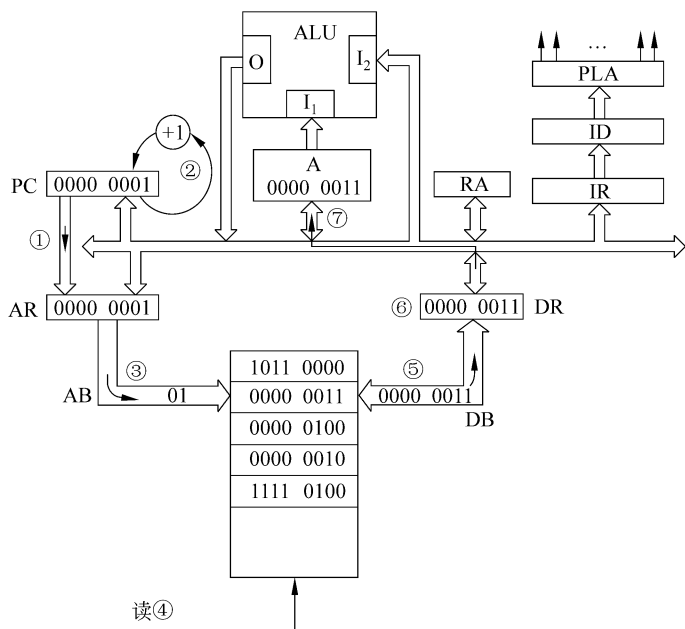


图 1.17 取立即数的操作示意图

图 1.17 中：

① 把 PC 自动加 1 后的内容 01H 送到地址寄存器 AR。

② 当 PC 的内容可靠地送到 AR 后,PC 又自动加 1,变为 02H。但这时 AR 中的内容 01H 并未变化。

③ 地址寄存器 AR 通过地址总线把地址 01H 送到存储器的地址译码器,经过译码选中相应的 01H 单元。

④ 选中指定的存储器单元后 CPU 发出读命令。

⑤ 在读命令控制下,将选中的 01H 单元的内容 03H 读到数据总线 DB 上。

⑥ 通过 DB 把读出的内容送到数据寄存器 DR。

⑦ 因 CPU 根据该条指令具有的字节数已知这时读出的是操作数,且指令要求把它送到累加器 A,故由数据寄存器 DR 取出的内容就通过内部数据总线送到累加器 A。于是,第 1 次执指阶段完毕,操作数 03H 被取入累加器 A 中;并进入第 2 条指令的取指阶段。

取第 2 条指令的过程如图 1.18 所示。它与取第 1 条指令的过程相同,只是在取指阶段的最后一步,读出的指令操作码 04H 由 DR 把它送到指令寄存器,经过译码发出相应的控制信息。当指令译码器 ID 对指令译码后,CPU 就“知道”操作码 04H 表示一条加法指令,即以累加器 A 中的内容作为一个操作数,另一个操作数在指令的第 2 字节中;执行第 2 条指令,必须取出指令的第 2 字节。

取第 2 条指令的第 2 字节及执行此指令的过程如图 1.19 所示。

图 1.19 中：

① 把 PC 的内容 03H 送到地址寄存器 AR。

② 当把 PC 的内容可靠地送到 AR 后,PC 自动加 1。

③ AR 通过地址总线把地址号 03H 送到地址译码器,经过译码,选中相应的 03H

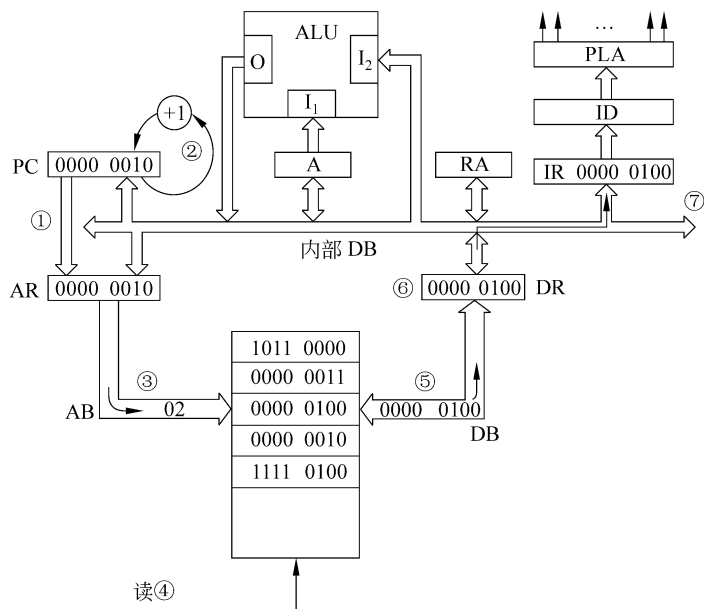


图 1.18 取第 2 条指令的操作示意图

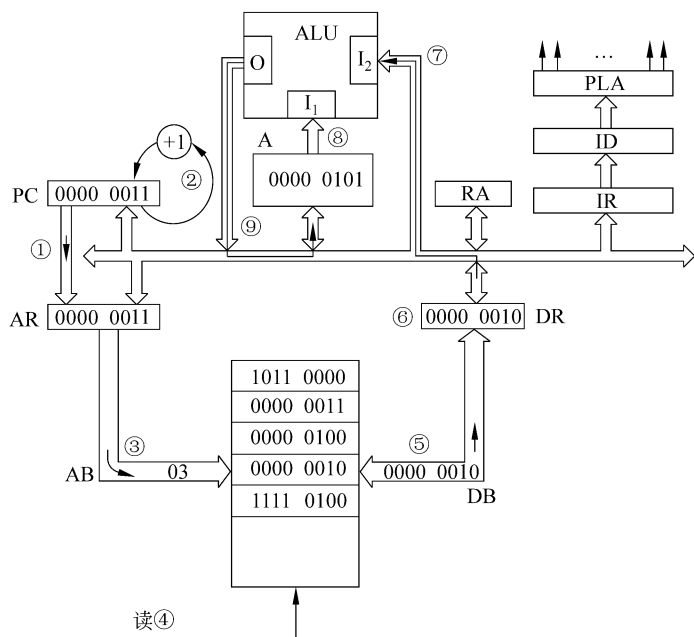


图 1.19 执行第 2 条指令操作示意图

单元。

④ CPU 发出读命令。

⑤ 在读命令控制下,把选中的 03H 单元中的内容即数据 02H 读至数据总线上。

⑥ 数据通过数据总线送到数据寄存器 DR。

⑦ 因在对指令译码时,CPU 已知读出的数据 02H 为操作数,且要将它与已暂存于 A