

第3章 单片机基本系统

开发单片机嵌入式系统的思路是,先实现一个基本的硬件系统,给单片机供上电,提供必要的时钟,让单片机“活”起来,通过这个基本系统,人要能与单片机沟通,实现人与单片机通信,包括发命令给单片机、下载程序、调试程序等。有了这个基本环境,就可以调试单片机的硬件系统了,在硬件没有问题的前提下才谈得上软件开发。本章讲述基本硬件系统的设计。

监控程序,英文名为 Monitor 或 Debugger,也称 Boot-Loader,主要用于单片机系统底层硬件调试和应用程序的引导。简单的监控程序可自行编写,功能更强的监控程序由厂商提供。

监控程序(Monitor)的主要功能是对硬件系统的测试和底层驱动软件的调试,也称为 Debug 程序,是最基本的、传统的调试工具,类似于 PC 上 DOS 下 Debug 程序的功能。监控程序也称为 Boot-Loader,相当于 PC 主板上的 BIOS,起到分离底层硬件和上次软件的作用。硬件设计者完成硬件设计后,应该提供监控程序,实现人和计算机的交互,且能检查、测试硬件,证明硬件系统没有问题。在此基础上软件人员可放心地开发应用软件,且可以做到应用软件与硬件无关。

对于没有 BDM 调试模式的单片机系统,可使用仿真器调试。仿真器的原理是用另外一个 CPU,甚至是用 PC 的 CPU,模仿硬件系统中单片机的 CPU,做成和单片机引脚兼容的仿真头,插在硬件系统中单片机所在的位置上,替代单片机。这种方法无法实现单片机的在线调试,而此时监控程序法就成了唯一的在线调试方法。用户当然希望监控程序的功能越强越好,但监控程序是要占用一部分系统资源的,监控程序本身占用几 KB 的闪存和几十字节的 RAM,附录 A 中给出的监控程序占用不到 4KB 的闪存。

有了 BDM 调试手段以后,监控程序仅用于硬件测试和下载程序,在功能上不需要做得太复杂。作为一名硬件工程师,应该不但能设计合格的硬件,还会写监控程序。作为教学,我们希望学生通过使用监控程序,熟悉单片机的硬件情况,通过阅读监控程序,深入了解单片机的在线开发方法,最终学会自己写监控程序。

3.1 16 位单片机

8 位单片机的 CPU 寄存器组中的数据寄存器是 8 位的,数据总线,无论片内数据总线还是扩展片外存储器用的外部数据总线都是 8 位的,CPU 每次对存储器的读、写操作都是 8 位宽度的,即每次一个字节(Byte),8 位宽度的二进制数可以代表的无符号数是 $0 \sim 255$,可以表示的有符号数是 $-128 \sim 127$ 。这一范围内数值的加、减、乘、除等运算都可以用单条指令完成,超过这个范围的数的运算与处理就要进行多次,要用多条指令来完成。

16 位单片机的 CPU 寄存器组中的寄存器都是 16 位的,数据总线,无论片内数据总线还是扩展片外存储器用的外部数据总线都应该是 16 位的,CPU 每次对存储器的读、写操作都是 16 位宽度的,即 2B 或一个字(word)。16 位宽度的二进制数可以代表的无符号整数是 0~65535,可以表示的有符号整数是-32768~+32767。二进制 16 位数还可以表示分数,精度为 $1/65536$,或 $\pm 1/32768$,这一范围内数值的加、减、乘、除等运算都可以用单条指令完成。16 位 CPU 片内一般没有浮点协处理器,做浮点数运算要用软件实现,运算量大,比较耗时,故用 16 位单片机做控制用要尽量避免使用浮点运算。在控制系统中使用浮点数,一旦出错就很可能谬之千里。在控制系统中,有时使用整数加分数。用 16 位数的高 4 位表示 0~15 的整数,后 12 位表示分数,精度为 $1/4096$,恰恰是 12 位 A/D 变换的精度。在工业控制中,如果表示电压值,可表示 0~15.99976V,精度足够高了。

目前单片机的片内 RAM 已可以做到几十 KB,片内闪存也可以做到几百 KB 乃至 1MB、2MB,使用 16 位 CPU 的单片机很容易做到应用系统单片化,例如,S12X 单片机把寻址空间限制在 16 位地址宽度,可以使程序相对较短,代码效率高,运算快,使用像 $\mu\text{C}/\text{OS-II}$ 这样的实时操作系统也很合适。

32 位单片机的 CPU 寄存器组中的寄存器都是 32 位的,地址总线、数据总线,无论片内还是扩展片外存储器用的外部数据总线都应该是 32 位的,CPU 每次对存储器的读、写操作都是 32 位宽度的,即 4B,一个长字(long word),如果片外总线是 16 位的,则为总线复用,32 位的读写要分两次完成。32 位宽度的二进制数可以代表的无符号长整数是 0~4294967295,可以表示的有符号长整数是-2147483648~2147483647。32 位的数据宽度足以表示浮点数,虽然并非 32 位单片机片内都有浮点数运算的协处理器,但即使用软件实现浮点数的仿真运算程序,32 位 CPU 在运算速度上也比 16 位 CPU 有优势。32 位 CPU 的另一个特点是,地址总线一般也是 32 位的,故寻址空间可以大到 4GB。目前,片内 RAM 还不能做得很大,做到 64KB 已经是成本很高了,片内闪存做到 1MB 就已经是较高档的单片机了,故需要海量存储空间的需要扩展片外存储器,例如需要使用 Linux、嵌入式 uClinux 操作系统的那些应用,目前还不能在单片机的单片方式下实现。

由于当前单片机应用技术发展呈现 8 位、16 位、32 位并重的趋势,因此学习单片机开发技术从 16 位单片机开始,不失为一个很好的切入点。

3.2 单片机基本硬件系统

单片机 BDM 调试方式和片内闪存技术的发展,使单片机应用系统的开发不再依赖于仿真器。因为直接设计目标板有相当的难度,不妨先设计一个基本系统,将单片机所有 I/O 引脚都引出到排针或插座上。I/O 接口板另外设计,基本系统板可以像一个双列直插的器件,插在目标板上。

虽然单片机将 CPU、ROM、RAM 以及 I/O 统统集成在一个集成电路芯片中,但仍需要一些外部电路的支持,这些外部电路主要为单片机系统提供电源、时钟、复位信号、I/O 驱动等具体介绍如下。

(1) 供电电路。

(2) 时钟电路。主要由石英晶体振荡器和一些电容、电阻组成,也可以使用陶瓷振荡器。

(3) 复位电路。虽然单片机片内集成有上电复位电路,单片机上电时可自动产生复位信号,但加上一个手动复位按钮会给调试带来方便。

(4) RS-232 驱动电路。RS-232 驱动电路提供 TTL 电平到 RS-232 电平的电平转换,以便通过串口与 PC 进行通信。

以上四部分辅助电路通常是单片机基本系统所必需的。下面认识一个 16 位 MC9S12XS 系列单片机的典型基本系统。

3.2.1 S12XS 系列单片机

S12XS 单片机是在带协处理器的 MC9S12XE 系列双核单片机的基础上,去掉 XGate 协处理器得到的。它保留了单片机的技术进步,与原来的 S12D 系列单片机尽可能兼容,并不增加开发难度。目前 S12X 单片机使用 $0.18\mu\text{m}$ 半导体工艺,相比于原来 S12D 系列的 $0.25\mu\text{m}$ 技术是一个进步,将来还会继续发展,进而使用 90nm 技术。很多过去单内核 CPU 所没有的技术在双核技术中得到了发展,S12XS 保留了这些技术进步。

这些技术体现在以下方面:

- 最高总线速度从 25MHz 提升到 40MHz。
- 增加 GPage、RPage、EPage 页面寄存器,可实现 8MB 存储空间连续寻址。
- 以闪存代替 EEPROM,编程简化。
- 电源供电简化,不再需要外部 PLL 滤波电路器件。
- A/D 从 10 位精度提升为 12 位精度。
- 内部有容错、纠错功能 ECC。
- CCR 由 8 位改为 16 位,增加 3 个优先级位,将中断源细分为 7 级。
- SPI 支持 16 位操作。
- 有存储器保护设置、定时器功能增强,有四通道 24 位周期中断定时器。
- 不再支持模糊逻辑指令。

S12X 系列单片机的中央处理器 CPU12X 由以下三部分组成:算术逻辑单元 ALU、控制单元和寄存器组。通常外部采用 8MHz 或 16MHz 石英晶体振荡器,可通过内部锁相环使片内总线速度提升到最高 40MHz。寻址方式有 16 种。内部寄存器组中的寄存器、堆栈指针和变址寄存器均为 16 位。CPU12X 的累加器 D 是 16 位的,但可分别看成两个 8 位累加器 A 和 B。CPU12X 的寄存器组包括如下 5 个部分。

(1) 16 位累加器 D 或 8 位累加器 A 和 B。

(2) 16 位变址寄存器 X 和 Y,用来处理地址,可分别用于源地址和目的地址指针型变量运算。

(3) 16 位堆栈指针寄存器 SP。

(4) 16 位程序计数器 PC,运行时指向下一条指令的地址。

(5) 16 位条件码寄存器 CCR,在这一点上和 CPU12 不同,要特别注意。

带协处理器的 MC9S12X 系列单片机的中央处理器 CPU12X 有两个不同的设计,分别称做 V1 内核和 V2 内核,V2 内核和 V1 内核略有不同,S12XS 单片机使用 V2 内核,不再有 S12 CPU 的模糊控制类指令。V2 内核 CCR 寄存器高位还有一位,用于设定系统态和用户态,而 S12XS 单片机的 CCR 寄存器中没有这一位,不区分系统态、用户态,或者说,只能工作在系统态。

CPU12X 是 16 位 CPU,它的指令系统与 S12 兼容。S12 的 CPU 在 HC11 CPU 的基础上增加了对闪存的分页管理寄存器 PPage;CPU12X 在 S12 CPU 基础上又增加了下列寄存器:

全程寄存器	G
RAM 页面管理寄存器	R
EEPROM 页面管理寄存器	E

增加了寄存器,自然也增加了和这些寄存器有关的指令。CCR 寄存器的扩展使响应中断时自动入栈的寄存器多占用 1B,从而导致栈结构有所不同。在指令执行方面,S12X CPU 大量使用了 16 位操作,比 HC11、HC12、S12 CPU 指令的执行周期数减少了许多,在同样时钟频率下,指令执行速度更快。

由于目前 S12XS 单片机片内 RAM 最多为 12KB,RAM 无需分页管理,R 寄存器其实没有用到。只有在片内 RAM 大于 12KB 的单片机中,分页 RAM 可用 R 寄存器管理。这是由于 S12XS 单片机是由双核单片机 S12XE 简化而来的,S12XE 单片机片内 RAM 可达 64KB,此时 R 寄存器就有用了。

MC9S12XS 最多有 16 路 8 位、10 位或 12 位精度 A/D 转换器。MC9S12XS 系列单片机内部模块和引脚框图如图 3-1 所示。

MC9S12XS 内部有一个控制器局域网(CAN)模块,支持 CAN 2.0A、B 两种协议,通信速率可达 1Mbps,有两个接收缓冲区和 3 个发送缓冲区。每个 CAN 有发送(RX)、接收(TX)、出错、唤醒等 4 个独立的中断源。CAN 模块有自检、有低通滤波和唤醒功能。

MC9S12XS 所拥有的增强型输入捕捉定时器的特性如下。

- (1) 16 位自由运行时钟,8 位预分频因子。
- (2) 8 个 16 位输入捕捉或输出比较。
- (3) 一个 16 位脉冲累加器。

MC9S12XS 的脉宽调制模块(PWM)可设置成 8 通道 8 位或者 4 通道 16 位,占空比可编程,脉冲波形可中心对齐或边缘对齐。

MC9S12XS 的异步串行接口 SCI 有两个,可选用普通非归零码或 IrDA 1.4 归零码;支持 LIN 总线协议;有一个同步串行外设接口 SPI。

MC9S12XS 的 J、H 和 P 口有位输入信号跳变沿产生中断、唤醒 CPU 功能,根据封装,最多可有 20 个带位中断的引脚。

MC9S12XS 时钟发生器有以下特点:

- (1) 使用范围为 0.5~16MHz 的外部晶振频率,通过锁相环频率合成器产生更高的单片机内部总线时钟。
- (2) 外部时钟缺失时,内部提供自时钟方式,直到外部时钟恢复为止。

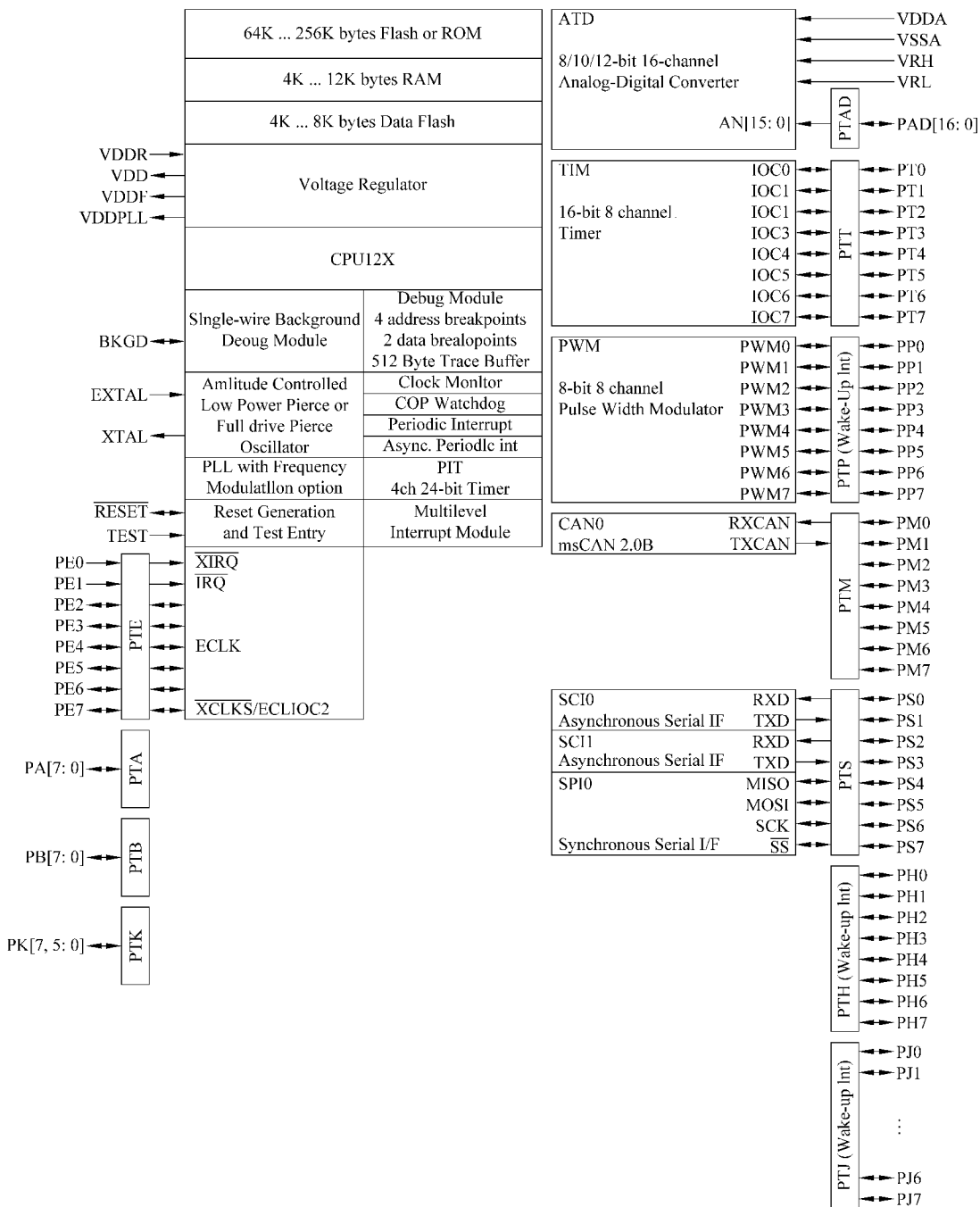


图 3-1 MC9S12XS 系列单片机内部模块和引脚框图①

① 见文献[1]Freescale. MC9S12XS256 Reference Manual Rev. 1.04 11/2008 P22.

MC9S12XS 系列单片机内部模块和引脚框图如图 3-1 所示,有 64、80 和 112 等 3 种封装形式,下面给出常用的两种,如图 3-2、图 3-3 所示。

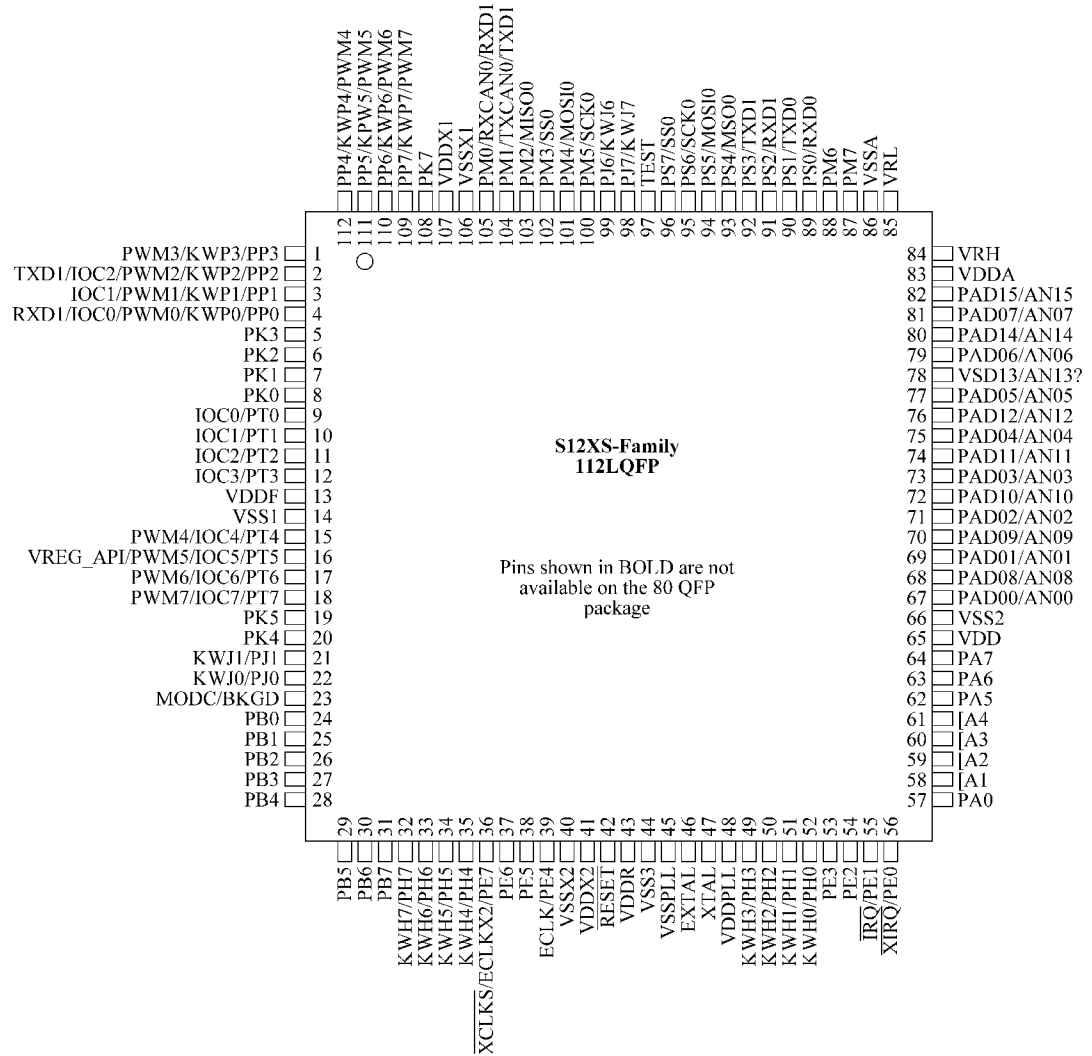


图 3-2 112 引脚封装的 MC9S12XS 系列单片机引脚图①

MC9S12XS 单片机与相应的 S12XE 系列单片机 80 引脚、112 引脚兼容,没有 144 引脚和 208 引脚的封装而增加了 64 引脚的封装形式。S12XS 单片机只能运行在单片模式下,无扩展模式。复位时 MODC 引脚为高,进入普通单片模式;为低则进入特殊单片运行模式。虽然将 MODC 引脚悬空,复位时可默认为高电平,但硬件设计中还是应该用电阻将该引脚拉高。

① 见文献[1]Freescale. MC9S12XS256 Reference Manual Rev. 1.02 02/2008 P30.
• 56 •

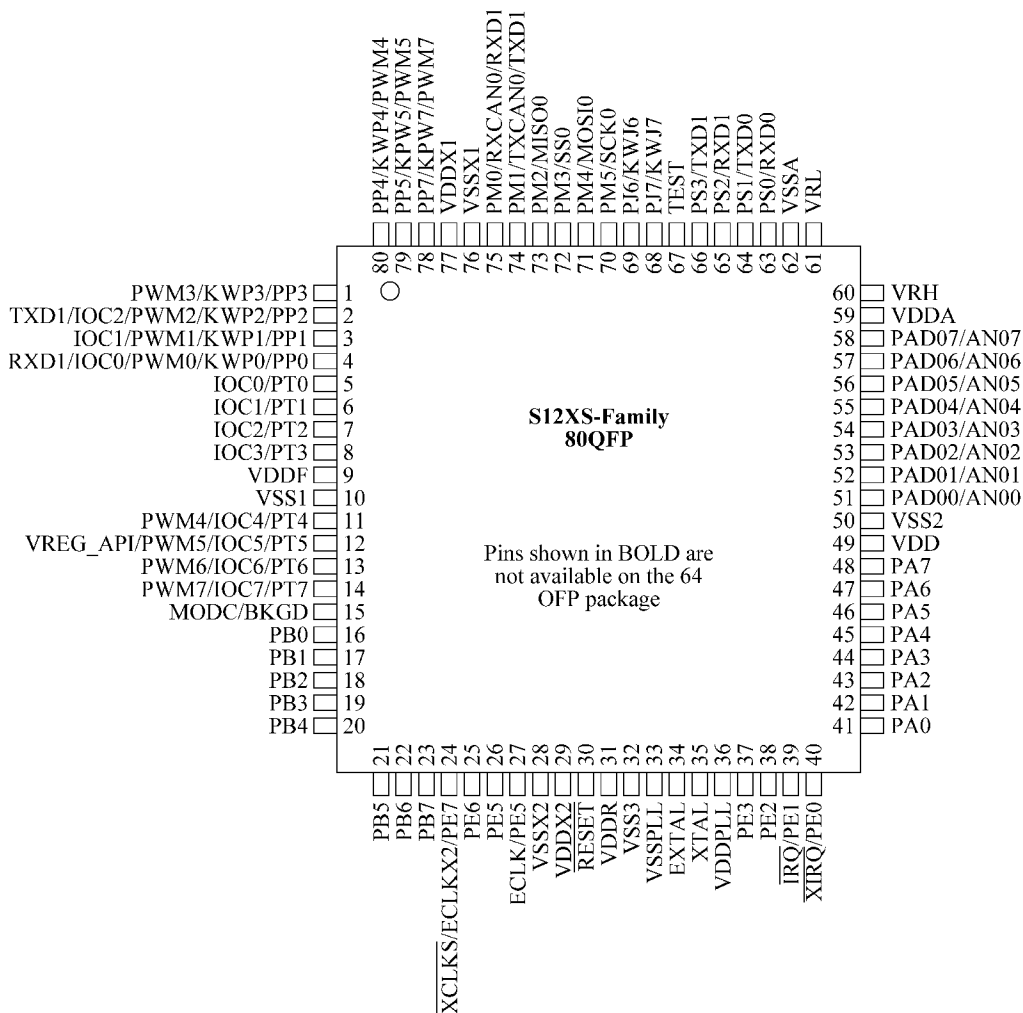


图 3-3 80 引脚封装的 MC9S12XS 系列单片机引脚图①

3.2.2 MC9S12XS 基本硬件系统

图 3-4 所示为 S12XS 单片机基本系统的电原理图。

图 3-5 是 MC9S12XS 系列单片机的典型基本系统。可以看出，除了 112 引脚的 MC9S12XS 单片机芯片以外，上边是用于时钟电路的石英晶体振荡器，右边有接 PC 的 RS-232 串行口的 D 型 9 针插座，紧靠 D 型 9 针插座的是 RS-232 电平驱动电路芯片，D9 插座下有电源指示灯。左边有 6 脚针式 BDM 调试接口和复位按钮。中部偏右的 8 只发光二极管非基本系统所必需，而是为了调试方便。这 8 个 LED 虽占用了 B 口，但 LED 和 B 口间有隔离门(在背面)，不影响 B 口作为普通 I/O 使用。B 口的 8 个引脚同时引出到两旁的 64 针插针上。其他是一些必要的电阻、电容等。两边的两个 64 针插座，足够将单片机的全

① 见文献[1]Freescale. MC9S12XS256 Reference Manual Rev. 1.04 11/2008 P29.

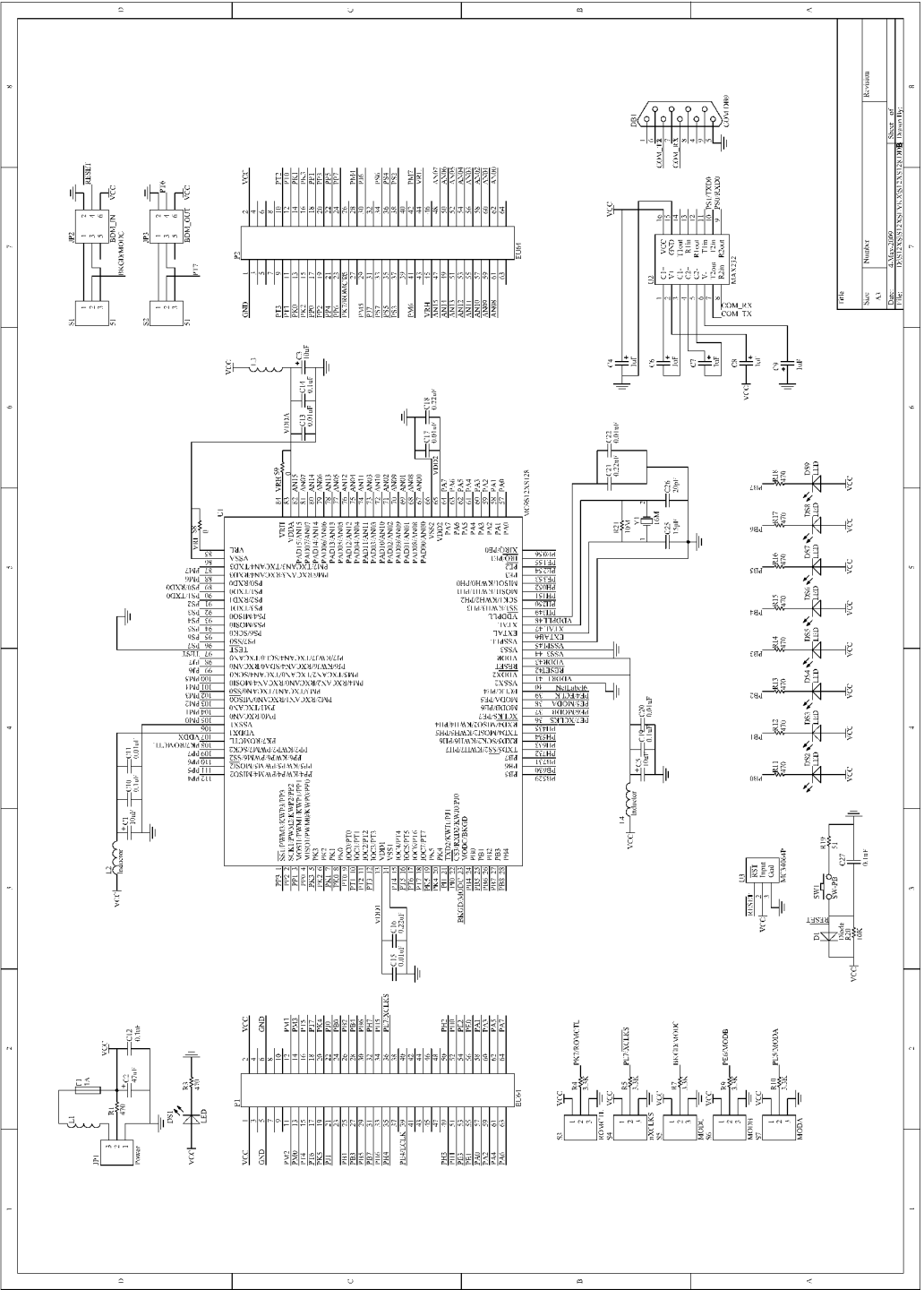


图 3-4 Si2XS 单片机基本系统的电原理图

部 112 引脚引出。当然,一些引脚,如时钟,就没有必要引出。D9 插座下方是电源输入插座,只能输入+5V 直流电压。

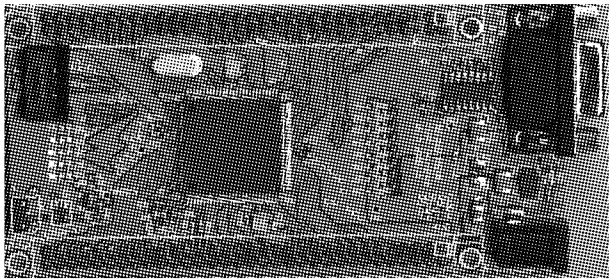


图 3-5 16 位单片机 MC9S12XS 系列的典型基本系统

板上有构成最小系统必要的复位电路、晶体振荡器及时钟电路,串行接口的 RS-232 驱动电路,+5V 电源插座。单片机中已经写入了开发的监控程序。单片机的大部分 I/O 端口都是通过两个 64 芯的欧式插头引出的。这两个插头在 PCB 上的距离为 1900mil^①,如图 3-6 所示。表 3-1 给出了开发板上 P1 与 P2 插座的引脚定义。用户可以根据图 3-6 和表 3-1 的定义设计自己的应用系统,即目标母板,然后将开发板插在目标母板上进行调试。

3.2.3 与 PC 连接

首先,用串口线连接开发板的 9 芯 D 型插头到 PC 的串口 1 或串口 2,即 COM1 或 COM2。该串口线仅有 3 根信号线,即发送、接收和地。对于无串口的 PC,可使用 USB 转串口的电缆。

接下来将 5V 电源连接到串口旁边的电源插口中,基本系统便可以工作了。监控系统也可以通过欧式插头、插座供电。

欧式插头将单片机所有 I/O 接口引出,插在用户的应用目标系统上,就构成了完整的开发装置。PC、开发板、5V 电源的连接关系如图 3-7 所示。

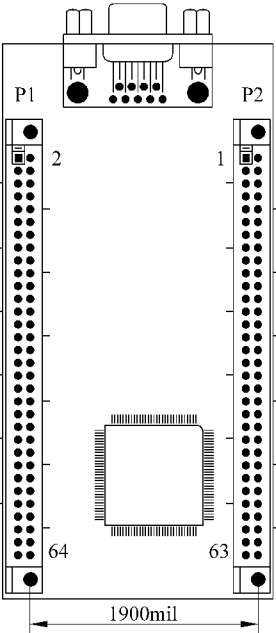


图 3-6 9S12XS128 开发板 P1、P2 间的距离是 1900mil

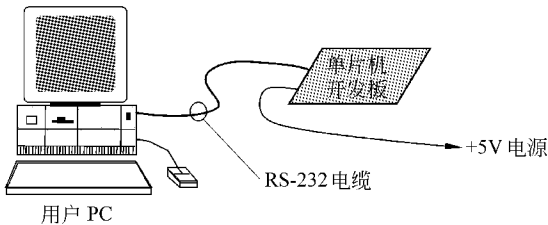


图 3-7 系统的连接关系

① 1mil=25.4×10⁻⁵m。

表 3-1 开发板上 P1 与 P2 插座的引脚定义

P1				P2			
1	VCC	2	VCC	1	GND	2	VCC
3	NC	4	NC	3	NC	4	NC
5	GND	6	GND	5	NC	6	NC
7	NC	8	NC	7	NC	8	NC
9	NC	10	NC	9	PT3	10	PT2
11	PM2	12	PM1	11	PT1	12	PT0
13	PM0	14	PM3	13	PK0	14	PK1
15	PT4	16	PT5	15	PK2	16	PK3
17	PT6	18	PT7	17	PP0	18	PP1
19	PK5	20	PK4	19	PP2	20	PP3
21	PJ1	22	PJ0	21	PP4	22	PP5
23	NC	24	PB0	23	PP6	24	PP7
25	PB1	26	PB2	25	PK7	26	NC
27	PB3	28	PB4	27	NC	28	PM4
29	PB5	30	PB6	29	PM5	30	PJ6
31	PB7	32	PH7	31	PJ7	32	NC
33	PH6	34	PH5	33	SS/PS7	34	SCK/PS6
35	PH4	36	XLCK/PE7	35	MOSI/PS5	36	MISO/PS4
37	PE6	38	PE5	37	TXD1/PS3	38	RXD1/PS2
39	ECLK/PE4	40	NC	39	TXD0/PS1	40	RXD0/PS0
41	NC	42	NC	41	PM6	42	PM7
43	NC	44	NC	43	NC	44	VRL
45	NC	46	NC	45	VRH	46	NC
47	NC	48	NC	47	AN15	48	AN07
49	PH3	50	PH2	49	AN14	50	AN06
51	PH1	52	PH0	51	AN13	52	AN05
53	PE3	54	PE2	53	AN12	54	AN04
55	IRQ/PE1	56	XIRQ/PE0	55	AN11	56	AN03
57	PA0	58	PA1	57	AN10	58	AN02
59	PA2	60	PA3	59	AN09	60	AN01
61	PA4	62	PA5	61	AN08	62	AN00
63	PA6	64	PA7	63	NC	64	NC