

【本章导读】

本章主要介绍计算机的硬件结构、组成及工作原理,介绍了计算机系统单元,以及外部设备与输入输出系统,读者可以熟悉计算机总体结构和工作原理,了解计算机系统单元的组成及主要技术指标。

【本章主要知识点】

- ① 计算机的硬件结构;
- ② 计算机的工作原理;
- ③ 计算机系统单元;
- ④ 外部设备与输入输出系统。

3.1 计算机组成原理

计算机是一种电子设备,它接收数据(输入)、根据某些规则来处置这些数据(处理)、产生处理结果(输出),并储存这些结果(存储)为后续处理部件所用。

3.1.1 计算机的硬件结构

硬件(Hardware)是组成计算机的所有电子器件和机电装置的总称,是计算机系统中可触摸得到的设备实体。现代计算机均遵照冯·诺依曼体系结构。据此,计算机硬件系统均由运算器、控制器、存储器、输入设备、输出设备以及将它们联结为有机整体的总线构成。在计算机中,运算器与控制器被封装在一起,称为中央处理单元(CPU)。CPU 是计算机硬件系统的核心。CPU 和内存储器一起被称为主机(Main Frame)。外存储器和输入、输出设备一起统称为外部设备或外围设备。

1. 计算机的主要部件

理论上通常将计算机硬件结构划分为运算器、控制器、存储器、输入设备、输出设备 5 大部分。其结构如图 3-1 所示。

(1) 运算器。运算器是对信息进行处理和运算的部件。经常进行的运算是算术运算和逻辑运算,所以,运算器又被称为算术逻辑运算部件(Arithmetic and Logical Unit,

ALU)。运算器的核心是加法器。运算器中还有若干个通用寄存器或累加寄存器,用来暂存操作数,并存放运算结果。寄存器的存取速度比存储器的存取速度快得多。

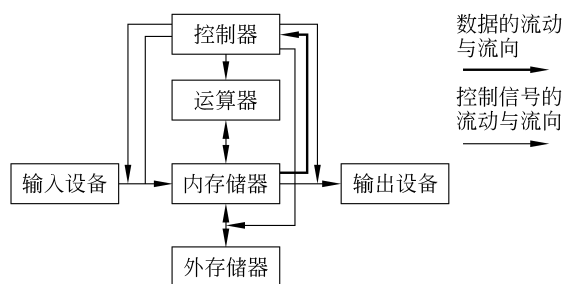


图 3-1 计算机硬件结构示意图

(2) 控制器。控制器是整个计算机的指挥中心,它的主要功能是按照人们预先确定的操作步骤,控制整个计算机的各部件有条不紊地自动工作。控制器从主存中逐条地取出指令进行分析,根据指令的不同来安排操作顺序,向各部件发出相应的操作信号,控制它们执行指令所规定的任务,控制器中包括一些专用的寄存器。

(3) 存储器。存储器是用来存放程序和数据的部件,它是一个记忆装置,也是计算机能够实现“存储程序控制”的基础。

在计算机系统中,存储器往往分成若干级,称其为存储系统。内存存储器(也称主存储器)可由 CPU 直接访问,存取速度快但容量较小,一般用来存放当前正在执行的程序和数据。外存储器(也称辅助存储器)设置在主机的外部,它的存储容量大,价格较低,但存取速度较慢,一般用来存放暂时不参与运行的程序和数据,这些程序和数据在需要时可传送到内存存储器,因此它是内存存储器的补充和后援。当 CPU 速度很高时,为了使访问存储系统的速度能与 CPU 的速度相匹配,又在内存存储器与 CPU 间增设了一级 Cache(高速缓冲存储器)。Cache 的访问速度比内存存储器更快,但集成度低、容量更小,用来存放当前最急需处理的程序和数据,以便快速地向 CPU 提供指令和数据。

(4) 输入设备。输入设备的任务是把人们编好的程序和原始数据送到计算机中去,并且将它们转换成计算机内部所能识别和接受的信息方式。按输入信息的形态可分为字符(包括汉字)输入、图形输入、图像输入及语音输入等。常见的输入设备有键盘、鼠标、扫描仪等。辅助存储器(磁盘、磁带)也可以看做输入设备。另外,自动控制和检测系统中使用的模数(A/D)转换装置也是一种输入设备。

(5) 输出设备。输出设备的任务是将计算机的处理结果以人或其他设备所能接受的形式送出计算机。目前最常用的输出设备是打印机和显示器。辅助存储器也可以看做输出设备。另外,数模(D/A)转换装置也是一种输出设备。

2. 计算机的总线结构

将计算机的各大基本部件,按某种方式连接起来就构成了计算机的硬件系统。目前计算机的各大基本部件之间是用总线连接起来的。所谓总线是一组能为多个部件服务的公共信息传送线路,它能分时地发送与接收各部件的信息。系统总线按传送信息的不同可以细分为地址总线、数据总线和控制总线。地址总线由单方向的多根信号线组成,用于 CPU 向主存、外设传输地址信息;数据总线由双向的多根信号线组成,CPU 可以沿这

些线从主存或外设读入数据,也可以沿这些线向主存或外设送出数据;控制总线上传输的是控制信息,包括 CPU 送出的控制命令和主存(或外设)返回 CPU 的反馈信号。

总线结构是微型计算机的典型结构。其设计目标是以小的硬件代价组成具有较强功能的系统,不仅可以大大地减少信息传送线的数目,又可以提高计算机扩充主存及外部设备的灵活性。

总线电路主要由三态门组成。三态门是具有 3 种逻辑状态的门电路。这 3 种状态为逻辑“0”、逻辑“1”和浮空状态。所谓浮空状态,就是三态门的输出呈现开路的高阻状态。三态门与普通门的不同之处在于,除了正常的输入端和输出端之外,还有一个控制端,只有当控制端有效时,该三态门才满足正常的逻辑关系;否则输出将呈现高阻状态,相当于这个三态门与外界断开联系。

现代计算机中广泛使用三态门,利用它可以控制传输线上信号的传送方向,同时还允许多个输出端并联使用,只要这些门的控制端不同时有效就可以了。

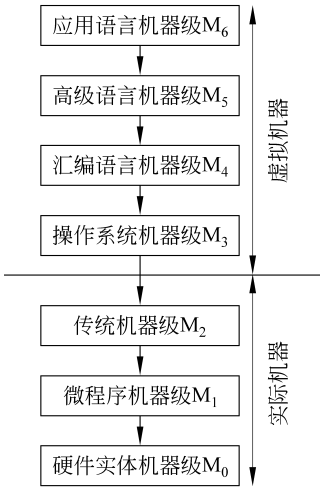
3. 计算机的典型 I/O 结构

计算机系统 I/O 子系统的设计目标着重于系统功能的扩大与效率的提高。在系统连接上分为 4 级:主机、通道、设备控制器和外部设备。通道是承担 I/O 操作管理的主要部件,能使 CPU 的数据处理和与外部设备交换信息这两项操作同时进行。每个通道可以接一台或几台设备控制器,每个设备控制器又可接一台或几台外部设备,这样整个系统就可以连接很多的外部设备。这种结构具有较大的扩充余地。对较小的系统来说,可将设备控制器与外设合并在一起,将通道与 CPU 合并在一起;对较大的系统,则单独设置通道部件;对更大的系统,通道可发展成为具有处理功能的外围处理机。

3.1.2 计算机的层次结构

1. 计算机系统的多层次结构

现代计算机系统是一个由硬件与软件组成的综合体,可以把它看成是按功能划分的多级层次结构,如图 3-2 所示。



第 0 级为硬件组成的实体。

第 1 级是微程序级。这级的机器语言是微指令集,程序员用微指令编写的微程序一般是直接由硬件执行的。

第 2 级是传统机器级。这级的机器语言是该机的指令集,程序员用机器指令编写的程序可以由微程序进行解释。

第 3 级是操作系统级。从操作系统的基本功能来看,一方面它要直接管理传统机器中的软硬件资源,另一方面它又是传统机器的延伸。

第 4 级是汇编语言级。这级的机器语言是汇编语言,完成汇编语言翻译的程序叫做汇编程序。

第 5 级是高级语言级。这级的机器语言就是各种高级语言,通常用编译程序来完成高级语言翻译的工作。

图 3-2 计算机系统的多层次结构

第6级是应用语言级。这一级是为了使计算机满足某种用途而专门设计的,因此这一级语言就是各种面向问题的应用语言。

把计算机系统按功能划分成多级层次结构,有利于正确理解计算机系统的工作过程,明确软件、硬件在计算机系统中的地位 and 作用。

在图3-2的多级层次结构中,对每一个机器级的用户来说,都可以将此机器级看做是一台独立的使用自己特有的“机器语言”的机器。实际机器是指由硬件或固件实现的机器,如图3-2中的第0~2级。虚拟机器是指以软件或以软件为主实现的机器,如图3-2中的第3~6级。虚拟机器只对该级的观察者存在,即在某一级观察者看来,其只需要通过该级的语言来了解和使用计算机,至于下级是如何工作和实现就不必关心了。如高级语言级及应用语言级的用户,可以不了解机器的具体组成,不必熟悉指令系统,直接用所指定的语言描述所要解决的问题。

2. 计算机的主要性能指标

计算机主要有如下性能指标,可以进一步表征计算机的特性,全面衡量一台计算机的性能。

(1) 机器字长。一般来说,计算机在同一时间内处理的一组二进制数称为一个计算机的“字”,而这组二进制数的位数就是“字长”。机器字长是指参与运算的数的基本位数,它是由加法器、寄存器的位数决定的,所以机器字长一般等于内部寄存器的字长。字长标志着精度,字长越长,计算的精度就越高。倘若字长较短,又要计算位数较多的数据,那么需要经过两次或多次的运算才能完成,这样势必影响整机的运算速度。在计算机中,为了更灵活地表达和处理信息,又以字节(Byte)为基本单位,用大写字母B表示。一个字节等于8位二进制位(bit)。不同的计算机,字(Word)的长度可以不相同,但对于系列机来说,在同一系列中,字长却是固定的,如80x86系列中,一个字等于16位。

(2) 数据通路宽度。数据总线一次所能并行传送信息的位数,称为数据通路宽度。它影响到信息的传送能力,从而影响计算机的有效处理速度。这里所说的数据通路宽度是指外部数据总线的宽度,它与CPU内部的数据总线宽度(内部寄存器的大小)有可能不同。有些CPU的内、外数据总线宽度相等,例如Intel 8086、80286、80486等;有些CPU的外部数据总线宽度小于内部,如8088;也有些CPU的外部数据总线宽度大于内部。

(3) 主存容量。一个主存储器所能存储的全部信息量称为主存容量。通常,以字节数来表示存储容量,这样的计算机称为字节编址的计算机。也有一些计算机是以字为单位编址的,它们用字数乘以字长来表示存储容量。计算机的主存容量越大,存放的信息就越多。

存储容量单位,一个位(bit)代表一个0或1,每8个位组成一个字节(Byte)。一般位简写为小写字母b,字节简写为大写字母B。每 $1024(2^{10})$ 个字节称为1KB(千字节),即 $1KB=1024B$ 。每1024MB就是1GB(吉字节),即 $1GB=1024MB$ 。随着信息量的增大,有更大的单位表示存储容量单位:TB(TeraByte)、PB(PetaByte)、EB(ExaByte)、ZB(ZettaByte)及YB(Yotta byte)等,其中, $1TB=1024GB$, $1PB=1024TB$, $1EB=1024PB$, $1ZB=1024EB$, $1YB=1024ZB$ 。

(4) 运算速度。计算机的运算速度与许多因素有关,如机器的主频、执行什么样的操作以及主存本身的速度等。对运算速度的衡量有不同的方法。

根据不同类型指令在计算过程中出现的频繁程度,乘上不同的系数,求得统计平均值,这时所指的运算速度是平均运算速度。以每条指令执行所需时钟周期数(Cycles per Instruction,CPI)来衡量运算速度;或者以 MIPS 和 MFLOPS 作为计量单位来衡量运算速度。MIPS(Million Instructions per Second)表示每秒执行多少百万条指令;MFLOPS(Million Floating-point Operations per Second)表示每秒执行多少百万次浮点运算。

3.1.3 计算机的工作原理

为使计算机按预定要求工作,首先要编制程序。程序是一个特定的指令序列,它告诉计算机要做哪些事,按什么步骤去做。指令是一组二进制信息的代码,用来表示计算机所能完成的基本操作。

1. 计算机的指令系统

计算机之所以能够自动地进行工作,是由于人们把实现计算机的步骤用命令的形式预先输入到存储器中。在工作时,计算机把这些命令一条一条地取出来,加以翻译和执行。把要求计算机执行的各种操作,用命令的形式表示出来就称为指令。通常一条指令对应着一种操作,它指示计算机做什么操作,和对哪些数据进行操作。但是计算机怎么才能辨别和执行这些操作呢?这是由设计人员设计计算机时决定的;一台计算机能执行怎样的操作,能做多少种操作,是由计算机的指令系统所决定的。不同类型的计算机有不同的指令系统,指令系统中指令类型的多少,是计算机功能强弱的具体体现。

程序是人们为了解决某一实际问题而设计的一系列指令的有序集合。计算机程序可以分为机器语言程序、汇编语言程序和高级语言程序。机器语言程序是用机器指令(二进制代码表示)编写的,计算机能够直接识别和执行。汇编语言程序是用汇编指令(助记符表示)编写的,必须经汇编程序汇编(翻译)为机器语言程序,计算机才能识别和执行。高级语言程序是使用一些接近人们书写习惯的英语和数学表达式形式的语言编写的,同样需要翻译(编译)成机器语言程序,计算机才能执行。就是说,机器语言程序是计算机唯一能直接识别并执行的程序。

2. 计算机的工作过程

编制好的程序放在主存中,由控制器控制逐条取出指令执行,下面以一个例子来加以说明。

例如,计算 $a+b-c$ (设 a 、 b 、 c 为已知的 3 个数,分别存放在主存的 5~7 号单元中,结果将存放在主存的 8 号单元),如果采用单累加寄存器结构的运算器,完成上述计算至少需要 5 条指令,这 5 条指令依次存放在主存的 0~4 号单元中,参加运算的数也必须存放在主存指定的单元中,主存中有关单元的内容如图 3-3 所示。

运算器的简单框图如图 3-4 所示,参加运算的两个操作数一个来自累加寄存器,一个来自主存,运算结果则放在累加寄存器中。图 3-4 中的存储器数据寄存器是用来暂存从主存中读出的数据或写入主存的数据的,它本身不属于运算器的范畴。计算机的控制器将控制指令逐条执行,最终得到正确的结果。



图 3-3 存储器指令和数据

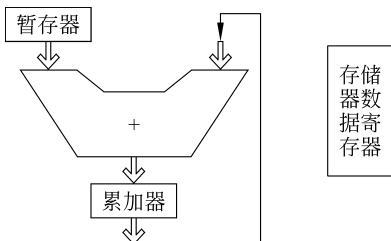


图 3-4 运算器框图

指令的执行步骤如下。

- (1) 执行取数指令,从主存 5 号单元取出数 a ,送入累加寄存器中。
- (2) 执行加法指令,将累加寄存器中的内容 a 与从主存 6 号单元取出数 b 一起送到 ALU 中相加,结果 $a+b$ 保留在累加寄存器中。
- (3) 执行减法指令,将累加寄存器中的内容 $a+b$ 与从主存 7 号单元取出的数 c 一起送到 ALU 中相减,结果 $a+b-c$ 保留在累加寄存器中。
- (4) 执行存数指令,把累加寄存器的内容 $a+b-c$ 存储在主存 8 号单元。
- (5) 执行停机指令,计算机停止工作。

3. 存储程序原理

在研制世界上第一台电子数字计算机 ENIAC 的同时,以美籍匈牙利数学家冯·诺依曼(John Von Neumann)为首的研制小组提出了“存储程序控制”的计算机结构,并开始了存储程序控制的计算机 EDVAC(Electronic Discrete Variable Automatic Computer)的研制。由于种种原因,EDVAC 直到 1951 年才问世。而采用了冯·诺依曼的设计思想,由英国剑桥大学研制的 EDSAC(Electronic Delay Storage Automatic Computer)则先于它两年诞生,成为世界上的第一台存储程序的计算机。

存储程序概念可以简要地概括为以下几点。

- (1) 计算机(指硬件)应由运算器、存储器、控制器、输入设备和输出设备 5 大基本部件组成。
- (2) 计算机内部采用二进制来表示指令和数据。
- (3) 将编好的程序和原始数据事先存入存储器中,然后再启动计算机工作。

冯·诺依曼对计算机界的最大贡献在于“存储程序控制”概念的提出和实现。50 多年来,虽然计算机的发展速度是惊人的,但就其结构原理来说,目前绝大多数计算机仍建立在存储程序概念的基础上。通常把符合存储程序概念的计算机统称为冯·诺依曼型计算机。当然,现代计算机与早期计算机相比在结构上还是有许多改进的。随着计算机技术的不断发展,也暴露出了冯·诺依曼型计算机的一些缺点。目前已出现了一些突破冯·诺依曼结构的计算机,统称非冯结构计算机,如数据驱动的数据流计算机、需求驱动的归约计算机和模式匹配驱动的智能计算机等。

3.2 计算机系统单元

从组成的角度,计算机硬件系统由 5 个基本部分组成。数据输入设备完成对原始数据的输入功能;数据存储部件完成对数据的存储功能;数据运算部件完成对数据的运算处理功能;结果输出设备完成对运算处理结果的输出功能;而控制器部件的功能则是向系统各个部件或设备提供它们协调运行所需要的控制信号。数据存储部件、数据运算部件及控制器部件构成了计算机系统单元。

3.2.1 存储系统

计算机存储系统是由几个容量、速度和价格各不相同的存储器构成的系统。设计一个容量大、速度快、成本低的存储系统是计算机发展的一个重要课题。

1. 存储系统层次结构

随着计算机系统结构和存储技术的发展,存储器的种类日益增多。按存储器在计算机系统中的作用可分为以下几种类型。

(1) 高速缓冲存储器。高速缓冲存储器(Cache)位于主存和 CPU 之间,用来存放正在执行的程序和数据使 CPU 能高速地使用它们。高速缓冲存储器的存取速度可以与 CPU 的速度相匹配,但存储容量较小,价格较高。目前的高档微机通常将它们或它们的一部分制作在 CPU 芯片中。

(2) 主存储器。主存储器用来存放计算机运行期间所需要的程序和数据,CPU 可直接随机地进行读写访问,主存具有一定容量,存取速度较高。由于 CPU 要频繁地访问主存,而主存的速度往往比 CPU 慢很多,所以主存的性能在很大程度上影响了整个计算机系统的性能。

(3) 辅助存储器。它用来存放当前暂不参与运行的程序和数据以及一些需要永久性保存的信息。辅存设在主机外部,容量极大且成本很低,但存取速度较低,而且 CPU 不能直接访问它。辅存中的信息必须经操作系统调入主存后,CPU 才能使用。

为了解决存储容量、存取速度和价格之间的矛盾,通常把各种不同存储容量、不同存取速度的存储器,按一定的体系结构组织起来,形成一个统一整体的存储系统。

由高速缓冲存储器、主存储器、辅助存储器构成的 3 级存储系统可以分为两个层次,其中高速缓存和主存间的 Cache—主存存储层次被称为 Cache 存储系统;主存—辅存存储层次被称为虚拟存储系统。

高速缓存系统是为解决主存速度不足而提出来的。在 Cache 和主存之间,增加辅助硬件,让它们构成一个整体。从 CPU 来看,该存储系统整体的速度接近 Cache 的速度,容量是主存的容量,每位价格接近于主存的价格。由于 Cache 存储系统全部用硬件来调度,因此它对系统程序员和应用程序员都是透明的。

虚拟存储系统是为解决主存容量不足而提出来的。在主存和辅存之间,增加辅助的

软硬件,让它们构成一个整体。从 CPU 来看,该存储系统整体的速度接近主存的速度,容量是虚拟的地址空间的容量,价格却接近于辅存的价格。由于虚拟存储系统需要通过操作系统来调度,因此对系统程序员是不透明的,但对应用程序员是透明的。

2. 主存储器的组织

主存储器是整个存储系统的核心,它用来存放计算机运行期间所需要的程序和数据,CPU 可直接随机地对它进行访问。

冯·诺依曼计算机是以主存为中心的结构,由主存直接向 CPU 和 I/O 设备交换信息,主存储器作为计算机的记忆核心,其作用可体现在以下几个方面。

(1) 主存储器是计算机中信息存储的核心。

(2) 内存是 CPU 与外界进行数据交换的窗口,CPU 所执行的程序和所涉及的数据都由内存直接提供;运算的结果一般也要送回内存。

(3) 内存可以与 CPU 有机结合、达到高速、准确运算的目的。因此,主存储器是计算机中信息的存放地;是 CPU 与外界进行数据交流的窗口;是计算机中的核心组成部分。

位是存储器存储信息的最小单位。一个二进制数由若干位组成,当这个二进制数作为一个整体存入或取出时,称其为存储字。存放存储字或存储字节的主存空间被称为存储单元或主存单元。大量存储单元的集合构成一个存储体,为了区别存储体中的各个存储单元,必须将它们逐一编号。存储单元的编号被称为地址。一个存储单元可能存放一个字,也可能存放一个字节,这是由计算机的结构来确定的。对于字节编址的计算机,最小寻址单位是一个字节,相邻的存储单元地址指向相邻的存储字节;对于字编址的计算机,最小寻址单位是一个字,相邻的存储单元地址指向相邻的存储字。所以,存储单元是 CPU 对主存可访问操作的最小存储单位。

计算机主存储器采用半导体存储器,主要类型有以下两种。

(1) 随机存储器(RAM)。随机存储器(又称为读写存储器)指通过指令可以随机地、个别地对各个存储单元进行访问。其一般访问所需时间基本固定,与存储单元地址无关。

(2) 只读存储器(ROM)。只读存储器是一种工作时只能读出,不能写入信息的存储器。它通常用来存放固定不变的程序、汉字字型库、字符及图形符号等。由于它和读写存储器分享主存储器的同一地址空间,故仍属于主存储器的一部分。

3. 主存储器的技术指标

主存储器的主要技术指标有以下 5 个。

(1) 存储容量。对于字节编址的计算机,以字节数来表示存储容量;对于字编址的计算机,以字数与其字长的乘积来表示存储容量。如某机的主存容量为 $64\text{KB} \times 16$,表示它有 64KB 个存储单元,每个存储单元的字长为 16 位,若改用字节数表示,则可记为 128K 字节(128KB)。

(2) 存取速度。主存的存取速度通常由存取时间 T_a 、存取周期 T_m 和主存带宽 B_m 等参数来描述。

存取时间又称为访问时间或读写时间,它是指从启动一次存储器操作到完成该操作

所经历的时间。显然 T_a 越小,存取速度越快。

存取周期又可称做读写周期,是指主存进行一次完整的读写操作所需的全部时间,即连续两次访问存储器操作之间所需要的最短时间。

与存取周期密切相关的指标是主存的带宽,它又被称为数据传输率。其表示每秒从主存进出信息的最大数量,单位为字每秒或字节每秒或位每秒。目前,主存提供信息的速度还跟不上 CPU 处理指令和数据的速度,所以,主存的带宽是改善计算机系统性能瓶颈的一个关键因素。为了提高主存的带宽,可以采取的措施有缩短存取周期、增加存储字长、增加存储体。

(3) 可靠性。其是指在规定时间内,存储器无故障读写的概率。通常,用平均无故障时间(Mean Time Between Failures, MTBF)来衡量可靠性。MTBF 可以理解为两次故障之间的平均时间间隔,MTBF 越长,说明存储器的可靠性越高。

(4) 功耗。功耗是一个不可忽视的问题,它反映了存储器件耗电多少,也反映了其发热的程度。

(5) 性价比。其是衡量存储器经济性能好坏的综合性指标。这项指标与存储器的结构和外围电路以及用途、要求、使用场合等诸多因素有关。

3.2.2 中央处理器

中央处理器(CPU)是计算机系统的核心。微型计算机的 CPU 是由一块超大规模集成电路组成,称其为微处理器(Microprocessor)。大、中、小型计算机的 CPU 则由多块超大规模集成电路组成。

1. CPU 的组成

在早期的计算机中,CPU 被分成运算器和控制器两个部分。随着超大规模集成电路技术的发展,许多早期放在 CPU 外部的逻辑功能部件(如 Cache,浮点运算器等)被集成到 CPU 内部,使得 CPU 的内部结构越来越复杂。

通常,我们认为目前的 CPU 由运算器、控制器和 Cache 等三大部分组成。

运算器由算术逻辑单元(ALU)、累加寄存器、数据寄存器和状态条件寄存器等组成,通常还包括一个寄存器组。相对控制器而言,运算器是执行部件,它接受控制器的命令进行数据加工处理等工作。运算器有两个主要功能:执行所有的算术运算;执行所有的逻辑运算,并进行逻辑测试,如零值测试或两个值的比较。

控制器由程序计数器、指令寄存器、指令译码器、时序产生器和操作控制器等组成,它完成协调和指挥整个计算机系统的操作。主要功能有:从内存中取出一条指令,并指出下一条指令在内存中的位置;对指令进行译码或测试,并产生相应的操作控制信号,以便启动规定的动作;指挥并控制 CPU、内存和输入/输出设备之间数据流动的方向。

为了进一步提高 CPU 的运行效率,目前的 CPU 内部通常会内置高速缓冲存储器。内置 Cache 的容量和结构对 CPU 的性能影响较大,一般容量越大越好。在许多高性能处理器内部,一级缓存通常设置指令 Cache 和数据 Cache,以减少取指令和读操作数的访问冲突。

CPU 的结构示意图如图 3-5 所示。

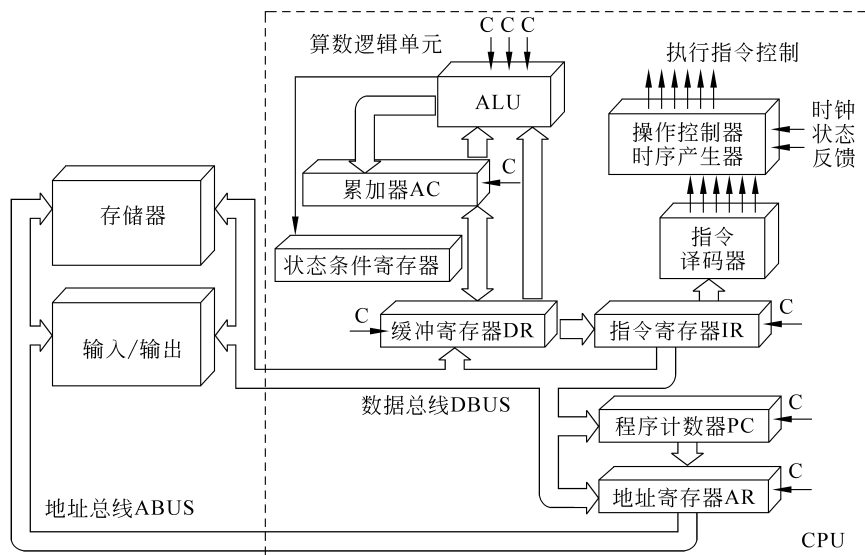


图 3-5 CPU 的结构

2. CPU 的工作原理

若用计算机来解决某个问题,首先要为这个问题编制解题程序,而程序又是指令的有序集合。按“存储程序”的概念,只要把程序装入主存储器后,即可由计算机自动地完成取指令和执行指令的任务。在程序运行过程中,在计算机的各部件之间流动的指令和数据形成了指令流和数据流。

这里的指令流和数据流都是程序运行的动态概念。它不同于程序中静态的指令序列,也不同于存储器中数据的静态分配序列。指令流是指 CPU 执行的指令序列,数据流是指根据指令操作要求依次存取数据的序列。从程序运行的角度来看,CPU 的基本功能就是对指令流和数据流在时间与空间上实施正确的控制。

对于冯·诺依曼结构的计算机而言,数据流是根据指令流的操作而形成的,也就是说数据流是由指令流来驱动的。

3. CPU 中的主要寄存器

CPU 中的寄存器是用来暂时保存运算和控制过程中的中间结果、最终结果以及控制或状态信息的,它可分为通用寄存器和专用寄存器两大类。

(1) 通用寄存器。通用寄存器可用来存放原始数据和运算结果,有的还可以作为变址寄存器、计数器、地址指针等。现代计算机中为了减少访问存储器的次数,提高运算速度,往往在 CPU 中设置大量的通用寄存器,少则几个,多则几十个,甚至上百个。通用寄存器一般由程序编址访问。

累加寄存器 ACC 也是一个通用寄存器,它用来暂时存放 ALU 运算的结果信息。例如,在执行一个加法运算前,先将一个操作数暂时存放在 ACC 中,再从主存中取出另一操作数,然后同 ACC 的内容相加,所得的结果送回 ACC 中。运算器中至少要有有一个累