

第 3 部分

综合性实验

综合实验一 计数译码显示电路设计

1. 任务要求

用计数器、多谐振荡器、译码器、显示器等单元设计一个任意进制的计数译码显示电路。

2. 实验方案

图 3-1-1 为计数译码显示电路的设计框图。

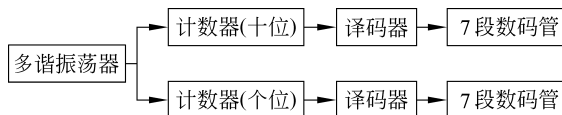


图 3-1-1 计数译码显示电路设计框图

3. 实验设备与器件

(1) +5V 直流电源。

(2) 数字万用表。

(3) 555、74LS20、74LS192 (CD40192)、CC4511、数码管以及电阻、电容若干。

4. 实验内容

1) 多谐振荡器的设计

用 555 定时器构成多谐振荡器,其输出作为计数器的时钟脉冲。合理选择参数电阻和电容的大小,设计一个输出频率约 4Hz 的多谐振荡器。

2) 任意进制计数器的设计

参照计数器及其应用实验的相关内容,用两片十进制计数器 74LS192(或 CD40192)和合适的门电路设计一个大于十进制的计数器,如六十进制计数器。

3) 译码器和显示器电路的设计

设计一个显示译码器和 7 段数码管相连接的电路。显示译码器采用 CC4511,数码管选用 7 段的即可。需要说明的是,数码管的 7 段信号输入端与 CC4511 的 7 个输出不能直接相接,中间必须加限流电阻。阻值大小请查阅相关资料或自行计算。

4) 整体测试

将上述 1)~3)项设计连接成一个整体进行测试。

5. 实验预习要求

- (1) 根据实验内容,熟悉各相关芯片的使用方法。
- (2) 画出详细的整体电路连接图。

6. 实验报告

- (1) 分析计数译码显示电路各部分功能及工作原理。
- (2) 总结数字系统的设计、调试方法。
- (3) 分析实验中出现的故障及解决办法。

综合实验二 脉冲序列发生器电路

1. 任务要求

用脉冲产生电路、计数器、选择器及合适的门电路设计一个脉冲序列发生器,能周期性地产生一串不超过 16 位的脉冲序列。

2. 实验方案

脉冲序列发生器的原理框图如图 3-2-1 所示。

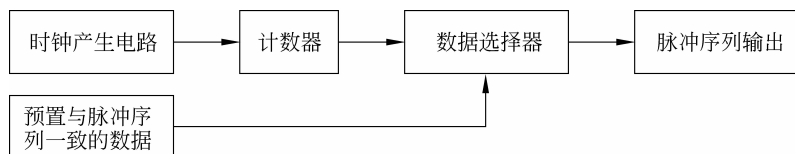


图 3-2-1 脉冲序列发生器原理框图

脉冲序列发生器的工作原理：当脉冲序列是 n 位时,相应的计数器也应是 n 进制计数器,同时对应的数据选择器也应有 n 个有效的数据输入端。脉冲序列输出的频率根据需要由多谐振荡器或其他时钟电路产生。

一个 10 位的脉冲序列发生器(1100110100)的设计电路原理如图 3-2-2 所示。因脉冲序列是 10 位,故选择了十进制计数器 CC40192(或 74LS192)和两片 8 选 1 数据选择器构成的 10 选 1 数据选择器。10 个数据端 $D_0 \sim D_9$ 依次为 1100110100。

注：计数器和数据选择器的型号均不唯一,时钟电路的设计也不唯一。

3. 实验设备与器件

- (1) +5V 直流电源。
- (2) 数字万用表。
- (3) 逻辑电平指示器。
- (4) 双踪示波器。

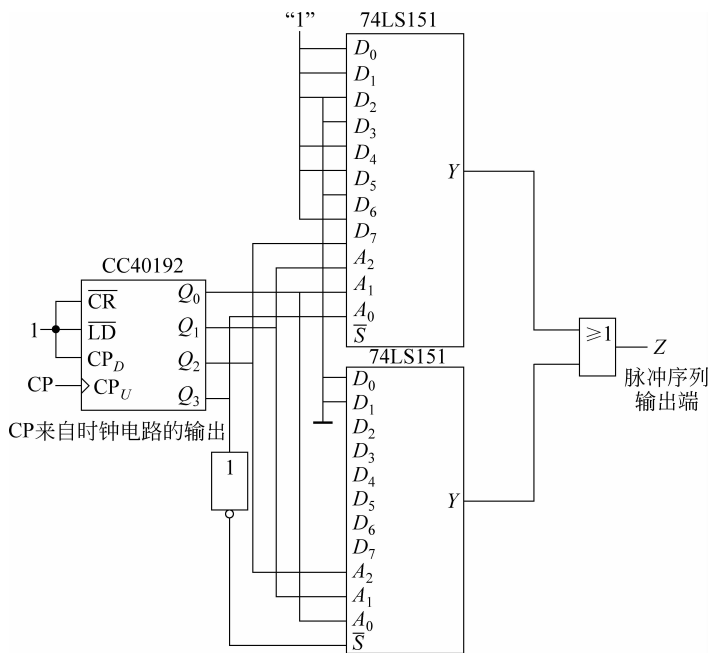


图 3-2-2 10 位脉冲序列发生器

(5) 555、74LS20、74LS192(CD40192)、74LS151、74LS32、74LS04、数码管以及电阻、电容若干。

4. 实验内容

设计一个输出为 011101101110 的 12 位序列脉冲发生器电路。具体内容如下。

1) 时钟产生电路的设计

方案 1: 用 555 定时器构成多谐振荡器, 其输出作为计数器的时钟脉冲。合理选择参数电阻和电容的大小, 使其输出符合要求的时钟信号。

方案 2: 采用晶振、非门和合适的电阻、电容构成的时钟电路。

2) 计数器的设计

方案 1: 用两片十进制计数器 74LS192(或 CD40192)或其他型号的十进制计数器和合适的门电路设计一个十二进制计数器。

方案 2: 用一片十六进制计数器和合适的门电路设计一个十二进制计数器。

3) 数据选择器电路的设计

方案 1: 采用两片 74LS151(或 74LS153)和合适的门电路构成 12 选 1 数据选择器。

方案 2: 采用两片 8 选 1 数据选择器 CC4051 和合适的门电路构成 12 选 1 数据选择器。

4) 整体测试: 将上述 1)~3)项的设计连接成一个整体进行测试。

5. 实验预习要求

(1) 根据实验内容,熟悉各相关芯片的使用方法。

(2) 画出详细的整体电路连接图。

6. 实验报告

(1) 分析脉冲序列发生器电路各部分功能及工作原理。

(2) 分析实验中出现的故障及解决办法。

综合实验三 多功能数字钟设计

1. 任务要求

用计数器、译码器、显示器、振荡电路及合适的门电路等设计一个数字钟,要求其在较精确地显示时间之外,还具有时、分、秒的校正及整点报时功能。

2. 实验方案及工作原理

图 3-3-1 为多功能数字钟的设计框图。

各部分的工作原理分别如下。

1) 秒脉冲发生器的设计

秒脉冲即六十进制秒计数器的时钟信号,其精度和稳定度直接决定了数字钟走时的精度和稳定性。秒脉冲发生器的设计核心是振荡器的设计。在诸

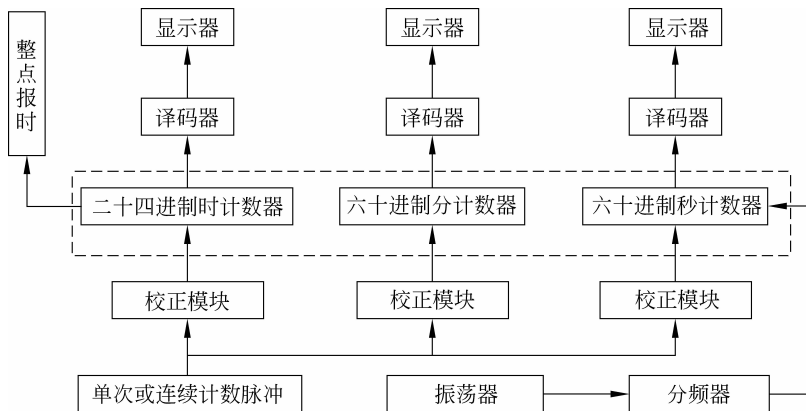


图 3-3-1 多功能数字钟设计框图

多振荡电路中石英晶体振荡器的精度和稳定性都十分理想,通常晶振频率越高,其计时精度就越高。因此可以选用石英电子手表中常用的晶振 32768Hz,该频率经过 15 级二分频,即 2^{15} 分频后便可得到 1Hz 的秒脉冲信号。参考电路如图 3-3-2 所示。CD4060 是 14 位二进制串行计数器,其引脚图见附录 A。

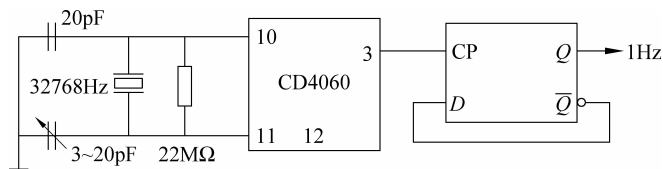


图 3-3-2 秒脉冲发生器

2) 时、分、秒计数器的设计

六十进制计数器和二十四进制计数器的设计请参考基础性实验“计数器及其应用”。计数器芯片种类很多,注意选择合适的型号,建议选择十进制计数器为佳。

3) 译码和显示线路的设计

常用的译码器有 CD4511、74LS48 等,详细资料请参考基础实验中的“译码器及其应用”。显示器采用 7 段数码管即可。

4) 校正模块设计

校正电路可以理解为为三组时、分、秒计数器提供的不同于秒脉冲的另外一组单次或连续计数脉冲。当时、分、秒中的一部分需要校正时,需要将其时钟信号切换到单次或连续计数脉冲的输出端上。参考电路如图 3-3-3 所示。

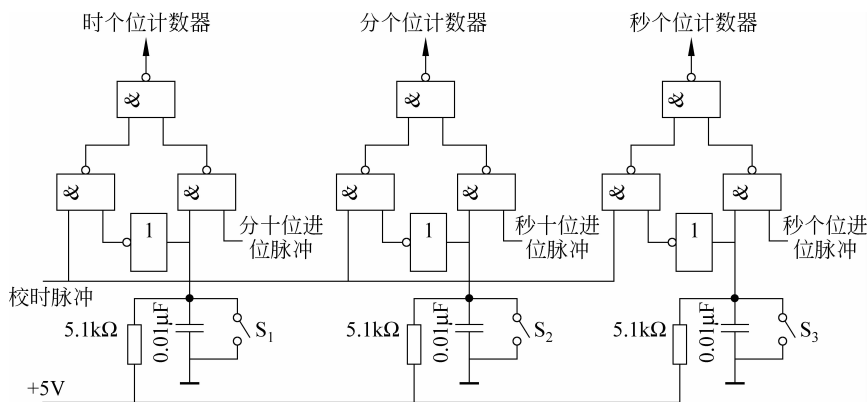


图 3-3-3 时分秒校正电路

5) 整点报时电路设计

整点报时电路通常采用扬声器或蜂鸣器实现。报时时间的长短可灵活设定,长则可为一分钟,短则可为几秒。图 3-3-4 是一分钟整点闹铃的电路图,即每当分计数器计数到 59 时,便启动闹铃;当分计数器变为 00 时,闹铃结束。图 3-3-5 是 30 秒整点报时的闹铃电路图,其工作原理为:当分计数器为 59,秒计数器为 30 时启动低音闹铃,闹铃持续时间为 15 秒。当秒计数器计数到 45 秒时,启动高音闹铃,当秒计数器变为 00 时闹铃结束。

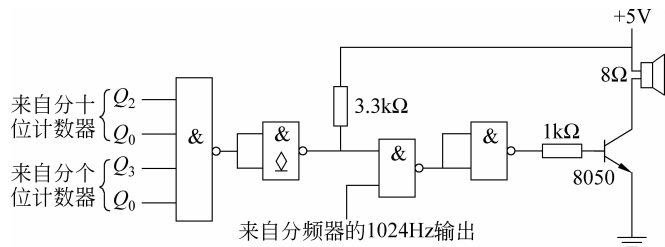


图 3-3-4 一分钟整点闹铃电路图

3. 实验设备与器件

- (1) +5V 直流电源。
- (2) 数字万用表。
- (3) 单次或连续脉冲源。
- (4) 双踪示波器。
- (5) CD4060、74LS74(或 CD4013)、74LS20×2、74LS192(CD40192)×6、

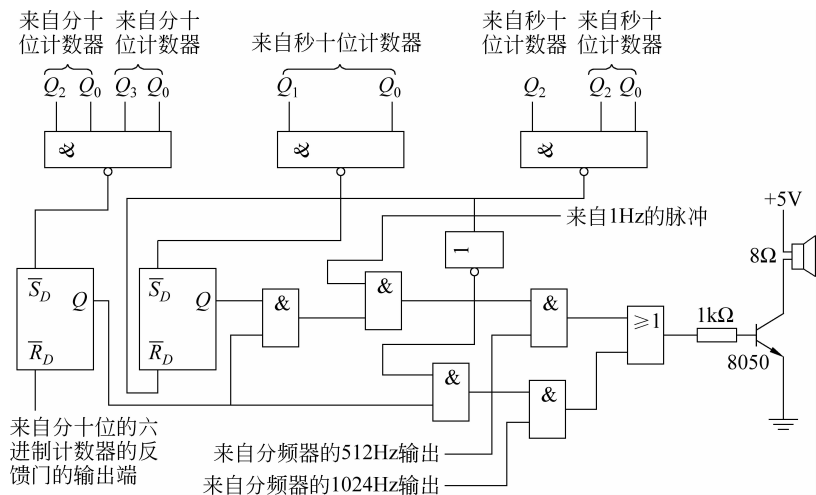


图 3-3-5 30 秒整点闹铃电路图

74LS08 $\times$ 2、74LS32、74LS04、74LS03、74LS48(或 CD4511) $\times$ 6、三极管 8050、扬声器(8 Ω)、共阴数码管(6 个)、晶振 32768Hz 以及电阻、电容若干。

4. 实验内容

1) 秒脉冲发生器的测试

按图 3-3-2 连线,用示波器观察输出波形的频率是否符合要求。

2) 计数器的设计测试

秒计数器和分计数器均为六十进制,两者的个位均为十进制计数器,十位均为六进制计数器。小时设计为二十四进制计数器,个位为十进制。当个位计数至 4 同时十位计数至 2 时,采用异步置零法将两者同时清零,即 24 来不及显示便被置成了 00。自拟实验线路并进行测试。

3) 译码和显示电路的设计测试

译码器的地址输入与计数器的输出端一一对应,7 段输出端串接限流电阻后接数码管的 7 段。

4) 校正模块测试

按照图 3-3-3 连线,首先闭合秒校正开关 S_3 ,将秒校正模块的输出接逻辑电平指示器或自行设计一个发光管指示电路,观察手动或连续脉冲是否起作用。然后再逐一闭合开关 S_2 和 S_1 ,进行同样的观察。

5) 闹铃电路的测试

按照图 3-3-4 或图 3-3-5 进行连线, $Q_0 \sim Q_3$ 等信号可以先用逻辑开关代替,512Hz 和 1024Hz 的频率信号也可以用其他近似的两个频率信号代替,以观察电路能否正常工作。

6) 整体测试

根据图 3-3-1 中各模块的连接关系和原理说明进行整体调试。

5. 实验预习要求

- (1) 根据实验内容,熟悉各相关芯片的使用方法。
- (2) 画出详细的整体电路连接图。

6. 实验报告

- (1) 总结数字钟的设计和调试方法。
- (2) 分析实验中出现的故障及解决办法。

综合实验四 篮球比赛 24 秒倒计时及报警电路

1. 任务要求

设计一个初值为 24 的减法计数器,计数脉冲的频率为精确的 1s。当计数值减为 00 时,发出报警信号。设有外部的操作开关,控制计数器能实现直接清零、重新置数、暂停/继续等操作。

2. 实验方案及工作原理

图 3-4-1 是篮球比赛 24 秒倒计时及报警电路的设计框图。该电路最基本的功能是完成 24 秒倒计时,此外还具有直接清零、暂停/继续、启动、计时结束时报警等功能。

1) 秒脉冲发生器

秒脉冲发生器的设计方案较多,电路的复杂度、精度和稳定性也各不相

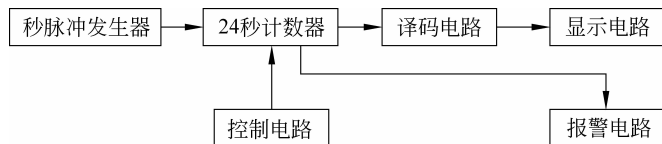


图 3-4-1 篮球比赛 24 秒倒计时及报警电路框图

同,如用 555 和少量的电阻、电容构成的多谐振荡器可作为秒脉冲发生器;也可以由石英晶体振荡器和非门构成。考虑到篮球比赛对时间精度有很高的要求,所以该实验选用由石英晶体振荡器和电阻、电容等构成的时钟电路,再结合分频器实现秒脉冲发生器。其电路可参考图 3-3-2。

2) 24 秒倒计时计数器

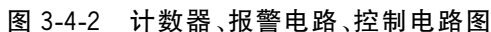
倒计时计数器要求选用的计数器类型具有减法计数的功能,具有这一功能的计数器有双时钟十进制可逆计数器 74LS192(或 CD40192)、单时钟同步十进制可逆计数器 74LS190、同步十六进制加/减计数器 74LS191 和 74LS193 等。考虑到设计的方便,该实验建议选用十进制可逆计数器 74LS192(或 CD40192)或 74LS190。用 74LS192 设计的二十四进制减法计数器如图 3-4-2 中的虚线框所示。计数器的计数初值为 24,74LS192(2) 为个位计数器,其借位输出端 $\overline{BO}$ 接计数器 10 位的减计数脉冲端 CP_D ,两个计数器的加计数脉冲端 CP_U 均接高电平。

3) 译码显示电路

译码器的种类较多,如 TTL 系列的 74LS48,CMOS 系列的 CD4511 等,显示器件选用 7 段数码管即可。译码器的 4 位地址端 $A_3 \sim A_0$ 分别接计数器的输出端 $Q_3 \sim Q_0$ 。具体电路可参考基础性实验“计数器及其应用”。

4) 控制电路设计

图 3-4-2 中两个虚线框之外的电路为控制电路。该电路控制的对象有整体电路的启动、清零、暂停/继续。从图中可以看出,当开关 S_1 闭合时(同时保证开关 S_2 断开,开关 S_3 打在上面),两个计数器的异步置数端 $\overline{LD}$ 均为低电平,实现预置数 24。置数完成后,开关 S_1 断开,24 秒倒计时开始。在倒计时过程中,若将开关 S_3 往下打,则由两个与非门构成的基本 RS 触发器将输出低电平“0”,该信号将通过两个与非门将个位计数器 74LS192(2) 的减法计数脉冲封锁,从而使计数器终止计数。若要继续,只要将 S_3 往上打即可。开关 S_2 闭合时,两个计数器的异步清零端有效,计数器的输出被清零。 S_2 断开后,如果开



5) 报警电路设计

报警电路如图 3-4-2 中虚线框所示。当 24 秒倒计时结束时,由图 3-4-2 可以看出,或门 G_1 的输出为低电平,从而启动声光报警电路工作。只有当开关 S_1 按下时,报警信号方能解除。

3. 实验设备与器件

- (1) +5V 直流电源。
- (2) 数字万用表。
- (3) 双踪示波器。
- (4) 单次或连续脉冲源。

(5) CD4060、74LS74(或 CD4013)、74LS20、74LS00、74LS192(CD40192) $\times$ 2、74LS32 $\times$ 2、74LS48(或 CD4511)、三极管 8550、扬声器(8 Ω)、共阴数码管(2个)、

按键 2 个、单刀双掷开关 1 个、发光管 1 个,晶振 32768Hz 以及电阻、电容若干。

4. 实验内容

1) 秒脉冲发生器的测试

参考图 3-3-2 接线,用示波器观察其输出频率是否为 1Hz。

2) 译码器和显示器电路的设计与测试

该项参照综合性实验三中的部分内容说明,自行设计电路,完成测试。

3) 计数器的测试

参照图 3-4-2 中计数器电路连线,测试是否能完成“24”的预置及减法计数。

4) 控制电路和报警电路测试

参照图 3-4-2 中的接线,逐项测试清零、启动(即置数 24)、暂停/继续和报警功能。

5. 实验预习要求

(1) 根据实验内容,熟悉各相关芯片的使用方法。

(2) 画出详细的整体电路连接图。

6. 实验报告

(1) 分析图 3-4-2 中的基本 RS 触发器的作用。

(2) 总结倒计时电路的设计和调试方法。

(3) 分析实验中出现的故障及解决办法。

综合实验五 汽车尾灯控制电路设计

1. 任务要求

用发光二极管模拟汽车尾部左右两侧的指示灯,根据汽车实际运行时亮灯的特点,要求尾灯的显示模式为:

- (1) 正常运行时指示灯不亮。
- (2) 左转弯时,尾部左侧的三个发光管按左循环顺序点亮,点亮时间以 0.5 秒为宜。
- (3) 右转弯时,尾部右侧的三个发光管按右循环顺序点亮,点亮时间以 0.5 秒为宜。
- (4) 刹车时左右两侧的尾灯全部闪烁。

2. 设计方案及工作原理

1) 方案设计

图 3-5-1 为汽车尾灯控制电路的总体设计框图。

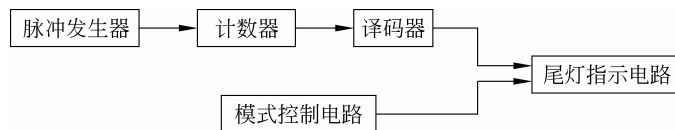


图 3-5-1 汽车尾灯控制电路的总体设计框图

该电路的 4 种工作模式分别用两个变量 M_1 、 M_0 的 4 种组合表示。左侧尾灯分别用 L_1 、 L_2 、 L_3 表示,右侧尾灯分别用 L_4 、 L_5 、 L_6 表示。根据任务要求可得尾灯和汽车运行状态关系表,如表 3-5-1 所示。

表 3-5-1 尾灯和汽车运行状态关系表

模 式		行驶状态	左 侧 尾 灯			右 侧 尾 灯		
M_1	M_0		L_1	L_2	L_3	L_4	L_5	L_6
0	0	直行	全灭			全灭		
0	1	右转	全灭			右循环点亮		
1	0	左转	左循环点亮			全灭		
1	1	刹车	随时钟频率闪烁			随时钟频率闪烁		

由于左转弯和右转弯时,均需要三个灯循环点亮,因此考虑采用二进制译码器(地址码和输出存在一一对应的关系)和三进制计数器实现相关的电路控制。根据这一设计思想,可得汽车尾灯控制逻辑功能如表 3-5-2 所示。

表 3-5-2 中的各尾灯循环点亮与译码器的输出一一对应,根据灯的个数,这里选择 3-8 线译码器 74LS138,用其 6 个输出端分别控制发光二极管。

表 3-5-2 汽车尾灯控制逻辑功能表

模 式		三进制计数器		左 侧 尾 灯			右 侧 尾 灯		
M_1	M_0	Q_1	Q_0	L_1	L_2	L_3	L_4	L_5	L_6
0	0	×	×	0	0	0	0	0	0
0	1	0	0	0	0	0	1	0	0
		0	1	0	0	0	0	1	0
		1	0	0	0	0	0	0	1
1	0	0	0	0	0	1	0	0	0
		0	1	0	1	0	0	0	0
		1	0	1	0	0	0	0	0
1	1	×	×	CP	CP	CP	CP	CP	CP

2) 各模块的工作原理

(1) 模式控制电路

模式控制电路的 4 种工作状态分别用两个开关的 4 种组合来表示,参考电路如图 3-5-2 所示。

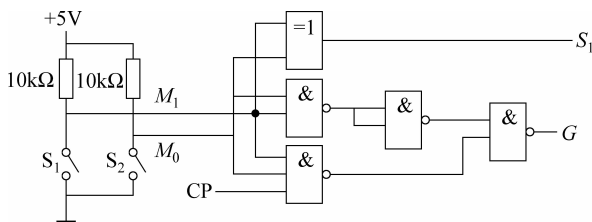


图 3-5-2 模式控制电路

(2) 三进制计数器

三进制计数器的构成方法有很多种,例如可以用集成十进制计数器构成,也可以由集成十六进制计数器构成,或者用触发器构成。因前两种方法都需要借助门电路实现,故这里采用触发器构成,参考电路如图 3-5-3 所示。

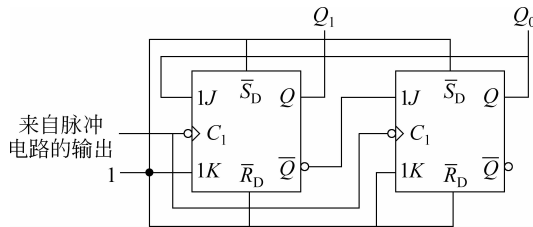


图 3-5-3 三进制计数器

(3) 译码器和尾灯指示电路

译码器采用 74LS138, 尾灯用发光二极管表示, 其参考电路如图 3-5-4 所示。

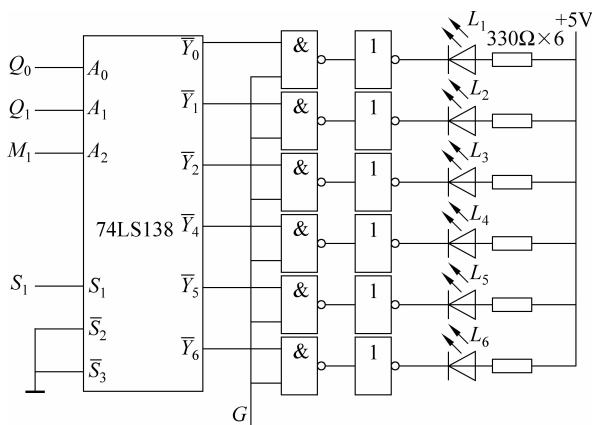


图 3-5-4 译码器和尾灯指示电路

3. 实验设备与器件

(1) +5V 直流电源。

(2) 数字万用表。

(3) 555、74LS20、CD4060、74LS138、74LS112(或 CD4027)、74LS00×3、74LS04、74LS86、发光管 6 个、晶振 32768Hz、开关或按键 2 个以及电阻、电容若干。

4. 实验内容

1) 脉冲发生器的设计

汽车尾灯的点亮时间及闪烁时间没有很严格的要求, 所以脉冲发生器电路既可以用 555 定时器构成的多谐振荡器实现(频率为 1Hz), 也可以用前面实验中的 CD4060、晶振、电阻、电容和分频器等构成的秒脉冲信号发生器实现。具体电路请参考前面的实验。

2) 整体测试

根据图 3-5-1~图 3-5-4 以及脉冲发生器的设计, 将完整的汽车尾灯控制电路连接起来进行功能测试。

5. 实验预习要求

- (1) 根据实验内容,熟悉各相关芯片的使用方法。
- (2) 画出详细的整体电路连接图。

6. 实验报告

- (1) 分析汽车尾灯控制电路各部分的功能及工作原理。
- (2) 分析实验中出现的故障及解决办法。