

5.1 什么是存储器系统？微机中的存储器系统主要分为哪几类？它们的设计目标是什么？

解：将两个或两个以上速度、容量和价格各不相同的存储器用软件、硬件或软硬件相结合的方法连接起来，成为一个系统。这个系统从程序员的角度看，它是一个存储器整体。所构成的存储器系统的速度接近于其中速度最快的那个存储器，存储容量与存储容量最大的那个存储器相等或接近，单位容量的价格接近最便宜的那个存储器。

现代微机系统中通常有两种存储系统，一种是由 cache 和主存储器构成的 cache 存储系统，另一种是由主存储器和磁盘构成的虚拟存储系统。cache 存储系统的设计目标主要是提高存取速度，虚拟存储系统的设计目标主要是扩大存储容量。

5.2 内部存储器主要分为哪两类？它们的主要区别是什么？

解：(1) 分为 ROM 和 RAM。

(2) 它们之间的主要区别是：

① ROM 在正常工作时只能读出，不能写入。RAM 则可读可写。

② 掉电后，ROM 中的内容不会丢失，RAM 中的内容会丢失。

5.3 为什么动态 RAM(DRAM)需要定时刷新？

解：DRAM 的存储元以电容来存储信息，由于存在漏电现象，电容中存储的电荷会逐渐泄漏，从而使信息丢失或出现错误。因此需要对这些电容定时进行“刷新”。

5.4 CPU 寻址内存的能力最基本的因素取决于_____。

解：地址总线的宽度。

5.5 设构成一个存储器系统的两个存储器是 M_1 和 M_2 ，其存储容量分别为 S_1 和 S_2 ，访问速度为 T_1 、 T_2 ，每千字节的价格为 C_1 、 C_2 。试问，在什么条件下，该存储器系统的每字节的价格会接近于 C_2 ？

解：因为整个存储器系统的单位容量平均价格为：

$$C = \frac{C_1 \times S_1 + C_2 \times S_2}{S_1 + S_2}$$

所以，当 $S_2 \gg S_1$ 时， $C \approx C_2$ 。即此时该存储器系统每千字节的价格会接近于 C_2 。

5.6 利用全地址译码将 6264 芯片接到 8088 系统总线上，使其所占地址范围为 32000H~33FFFH。

解：将地址范围展开成二进制形式为：

```

0011 001 0 0000 0000 0000
~
0011 001 1 1111 1111 1111
    
```

6264 芯片的容量为 8KB,需要 13 根地址线 $A_0 \sim A_{12}$ (见上面虚线框内的部分)。由于它为全地址译码,因此剩余的高 7 位地址都应作为芯片的译码信号。译码电路如图 5-1 所示。

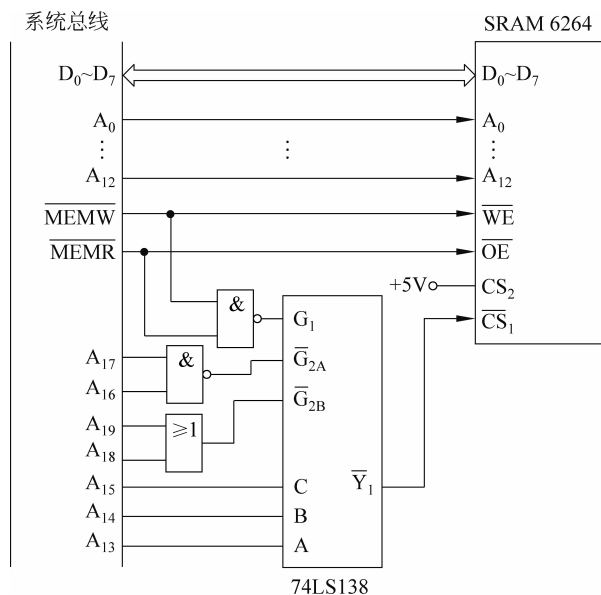


图 5-1 题 5.6 译码电路

5.7 内存地址从 20000H~8BFFFH 共有多少字节？

解：共有 $8BFFFH - 20000H + 1 = 6C000H$ 个字节或 432KB。

5.8 若采用 6264 芯片构成题 5.7 中的内存空间,需要多少片 6264 芯片？

解：每个 6264 芯片的容量为 8KB,故需 $432/8 = 54$ 片。

5.9 设某微型机的内存 RAM 区的容量为 128KB,若用 2164 芯片构成这样的存储器,需多少片 2164 芯片？至少需多少根地址线？其中多少根用于片内寻址？多少根用于片选译码？

解：(1) 每个 2164 芯片的容量为 $64KB \times 1$,共需 $128/64 \times 8 = 16$ 片。

(2) 128KB 容量需要地址线 17 根。

(3) 16 根用于片内寻址。

(4) 1 根用于片选译码。

注意,用于片内寻址的 16 根地址线要通过二选一多路器连到 2164 芯片,因为 2164 是 DRAM,高位地址与低位地址是分时传送的。

5.10 现有两片 6116 芯片,所占地址范围为 61000H~61FFFH,试将它们连接到

8088 系统中。并编写测试程序,向所有单元输入一个数据,然后再读出与之比较,若出错则显示“Wrong!”,全部正确则显示“OK!”。

解: 连接图如图 5-2 所示。

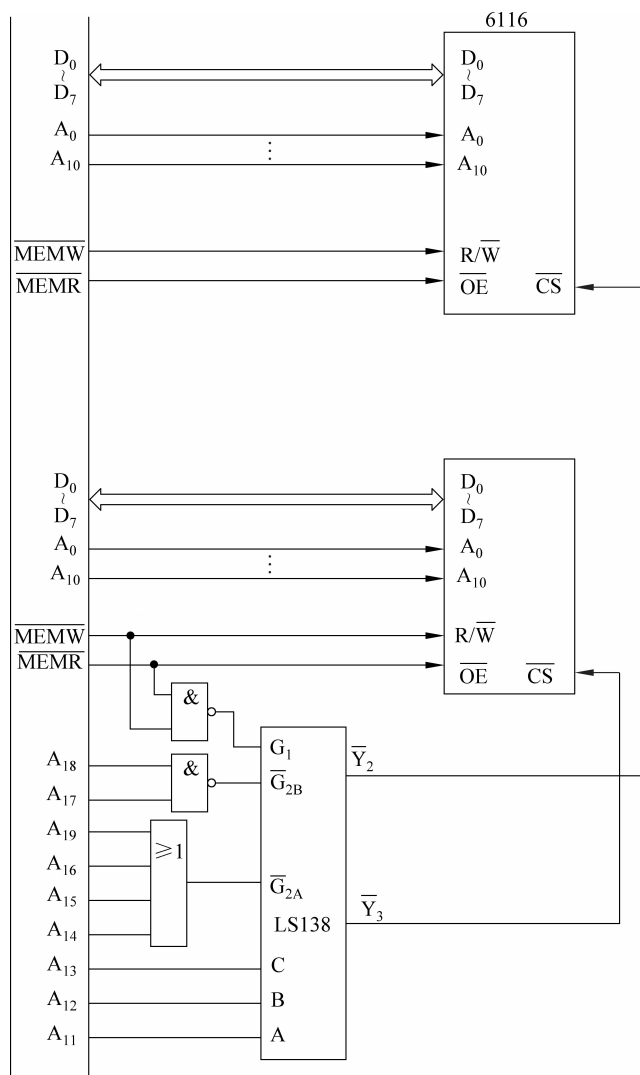


图 5-2 题 5.10 图

测试程序段如下:

```
DSEG SEGMENT
    OK DB 'OK!', '$'
    WRONG DB 'Wrong!', '$'
DSEG ENDS
CSEG SEGMENT
    ASSUME CS:CSEG, DS:DSEG
START: MOV AX, 6100H
```

```

MOV ES, AX
MOV DI, 0
MOV CX, 1000H
MOV AL, 55H
REP STOSB
MOV DI, 0
MOV CX, 1000H
REPZ SCASB
JZ DIS_OK
LEA DX, WRONG
MOV AH, 9
INT 21H
JMP STOP
DIS_OK:LEA DX, OK
MOV AH, 9
INT 21H
STOP: MOV AH, 4CH
INT 21H
CSEG ENDS
END START

```

5.11 什么是字扩展？什么是位扩展？用户自己购买内存条进行内存扩充，是在进行何种存储器扩展？

解：(1) 当存储芯片每个单元的字长小于所需内存单元字长时，需要用多个芯片构成满足字长要求的存储模块，这就是位扩展。

(2) 当存储芯片的容量小于所需内存容量时，需要用多个芯片构成满足容量要求的存储器，这就是字扩展。

(3) 用户在市场上购买内存条进行内存扩充，所做的是字扩展的工作。

5.12 74LS138 译码器的接线如图 5-3 所示，试判断其输出端 Y_0 、 Y_3 、 Y_5 和 Y_7 所决定的内存地址范围。

解：因为是部分地址译码(A_{17} 不参加译码)，故每个译码输出对应两个地址范围：

Y_0 #：00000H~01FFFH 和 20000H~21FFFH。

Y_3 #：06000H~07FFFH 和 26000H~27FFFH。

Y_5 #：0A000H~0BFFFH 和 2A000H~2BFFFH。

Y_7 #：0E000H~0FFFFH 和 2E000H~2FFFFH。

5.13 某 8088 系统用 2764 ROM 芯片和 6264 SRAM 芯片构成 16KB 的内存。其中，ROM 的地址范围为 0FE000H~0FFFFFFH，RAM 的地址范围为 F0000H~F1FFFH。试利用 74LS138 译码，画出存储器与 CPU 的连接图，并标出总线信号名称。

解：连接图如图 5-4 所示。

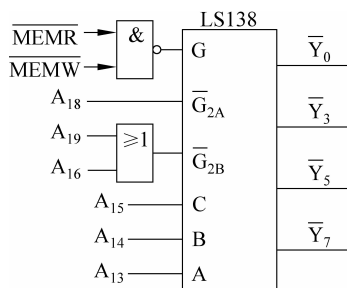


图 5-3 题 5.12 译码器连接图

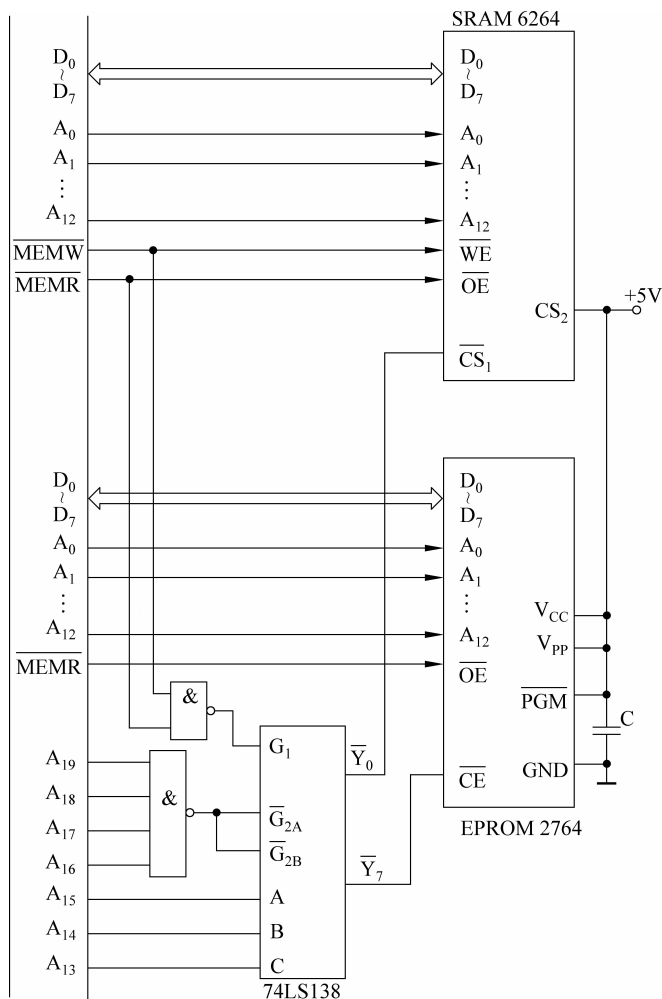


图 5-4 题 5.13 图

5.14 叙述 EPROM 的编程过程,并说明 EPROM 和 EEPROM 在应用中的不同之处。

解: (1) 对 EPROM 芯片的编程过程详见主教材的第 230 页和第 231 页。

(2) EPROM 与 EEPROM 的不同之处为:

- ① EPROM 用紫外线擦除,EEPROM 用电擦除。
- ② EPROM 是整片擦除,EEPROM 可以整片擦除,也可以一个字节一个字节地擦除。

5.15 试说明 FLASH EEPROM 芯片的特点及 28F040 的编程过程。

解: (1) 特点是它结合了 RAM 和 ROM 的优点,读写速度接近于 RAM,掉电后内容又不会丢失。

(2) 28F040 的编程过程详见主教材第 225 页。

5.16 什么是 Cache? 它能够极大地提高计算机的处理能力是基于什么原理?

解：(1) Cache 是位于 CPU 与主存之间的高速小容量存储器。

(2) 基于程序和数据访问的局部性原理。

5.17 若主存 DRAM 的存取周期为 70ns,Cache 的存取周期为 5ns,Cache 的命中率为 90%,由它们构成的存储器的平均存取周期大约是多少?

解：平均存取周期约为 $70 \times 0.1 + 5 \times 0.9 = 11.5(\text{ns})$ 。

5.18 如何解决 Cache 与主存内容的一致性?

解：读和写各有两种方式。

读出：贯穿读出式和旁路读出式；

写入：写穿式和回写式。

5.19 在二级 Cache 系统中,L1 Cache 的主要作用是什么? L2 Cache 呢?

解：在二级 Cache 系统中,L1 Cache 集成在 CPU 片内,分为指令 Cache 和数据 Cache。L2 Cache 不区分指令 Cache 和数据 Cache。L1 Cache 的主要作用是提高存取速度,而 L2 Cache 则是速度和存储容量兼备。它们和主存一起,构成三级存储器结构的 Cache 存储器系统。

5.20 新购买的或擦除干净的 EPROM 芯片,其各单元的内容是什么?

解：对新购买的或擦除干净的 EPROM 芯片,其各单元的内容一般为 FFH。