

场效应器件及MOS型集成电路设计

场效应晶体管是与双极型晶体管工作原理不同的另一类半导体器件,场效应晶体管主要包括结型场效应晶体管(JFET),肖特基势垒栅场效应晶体管(MESFET)和金属—氧化物—半导体场效应晶体管(MOSFET)。按材料分,又可以分为硅材料场效应晶体管,化合物半导体晶体管和各種异质结结构的场效应晶体管。场效应晶体管,特别是MOSFET,是半导体集成电路中最重要、最基本的半导体器件。

3.1 MOSFET 结构及工作原理

3.1.1 半导体表面的特性和理想 MOS 结构

界面就是器件。第1章学习的PN结是界面,第2章学习的双极型晶体管是两个PN结界面。金属—绝缘体—半导体(MIS)结构是本章要讨论的另一种十分重要的半导体界面结构。

在各种MIS结构中,研究较为深入的是金属—二氧化硅—硅(MOS)结构,如图3.1所示,通常称为MOS二极管。其中,金属层的引出电极称为栅极,MOS二极管的另一电极由半导体硅衬底引出。栅电压的正、负指栅电压相对于硅衬底电压的正、负。

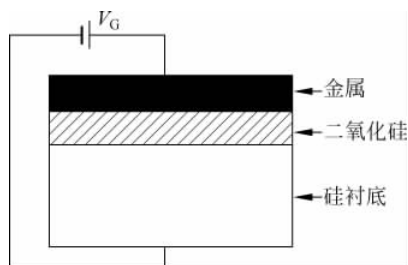


图 3.1 金属—氧化物—半导体(MOS)二极管

1. 平衡态和非平衡态理想 MOS 结构的能带图

以P硅衬底上的MOS结构为例,理想MOS结构的能带图如图3.2所示。理想的MOS结构说明如下。

(1) 在零偏条件下,金属与半导体的功函数差为零,即

$$\phi_{ms} = \phi_m - \phi_s = \phi_m - \left(\chi + \frac{E_g}{2q} + \phi_f \right) = 0 \quad (3.1)$$

式中: ϕ_m 为金属功函数; ϕ_s 为半导体功函数; χ 为半导体的电子亲和势; E_g 为半导体的禁带宽度。在能带图中, χ_i 为绝缘层(此处为 SiO_2)的电子亲和势,而 $\phi_m - \chi_i$ 则为金属与绝缘体之间的势垒高度。 ϕ_f 表示费米能级与本征费米能级之差,称为费米势,即

$$\phi_f = \frac{E_i - E_{Fs}}{q} \quad (3.2)$$

对于 P 型半导体, $\phi_f > 0$, 对于 N 型半导体, $\phi_f < 0$ 。

(2) 在任何直流偏置条件下,绝缘层内无电荷且绝缘层完全不导电。

(3) 绝缘体与半导体界面不存在任何界面态。

图 3.2 中, $\phi_m - \chi_i$ 以及 $\phi_s - \chi_i$ 分别称为修正的金属功函数和修正的半导体功函数。在以后的叙述中分别简称为金属功函数和半导体功函数,且仍然分别用符号 ϕ_m 和 ϕ_s 表示。

当栅压 $V_G < 0$ 时,相对于平衡态能带图,金属费米能级相对于衬底费米能级上移 qV_G 。栅压产生的电场将半导体表面的电子推向体内,同时把半导体体内的空穴吸引到表面区域, P 型硅衬底表面的空穴浓度高于体内,半导体表面能带向上弯曲,即在半导体表面出现了多数载流子的积累,如图 3.3 所示。

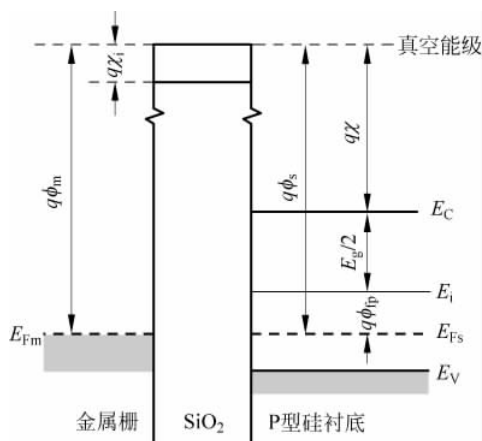


图 3.2 理想 MOS 二极管能带图($V_G = 0$)

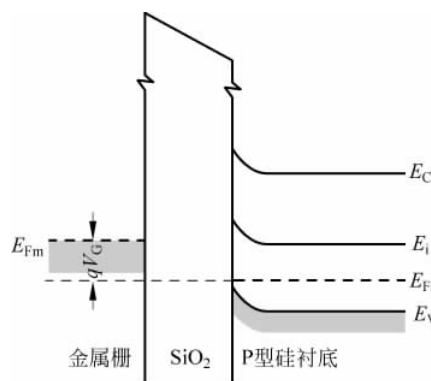


图 3.3 MOS 结构半导体表面的积累状态

当栅压 $V_G > 0$ 但栅压较小时,相对于平衡态能带图,金属费米能级相对于衬底费米能级下移 qV_G 。栅电压产生的电场把半导体表面的空穴推向体内,使得表面区域的空穴浓度低于体内,半导体表面能带向下弯曲,近似认为,在半导体表面出现了多数载流子的耗尽状态,如图 3.4 所示。在突变空间电荷区近似下,设电离受主形成的空间电荷区宽度为 x_d ,则半导体表面电荷的面密度为

$$Q_d = -qN_A x_d \quad (3.3)$$

式中: N_A 为受主浓度,此处假定衬底杂质分布是均匀的。

若进一步增大栅极电压,则更多的空穴被推向体内,耗尽区宽度扩大,半导体表面能带进一步向下弯曲。当栅压增大到一定值时,受表面电场的吸引,半导体表面薄层内出现电

子。当表面处的本征费米能级降低到费米能级以下时,表面处的电子浓度超过空穴浓度,在半导体表面的电子薄层区域,导电的多数载流子是电子而不再是空穴。这种情形称为半导体表面的“反型”,即半导体表面的导电类型由 P 型“转换”成了 N 型,如图 3.5 所示。由图 3.5 可见,在半导体表面,本征费米能级低于费米能级,按照载流子的玻耳兹曼分布,电子浓度大于空穴浓度。但是,如果 E_i 比 E_F 低得并不多,表面反型层内的电子浓度是微不足道的,这种情形称为“弱反型”。只有当 E_i 比 E_F 低得较多,反型层内才会有较大的电子浓度,也才会有足够的导电能力。随着栅压的增大,半导体表面的电子浓度等于体内的受主浓度时,定义为 MOS 结构的“临界强反型”状态。通常近似认为,半体表面达到临界强反型时才具有导电能力,否则没有导电能力。

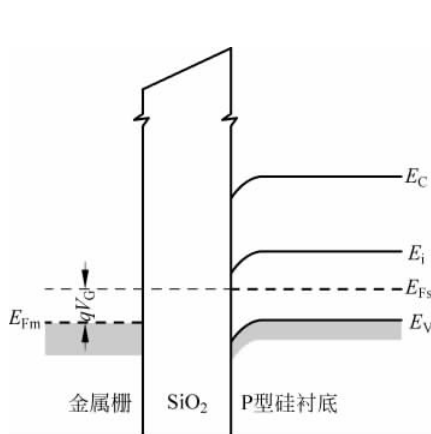


图 3.4 MOS 结构半导体表面的耗尽状态

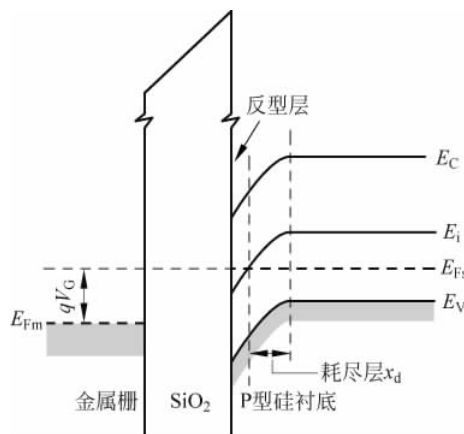


图 3.5 MOS 结构半导体表面反型状态

一旦达到临界强反型条件,进一步增大栅压时,表面能带向下弯曲量的微小增加,将导致反型层电子浓度的较大增加,而半导体表面耗尽区的宽度几乎不再变化,即反型层的电子电荷的屏蔽作用,电场不再进一步深入到半导体内。这时,半导体表面的面电荷密度为

$$Q_s = Q_n - qN_A x_{dmax} \quad (3.4)$$

式中: Q_n 为反型层电子电荷面密度; x_{dmax} 为最大耗尽层厚度。强反型条件下, MOS 二极管是由金属—二氧化硅—反型层—耗尽层—衬底中性区构成的五层结构。

类似分析,可画出 N 型衬底上的理想 MOS 结构的能带图,如图 3.6 所示。

2. 理想 MOS 结构的电荷、电场和电势分布

将 P 型硅衬底 MOS 结构半导体表面的能带图重画于图 3.7 中。已经定义半导体的费米势 ϕ_f 为半导体内电中性区本征费米能级与费米能级之差,即

$$q\phi_f = E_i - E_F \quad (3.5)$$

因此,对于 P 型半导体有

$$\phi_{fp} = \frac{kT}{q} \ln\left(\frac{N_A}{n_i}\right) \quad (3.6)$$

对于 N 型半导体有

$$\phi_{fn} = -\frac{kT}{q} \ln\left(\frac{N_D}{n_i}\right) \quad (3.7)$$

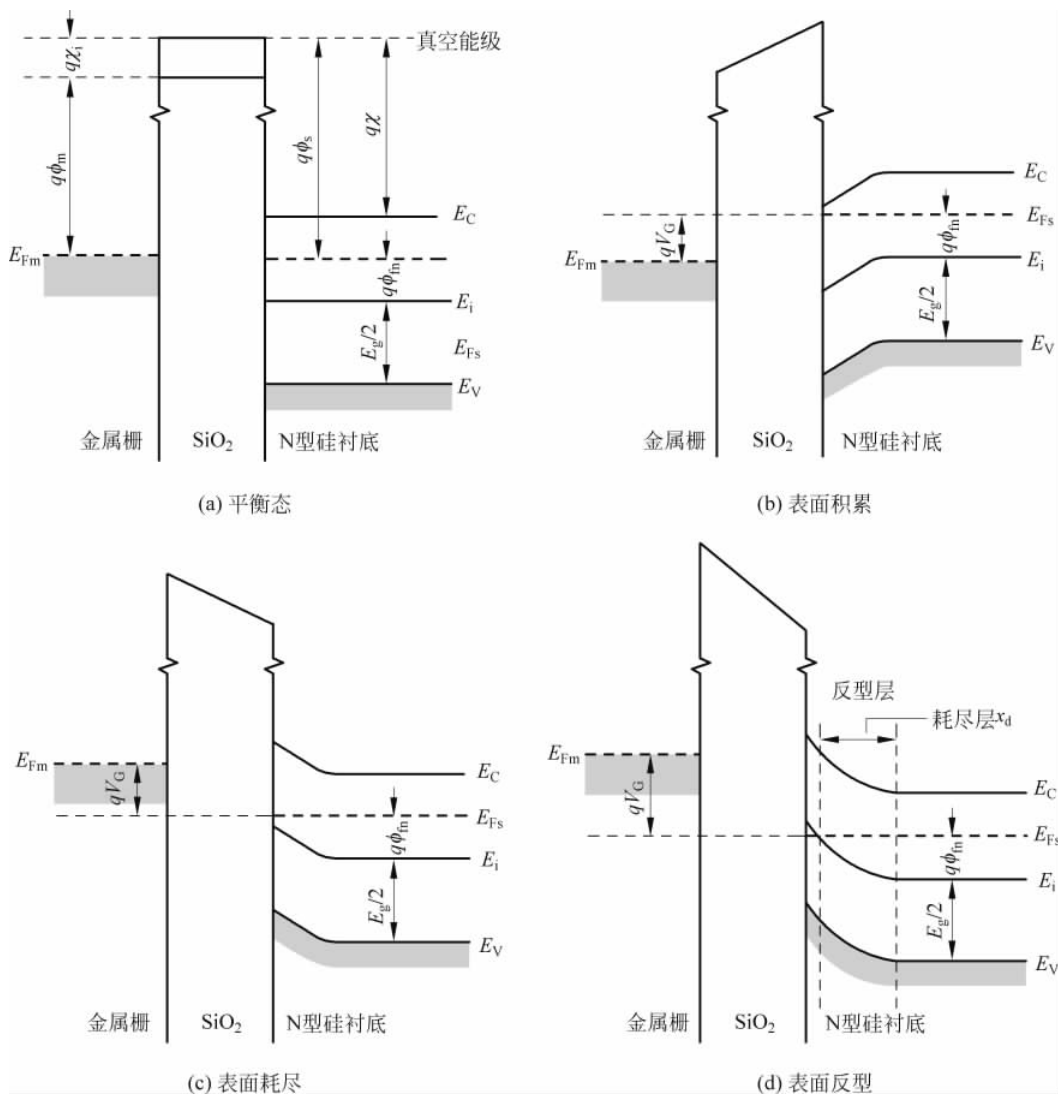


图 3.6 N 型硅衬底上的理想 MOS 结构的能带图

现在引入表面势 ϕ_s 来描述表面能带弯曲的情况。在半导体表面,表面势以表面本征费米能级相对于体内本征费米能级的弯曲量除以 q 来表示,即

$$\phi_s = \frac{E_i(\text{体内}) - E_i(\text{表面})}{q} \quad (3.8)$$

能带弯曲区任一点的电势为

$$\phi(x) = \frac{E_i(\text{体内}) - E_i(x)}{q} \quad (3.9)$$

根据这一定义,对于理想 MOS 结构,负栅压产生的表面势小于零,正栅压产生的表面势大于零。零栅压时,表面势等于零。当偏压固定时,理想 MOS 二极

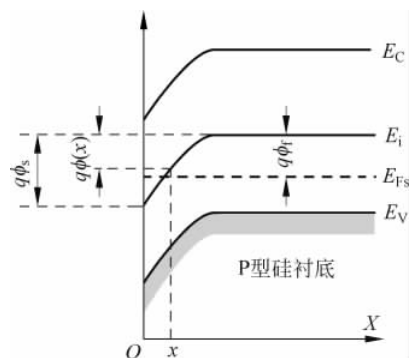


图 3.7 半导体表面能带图

管无电流,半导体处于热平衡状态,费米能级 E_F 保持平直。P 型衬底 MOS 结构表面的电子和空穴浓度可由玻耳兹曼统计分布分别表示为

$$n_s = n_{p0} e^{\frac{q\phi_s}{kT}} \quad (3.10)$$

$$p_s = p_{p0} e^{-\frac{q\phi_s}{kT}} \quad (3.11)$$

据此可知 P 型半导体表面的几种情况:

- (1) $\phi_s < 0$ 时, $p_s > p_{p0}$, 半导体表面空穴积累, 能带向上弯曲。
- (2) $\phi_s = 0$ 时, $p_s = p_{p0}$, 能带平直。
- (3) $0 < \phi_s < \phi_{fp}$ 时, $p_s < p_{p0}$, 在耗尽层近似下, 半导体表面空穴耗尽, 能带向下弯曲。
- (4) $\phi_s = \phi_{fp}$ 时, $p_s = n_s = n_i$, 半导体表面处于本征状态。
- (5) $\phi_s > \phi_{fp}$ 时, 半导体表面本征费米能级弯曲至费米能级 E_F 之下, 表面开始反型。
- (6) $\phi_s = 2\phi_{fp}$ 时, $n_s = p_{p0}$, 表面进入临界强反型状态。

能带弯曲区域的电势分布与电荷分布的关系由泊松方程确定。一维泊松方程为

$$\frac{d^2\phi}{dx^2} = -\frac{\rho(x)}{\epsilon\epsilon_0} \quad (3.12)$$

其中, 空间电荷密度的一般表达式为

$$\rho(x) = q(N_D^+ + p - N_A^- - n) \quad (3.13)$$

式中: N_D^+ 、 N_A^- 分别表示电离施主和受主浓度。在半导体中性区, 电中性条件成立, 则

$$N_D^+ + p_{p0} - N_A^- - n_{p0} = 0 \quad (3.14)$$

在半导体表面附近能带弯曲区的载流子浓度分布可用能带弯曲区的电势分别表示为

$$n = n_{p0} e^{\frac{q\phi(x)}{kT}} \quad (3.15)$$

$$p = p_{p0} e^{-\frac{q\phi(x)}{kT}} \quad (3.16)$$

于是, 泊松方程变为

$$\frac{d^2\phi}{dx^2} = -\frac{q}{\epsilon\epsilon_0} [p_{p0} (e^{-\frac{q\phi(x)}{kT}} - 1) - n_{p0} (e^{\frac{q\phi(x)}{kT}} - 1)] \quad (3.17)$$

利用边界条件, 在半导体中性区, $d\phi/dx = 0$ 。两边同乘以 $d\phi$, 由体内积分到表面, 即

$$\int_0^{\frac{d\phi}{dx}} \left(\frac{d\phi}{dx} \right) d \left(\frac{d\phi}{dx} \right) = -\frac{q}{\epsilon\epsilon_0} \int_0^{\phi} [p_{p0} (e^{-\frac{q\phi(x)}{kT}} - 1) - n_{p0} (e^{\frac{q\phi(x)}{kT}} - 1)] d\phi \quad (3.18)$$

得到表面区域的电场分布

$$E(x) = \pm \frac{2kT}{qL_D} \left[\left(e^{-\frac{q\phi}{kT}} + \frac{q\phi}{kT} - 1 \right) + \frac{n_{p0}}{p_{p0}} \left(e^{\frac{q\phi}{kT}} - \frac{q\phi}{kT} - 1 \right) \right]^{\frac{1}{2}}$$

当 $\phi > 0$ 时取正号, 当 $\phi < 0$ 时取负号。式中

$$L_D = \left(\frac{2\epsilon\epsilon_0 kT}{q^2 p_{p0}} \right)^{\frac{1}{2}}$$

称为半导体的非本征德拜长度。将式(3.18)中的 $\phi(x)$ 换为 ϕ_s , 就得到表面处 ($x=0$) 的电场强度, 即

$$E_s = \pm \frac{2kT}{qL_D} \left[\left(e^{-\frac{q\phi_s}{kT}} + \frac{q\phi_s}{kT} - 1 \right) + \frac{n_{p0}}{p_{p0}} \left(e^{\frac{q\phi_s}{kT}} - \frac{q\phi_s}{kT} - 1 \right) \right]^{\frac{1}{2}} \quad (3.19)$$

根据高斯定理:

$$\iint_S D dS = Q$$

式中: D 为电位移矢量; S 表示包含表面能带弯曲区的闭合区域; Q 为闭合区域内的净电荷。由此可得, MOS 结构半导体表面单位面积上的电荷密度(面电荷密度)为

$$Q_s = \epsilon \epsilon_0 E_s$$

把式(3.19)的结果代入,得到

$$Q_s = \pm \frac{2\epsilon \epsilon_0 kT}{qL_D} \left[\left(e^{-\frac{q\phi_s}{kT}} + \frac{q\phi_s}{kT} - 1 \right) + \frac{n_{p0}}{p_{p0}} \left(e^{\frac{q\phi_s}{kT}} - \frac{q\phi_s}{kT} - 1 \right) \right]^{\frac{1}{2}} \quad (3.20)$$

图 3.8 给出室温下 $N_A = 4 \times 10^{15} \text{ cm}^{-3}$ 的 P 型半导体中, 半导体表面电荷面密度 Q_s 与表面电势 ϕ_s 的函数关系。

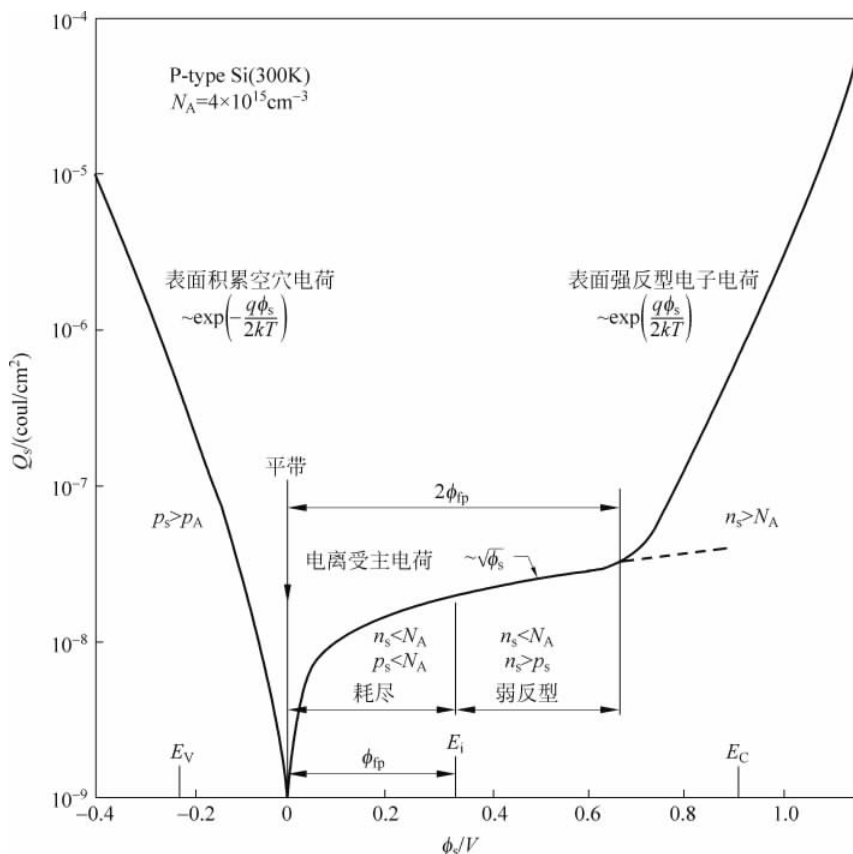


图 3.8 MOS 结构表面电荷随表面势变化的关系曲线

设金属栅上的电荷为 Q_G , MOS 结构的电中性条件是

$$Q_G = -Q_s = -(Q_n + Q_d) \quad (3.21)$$

半导体表面的电场和电势分布可以由泊松方程的结果画出, 如图 3.9 所示。现在加以

定性说明。在半导体中性区内, $E=0$ 。在半导体的耗尽区, 电荷密度为常数, 因而电场分布是线性的。在耗尽区与反型层的界面, 电场强度等于 $qN_A x_{dmax}/\epsilon\epsilon_0$ 。在反型条件下, 反型层电荷 $|Q_n| > 0$, 由高斯定理可知, 表面电场强度 E_s 必定大于耗尽层与反型层界面的电场强度。但因为反型层很薄(约 10nm 量级), 故在图 3.9 中未画出反型层的电场分布。氧化层中没有任何电荷, 故电场恒定不变, 由于 SiO_2 的电容率小于半导体的电容率, 故氧化层的电场强度 $E_{ox} > E_s$ 。在金属氧化层, 界面电场强度突变至零。

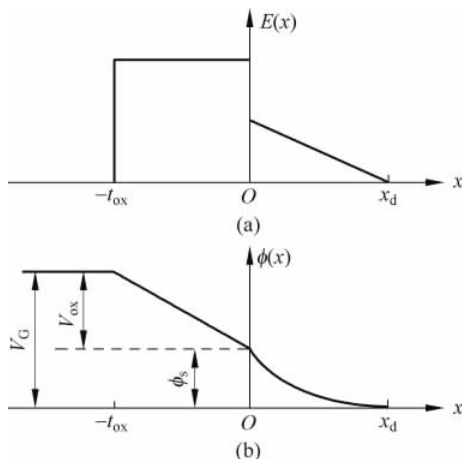


图 3.9 MOS 结构的电场分布(a)及电势分布(b)

在绝缘层, 因为电场恒定, 所以电势线性下降。在半导体表面区, 电场线性下降, 因而相应的电势按抛物线规律下降。半导体表面反型前, 由泊松方程得到耗尽区的电势分布为

$$\phi(x) = \phi_s \left(1 - \frac{x}{x_d}\right)^2 \quad (3.22)$$

式中: ϕ_s 为表面势; x_d 为耗尽区宽度。 ϕ_s 可表示为

$$\phi_s = \frac{qN_A x_d^2}{2\epsilon\epsilon_0} \quad (3.23)$$

根据强反型条件, 当 $\phi_s = 2\phi_f$ 时, 半导体表面进入强反型状态, 耗尽区宽度达到最大值 x_{dmax} , 由式(3.23)和式(3.6)可得

$$x_{dmax} = \left(\frac{4\epsilon\epsilon_0 \phi_{fp}}{qN_A}\right)^{\frac{1}{2}} \quad (3.24)$$

3. 理想 MOS 结构的电容电压特性

在理想 MOS 结构条件下, 外加栅压一部分降落在氧化层上, 另一部分降落在半导体表面的能带弯曲区域, 如图 3.10 所示。

$$V_G = V_{ox} + \phi_s \quad (3.25)$$

其中, 氧化层压降可表示为

$$V_{ox} = -\frac{Q_s}{C_{ox}} \quad (3.26)$$

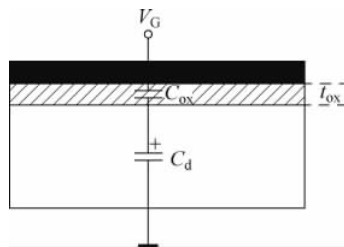


图 3.10 MOS 结构的电容组成

式中： C_{ox} 为氧化层单位面积电容， $C_{ox} = \epsilon_{ox}/t_{ox}$ ； ϵ_{ox} 为栅氧化层介电常数，其值等于氧化层的相对介电常数与真空电容率的乘积； t_{ox} 为氧化层厚度。

MOS结构的总电容 C 由氧化层电容和半导体表面空间电荷区的微分电容 C_d 串联组成，如图3.10所示，即

$$C = \frac{C_{ox}C_d}{C_{ox} + C_d} \quad (3.27)$$

其中，微分电容 C_d 定义为

$$C_d = \frac{dQ_s}{d\phi_s} \quad (3.28)$$

由式(3.20)求微分得到

$$C_d = \frac{\epsilon\epsilon_0}{L_D} \frac{(1 - e^{-\frac{q\phi_s}{kT}}) + \frac{n_{po}}{p_{po}}(e^{\frac{q\phi_s}{kT}} - 1)}{\left[\left(e^{-\frac{q\phi_s}{kT}} + \frac{q\phi_s}{kT} - 1 \right) + \frac{n_{po}}{p_{po}} \left(e^{\frac{q\phi_s}{kT}} - \frac{q\phi_s}{kT} - 1 \right) \right]^{\frac{1}{2}}} \quad (3.29)$$

当 $\phi_s = 0$ 时，MOS结构的能带平直，对应的微分电容由式(3.29)求极限得到

$$C_d(\text{平带}) = \sqrt{2} \frac{\epsilon\epsilon_0}{L_D} \quad (3.30)$$

MOS结构的平带电容 C_{FB} ，等于氧化层电容与半导体表面平带条件下微分电容的串联，即

$$C_{FB} = \frac{\epsilon\epsilon_0}{t_{ox} + \frac{1}{\sqrt{2}} \frac{\epsilon_{ox}}{\epsilon\epsilon_0} L_D} \quad (3.31)$$

因为 ϕ_s 随栅压 V_G 而变，微分电容 C_d 也随 V_G 而变，MOS结构的总电容也随栅压而变。图3.11是理想MOS结构的 $C-V$ 曲线。

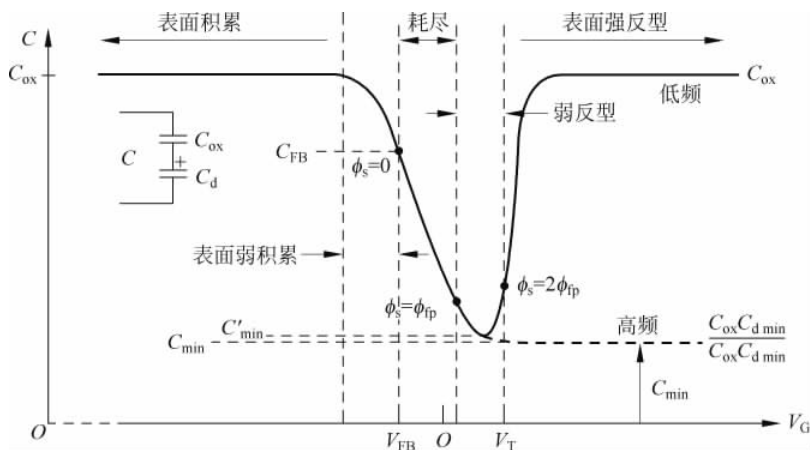


图 3.11 理想 MOS 结构的 $C-V$ 曲线

当栅压为较大的负值时，半导体表面处于积累状态，半导体的作用类似一个导体，MOS结构的总电容等于氧化层电容。当栅压为较低的负值时，积累层电荷变化的电容效应必须考虑。与氧化层电容串联的结果是，总电容减小。栅压等于平带电压时的电容值就是平带

电容 C_{FB} 。从图 3.11 中可以看出,平带电容值小于氧化层电容。当栅压大于平带电压后,半导体表面开始耗尽,半导体表面空间电荷区的宽度随栅压的增大而展宽,微分电容 C_d 随着减小,因而总电容随栅压的增大而减小。当栅压增大到一定值时,半导体表面出现反型层,当半导体表面进入临界强反型状态时,空间电荷区宽度达最大值,MOS 结构的电容最小值的表达式是

$$\frac{1}{C_{\min}} = \frac{1}{C_{\text{ox}}} + \frac{1}{C_{\text{dmin}}}$$

即

$$\frac{1}{C_{\min}} = \frac{t_{\text{ox}}}{\epsilon_{\text{ox}}} + \frac{x_{\text{dmax}}}{\epsilon \epsilon_0} \quad (3.32)$$

半导体表面临界强反型以后,栅压的微小增大,导致反型层电荷的迅速增加,外加电场被反型层所屏蔽,MOS 结构的总电容就是氧化层电容。但如果外加栅压为高频电压(如数千赫兹),由于反型层中的载流子的产生与复合跟不上高频交流电压的变化,反型层电荷对电容没有贡献,空间电荷区电容仍由耗尽层的电荷变化所决定,在 $C-V$ 特性曲线上表现为 MOS 电容的进一步降低,如图 3.11 中的粗虚线所示。

非理想的 MOS 结构,其 $C-V$ 特性将偏离上述的理想特性,主要表现为平带电压的移动以及曲线斜率的变化。用 MOS 结构的 $C-V$ 特性研究半导体表面的性质,已经成为研究和检测半导体表面状态的有力手段之一。

3.1.2 MOSFET 结构及其工作原理

如图 3.12 所示,在电阻率为数 $\Omega \cdot \text{cm}$ 的 P 型硅衬底上制作两个 N^+ 结,在两个 PN 结之间以二氧化硅(或其他绝缘介质)作为绝缘膜制作 MOS 结构,就得到一个金属—二氧化硅—半导体场效应晶体管,简称 MOSFET。其典型偏置状态如图 3.13 所示。两个 N^+ 区引出的电极分别称为源极(用字母 S 表示)和漏极(用字母 D 表示),MOS 结构金属栅上引出电极作为栅极 G。虽然 MOSFET 的 M 代表的是金属,但在现代集成电路中,栅极多由重掺杂的多晶硅充当。漏 D 与源 S 之间栅下的距离称为 MOSFET 的沟道长度,用字母 L 表示。栅下垂直于 DS 的距离称为 MOSFET 的沟道宽度,用字母 W 表示。

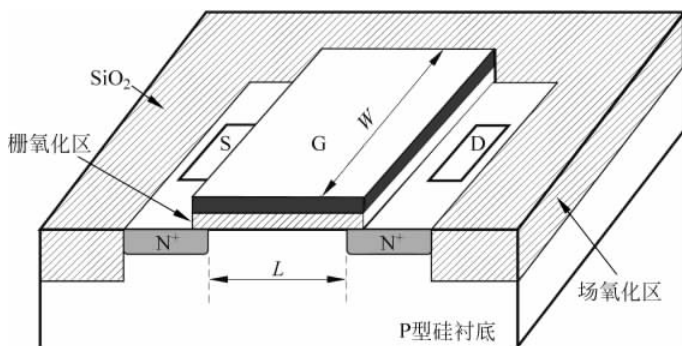


图 3.12 MOSFET 结构

当栅源之间的偏置电压 $V_{GS}=0$ 时,无论在 D、S 间加上什么极性的电压,D、S 间均被反偏的 PN 结所隔离,D、S 间没有电流,或只有极其微小的反向漏电流。

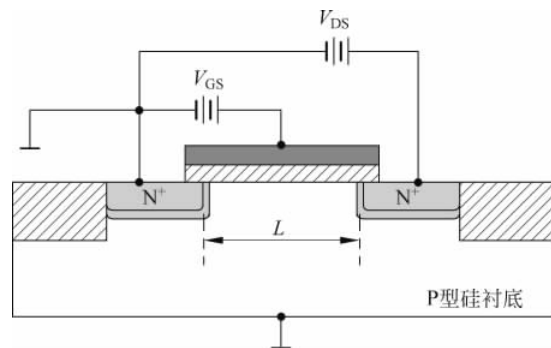


图 3.13 MOSFET 偏置状态

当栅源之间的偏置电压 $V_{GS} > 0$, 但 V_{GS} 较小时, 在栅下产生了一个指向 P 型衬底的电场, 栅下衬底表面的空穴被推向体内, 半导体表面出现了由电离受主形成的耗尽区。由于电离受主是不可动的负电荷, 漏、源之间仍不导电, 如图 3.14(a) 所示, 其能带图如图 3.14(b) 所示。

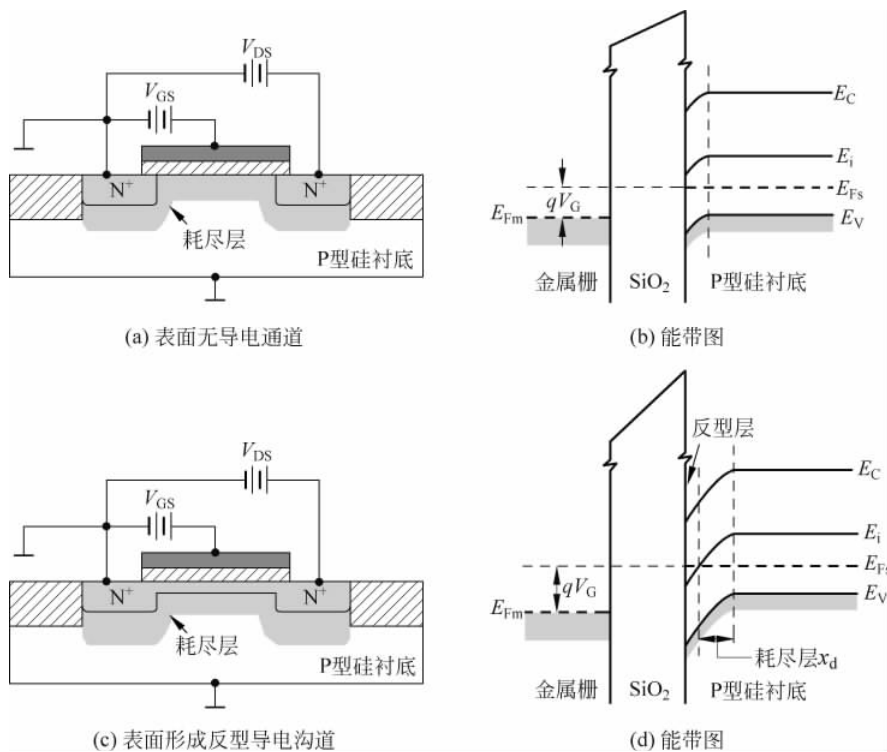


图 3.14 MOSFET 工作原理

V_{GS} 进一步增大, 半导体表面电场进一步增强, 表面空间电荷区进一步向体内扩展。当 V_{GS} 增大到一定值时, 半导体表面开始反型, 栅下半导体表面薄层内出现导电电子。但是, 在半导体表面进入临界强反型状态之前, 反型层内的电子浓度是微不足道的, 可近似认为 D、S 间仍不导电。当 V_{GS} 增大到栅下的半导体表面临界强反型时, 栅下反型层内电子浓度已经足够高, 在栅下形成了 N 型导电沟道, 这一导电沟道把漏和源的两个 N^+ 区连接起来, 如