

绪 论

1.1 DSP 芯片简介

DSP 是 Digital Signal Processing 的缩写,同时也是 Digital Signal Processor 的缩写。前者是指数字信号处理技术,后者是指数字信号处理器。在本书中,DSP 是指数字信号处理器。DSP 数字信号处理器是一种专门用于数字信号处理的片上计算机系统。微处理器的发展经历了单板计算机、单片计算机的历程,DSP 则是一种高性能的片上计算机系统。它除了利用大量的新技术、新结构大幅度地改善芯片性能外,还把内存、接口、外设等集成在一块芯片上,成为一个功能强大的微处理器。DSP 处理信号的方式如图 1-1 所示。



图 1-1 DSP 信号处理的主要过程

芯片的结构设计必须采用各种有效措施加快执行信号处理的速度。

1.1.1 DSP 的功能和特点

虽然应用于不同领域的 DSP 有不同的型号,但其内部结构大同小异,都具有哈佛(Harvard)结构的特征。DSP 包括处理器内核、指令缓冲器、数据存储器 and 程序存储器、I/O 接口控制器、程序地址总线和程序数据总线、直接读取的地址总线和数据总线等单元,其中最核心的是处理器内核。数字信号处理器有以下特点。

(1) 哈佛总线结构。DSP 采用哈佛总线结构。程序与数据空间分开,分别有各自的地址总线和数据总线。取指令和读取数据操作可以同时进行,极大地提高了指令执行速度。TMS320F28x DSP 采用改进的哈佛总线结构,内有内存总线和外设总线两种,此外还允许数据存放在程序存储器中,被算术运算指令直接使用。

(2) 流水线技术。采用流水线操作,每条指令的执行划分为取指令、译码、取数和执行等步骤,由片内多个功能单元分别完成,支持任务的并行处理。在一个指令周期内实现一次或多次乘法累加(MAC)运算。

(3) 设置硬件乘法器。TMS320F28x DSP 设置了硬件乘法器,能够在单周期内完成 $32\text{位} \times 32\text{位}$ 的乘法运算,或双 $16\text{位} \times 16\text{位}$ 的乘法运算,使乘法运算的速度大大提高。

(4) 独立的 DMA 总线和控制器。DSP 内有独立的 DMA 控制逻辑,配合多总线结构,大大提高了数据的吞吐能力,为高速数据交换和数字信号处理提供了保障。

(5) 支持重复运算。DSP 支持重复运算,避免循环操作消耗太多时间。

(6) 提供多个接口。DSP 提供多个串行或并行 I/O 接口,以及一些具有特殊功能的接口来完成特殊的数据处理或控制,从而提高了系统的性能且降低了成本。

1.1.2 TI 公司典型 DSP 产品

目前,DSP 芯片市场的主要生产公司为:TI 公司、Freescale(Motorola)公司、Agere(Lucent)公司和 AD 公司。本书主要介绍 TI 公司的产品。

TI 公司现在主推 C2000、C5000、C6000 和 OMAP 四大系列的 DSP。

1. C2000 系列(C20x、F20x、C24x、C28x)

C2000 系列是一个控制器系列,该系列芯片除了有 DSP 内核以外,还具有大量外设资源,如 A/D、定时器、各种串口(同步和异步)、看门狗(Watch Dog)、CAN 总线/PWM 发生器、数字 I/O 等。它是针对控制应用优化的 DSP,在 TI 所有的 DSP 产品中,只有 C2000 有 Flash,也只有该系列有异步串口可以和 PC 的 UART 相连。

TI 公司最早推出的 16 位定点 C2xx 系列获得了巨大的成功。1996 年,TI 公司又推出了第一款带有 Flash 的 DSP。随后 TI 公司在 C24xx 系列的基础上又推出了 F/C281x 系列。为了适应市场的专业化需求,TI 公司又推出了 Piccolo F280xx 系列,TMS320F28335 DSP 作为新推出的浮点型数字信号处理器,在已有的 DSP 平台上增加了浮点运算内核,在保持了原来数字信号处理器性能的基础上,能够更高效地执行复杂的浮点运算,极大地简化了开发过程,对控制应用的平均处理能力提高了近 50%。它可用在对处理速度、处理精度等方面要求较高的领域,比其他处理器有着更高的性价比。

C2000 系列 DSP 专为实时控制应用而设计,主要应用于自动控制领域,提供数字控制优化的 DSP 解决方案系统和电动机控制应用,包括 AC 感应、直流无刷、永磁同步和开关磁阻。C2000 系列又可具体分为 Concerto 系列、Delfino 系列、Piccolo 系列、24 位 \times 16 位系列和 28 位 \times 32 位系列。

2. C5000 系列(C54x、C54xx、C55xx)

C5000 系列的主要特点是低功耗,适合用于个人与便携式上网以及无线通信应用,如手机、PDA、GPS 等。处理速度在 $80 \sim 400\text{MIPS}$ 之间。C54xx 和 C55xx 一般只具有 McBSP 同步串口、HPI 并行接口、定时器、DMA 等外设。值得注意的是,C55xx 提供了 EMIF 外部存储器扩展接口,可以直接使用 SDRAM,而 C54xx 则不能直接使用

SDRAM。两个系列的数字 I/O 都只有两条。

该系列的 DSP 主要应用于复杂算法、语音处理等领域。

3. C6000 系列(C62xx、C67xx、C64x)

C6000 系列以高性能著称,最适合宽带网络和数字影像领域的应用。其中,C62xx 和 C64x 是定点系列,C67xx 是浮点系列。该系列提供 EMIF 扩展存储器接口。该系列只提供 BGA 封装,只能制作多层 PCB,且功耗较大。同为浮点系列的 C3x 中的 VC33 现在虽然不是主流产品,但也仍在广泛使用,其缺点是处理速度较低,最高仅为 150MIPS。

4. OMAP 系列

OMAP 处理器集成 ARM 的指令及控制功能,另外还提供 DSP 的低功耗实时信号处理能力,最适合移动上网设备和多媒体家电。

1.1.3 TMS320F28x 系列概述

1. C28x

C28x 是 C24x 的升级系列,具有 32 位内核,工作频率为 150MHz。片内不但具有 16 通道 12 位的 ADC 接口,还配备了 PWM 输出及正交编码和事件捕捉输入等电动机控制接口,从而具备方便、灵活的控制组态能力,专门用于电动机控制等工业领域。典型芯片是 TMS320F2812。

2. Piccolo

Piccolo(短笛)是在 C28x 的基础上,采用新型架构和增强型外设,为实时控制应用提供了低成本、小封装的选择。该系列芯片有控制率加速器(CLA)、Viterbi 复杂算术单元(VCU)及 LIN 总线等多项配置。典型芯片是 TMS320F28069。

3. Delfino

Delfino(海豚)是指 F2833x 和 F2834x 系列。Delfino 将工作频率高达 300MHz 的 C28x 内核与浮点性能相结合,可以满足对实时性要求极为苛刻的应用。采用 Delfino 芯片可以降低系统成本,提高系统可靠性,并极大地提升了控制系统的性能。典型芯片是 TMS320F28335。

1.2 TMS320F2833x 简介

1.2.1 芯片的封装

F2833x 有多种封装,176 引脚 PGF/PTP 薄形扁平四方封装 LQFP 的引脚分配如图 1-2 所示。

表 1-2 F28335 引脚说明——时钟

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
XCLKOUT	138	C11	A10	时钟输出来自 SYSCLKOUT。XCLKOUT 与 SYSCLKOUT 的频率可以相等,也可以为其 1/2 或 1/4,这是由 XTIMCLK[18;16]和在 XINTCNF2 寄存器中的位 2(CLKMODE)控制的。复位时,XCLKOUT=SYSCLKOUT/4。通过将 XINTCNF2[CLKOFF]设定为 1,XCLKOUT 信号被关闭。与其他 GPIO 引脚不同,复位时,XCLKOUT 不在高阻态(O/Z, 8mA 驱动)
XCLKIN	105	J14	G13	外部振荡器输入。该引脚从外部 3.3V 振荡器获得时钟信号。在此种情况下 X1 引脚要接 GND。如果采用内部晶振/谐振器(或外部 1.9V 振荡器)提供时钟信号时,该引脚必须接 GND
X1	104	J13	G14	内部/外部振荡器输入。采用内部振荡器时,在 X1 和 X2 之间要接一个石英晶体或者陶瓷谐振器。引脚 X1 可为标准的 1.9V 内核数字电源。一个 1.9V 外部振荡器可与 X1 引脚相连,此时 XCLKIN 引脚必须接地。如果是 3.3V 的外部振荡器与 XCLKIN 相连,X1 引脚必须接地
X2	102	J11	H14	内部振荡器输出,在 X1 与 X2 之间要接一个石英晶体或者陶瓷谐振器。当不用 X2 引脚时,该脚悬空

表 1-3 F28335 引脚说明——复位

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZHH/BZLL	
$\overline{\text{XRS}}$	80	L10	M13	复位脚(输入)和看门狗复位(输出) 复位脚,该引脚使器件复位终止运行。PC 指针指向地址 0x3FFFC0。当该引脚为高电平时,程序从 PC 所指的位置运行。当看门狗复位时,该引脚为低电平。看门狗将持续 512 个 OSCCLK 周期,该引脚的输出缓冲器为带有内部上拉电阻的开漏缓冲器,建议该引脚由开漏驱动器驱动

表 1-4 F28335 引脚说明——ADC 信号

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
ADCINA7	35	K4	K1	模/数转换器组 A 的 8 通道模拟输入(I)
ADCINA6	36	J5	K2	
ADCINA5	37	L1	L1	
ADCINA4	38	L2	L2	
ADCINA3	39	L3	L3	
ADCINA2	40	M1	M1	
ADCINA1	41	N1	M2	
ADCINA0	42	M3	M3	
ADCINB7	53	K5	N6	模/数转换器组 B 的 8 通道模拟输入(I)
ADCINB6	52	P4	M6	
ADCINB5	51	N4	N5	
ADCINB4	50	M4	M5	
ADCINB3	49	L4	N4	
ADCINB2	48	P3	M4	
ADCINB1	47	N3	N3	
ADCINB0	46	P2	P3	
ADCLO	43	M2	N2	模拟输入的公共地,接到模拟地(I)
ADCRESEXT	57	M5	P6	ADC 外部偏置电阻,接 22k Ω 电阻到模拟地
ADCREFIN	54	L5	P7	外部参考输入(I)
ADCREFP	56	P5	P5	ADC 参考电压正极输出。需要在该引脚和模拟地之间接一个低 ESR(等效串联电阻,50m Ω ~1.5 Ω)的 2.2 μ F 陶瓷旁路电容
ADCREFM	55	N5	P4	ADC 参考电压中间输出。需要在该引脚和模拟地之间接一个低 ESR(等效串联电阻,50m Ω ~1.5 Ω)的 2.2 μ F 陶瓷旁路电容

表 1-5 F28335 引脚说明——CPU 和输入/输出电源引脚

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
VDDA2	34	K2	K4	ADC 模拟电源
VSSA2	33	K3	P1	ADC 模拟地
VDDAIO	45	N2	L5	模拟 I/O 电源
VSSAIO	44	P1	N1	模拟 I/O 地
VDD1A18	31	J4	K3	ADC 模拟电源
VSS1AGND	32	K1	L4	ADC 模拟地
VDD2A18	59	M6	L6	ADC 模拟电源
VSS2AGND	58	K6	P2	ADC 模拟地

续表

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
VDD	4	B1	D4	CPU 和逻辑数字电源引脚
VDD	15	B5	D5	
VDD	23	B11	D8	
VDD	29	C8	D9	
VDD	61	D13	E11	
VDD	101	E9	F4	
VDD	109	F3	F11	
VDD	117	F13	H4	
VDD	126	H1	J4	
VDD	139	H12	J11	
VDD	146	J2	K11	
VDD	154	K14	L8	
VDD	167	N6	—	
VDDIO	9	A4	A13	
VDDIO	71	B10	B1	
VDDIO	93	E7	D7	
VDDIO	107	E12	D11	
VDDIO	121	F5	E4	
VDDIO	143	L8	G4	
VDDIO	159	H11	G11	
VDDIO	170	N14	L10	
VDDIO	—	—	N14	
VSS	3	A5	A1	数字接地引脚
VSS	8	A10	A2	
VSS	14	A11	A14	
VSS	22	B4	B14	
VSS	30	C3	F6	
VSS	60	C7	F7	
VSS	70	C9	F8	
VSS	83	D1	F9	
VSS	92	D6	G6	
VSS	103	D14	G7	
VSS	106	E8	G8	
VSS	108	E14	G9	
VSS	118	F4	H6	
VSS	120	F12	H7	
VSS	125	G1	H8	
VSS	140	H10	H9	
VSS	144	H13	J6	
VSS	147	J3	J7	
VSS	155	J10	J8	
VSS	160	J12	J9	
VSS	166	M12	P13	
VSS	171	N10	P14	
VSS	—	N11	—	
VSS	—	P6	—	
VSS	—	P8	—	

表 1-6 F28335 引脚说明——GPIOA 和外设信号

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
GPIO0 EPWM1A	5	C1	D1	通用 I/O 引脚 0(I/O/Z) 增强型 PWM1 输出 A 通道和 HRPWM 通道(O)
GPIO1 EPWM1B ECAP6 MFSRB	6	D3	D2	通用 I/O 引脚 0(I/O/Z) 增强型 PWM1 输出 B 通道(O) 增强型捕获 I/O 口 6(I/O) 多通道缓冲串口 B(MCBSP-B)的接收帧同步(I/O)
GPIO2 EPWM2A	7	D2	D3	通用 I/O 引脚 2(I/O/Z) 增强型 PWM2 输出 A 通道和 HRPWM 通道(O)
GPIO3 EPWM2B ECAP5 MCLKRB	10	E4	E1	通用 I/O 引脚 3(I/O/Z) 增强型 PWM2 输出 B 通道(O) 增强型捕获 I/O 口 5(I/O) 多通道缓冲串口 B(MCBSP-B)的接收时钟(I/O)
GPIO4 EPWM3A	11	E2	E2	通用 I/O 引脚 4(I/O/Z) 增强型 PWM3 输出 A 通道和 HRPWM 通道(O)
GPIO5 EPWM3B MFSRA ECAP1	12	E3	E3	通用 I/O 引脚 5(I/O/Z) 增强型 PWM3 输出 B 通道(O) 多通道缓冲串口 A(MCBSP-A)的同步接收帧(I/O) 增强型捕获 I/O 口 1(I/O)
GPIO6 EPWM4A EPWMSYNCI EPWMSYNCO	13	E1	F1	通用 I/O 引脚 6(I/O/Z) 增强型 PWM4 输出 A 通道和 HRPWM 通道(O) 外部的 ePWM 同步脉冲输入(I) 外部的 ePWM 同步脉冲输出(O)
GPIO7 EPWM4B MCLKRA ECAP2	16	F2	F2	通用 I/O 引脚 7(I/O/Z) 增强型 PWM4 输出 B 通道(O) 多通道缓冲串口 A(MCBSP-A)的接收时钟(I/O) 增强型捕获 I/O 口 2(I/O)
GPIO8 EPWM5A CANTXB ADCSOCAO	17	F1	F3	通用 I/O 引脚 6(I/O/Z) 增强型 PWM4 输出 A 通道和 HRPWM 通道(O) 增强型 CAN-B 发射端口(O) ADC 转换启动 A(O)

续表

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
GPIO9 EPWM5B SCITXDB ECAP3	18	G5	G1	通用 I/O 引脚 9(I/O/Z) 增强型 PWM5 输出 B 通道 (O) SCI-B 发送数据(O) 增强型捕获 I/O 口 3(I/O)
GPIO10 EPWM6A CANRXB <u>ADCSOCBO</u>	19	G4	G2	通用 I/O 引脚 10(I/O/Z) 增强型 PWM6 输出 A 通道和 HRPWM 通道(O) 增强型 CAN-B 接收端口(O) ADC 转换启动 B(O)
GPIO11 EPWM6B SCIRXDB ECAP4	20	G2	G3	通用 I/O 引脚 11(I/O/Z) 增强型 PWM6 输出 B 通道 (O) SCI-B 接收数据(O) 增强型捕获 I/O 口 4(I/O)
GPIO12 <u>TZ1</u> CANTXB MDXB	21	G3	H1	通用 I/O 引脚 12(I/O/Z) PWM 联锁错误触发输入 1 增强型 CAN-B 发送端口(O) 多通道缓冲串口 B(MCBSP-B)发送串行数据(O)
GPIO13 <u>TZ2</u> CANRXB MDXB	24	H3	H2	通用 I/O 引脚 14(I/O/Z) PWM 联锁错误触发输入 2 增强型 CAN-B 接收端口(O) 多通道缓冲串口 B(MCBSP-B)接收串行数据(O)
GPIO14 <u>TZ3/XHOLD</u>	25	H2	H3	通用 I/O 引脚 14(I/O/Z) PWM 联锁错误触发 3 或者 XHOLD 外部保持请求。当 XINTF 响应请求时,若该引脚呈现低电平,请求 XINTF 释放外部总线,并把所有的总线和选通端置为高阻抗。在当前操作完成后总线被释放,XINTF 不再有其他操作(I) SCI-B 发送端口(O) 多通道缓冲串口 B 发送时钟 (I/O)
GPIO15 <u>TZ4/XHOLD</u> SCIRXDB MFSXB	26	H4	J1	通用 I/O 引脚 15(I/O/Z) PWM 联锁错误触发 4 或者 XHOLD 外部保持应答信号(I/O) SCI-B 接收端口(O) 多通道缓冲串口 B 接收帧同步 (I/O)

续表

名 称	引脚编号			说 明
	PGF/PTP	ZHH/BALL	ZJZ/BZLL	
GPIO16 SPISIMOA CANTXB $\overline{\text{TZ5}}$	27	H5	J2	通用 I/O 引脚 16(I/O/Z) SPI 主输出、辅输入(I/O) 增强型 CAN-B 发射端口 5(I) PWM 联锁错误触发 5
GPIO17 SPISOMIA CANRXB $\overline{\text{TZ6}}$	28	J1	J3	通用 I/O 引脚 17(I/O/Z) SPI 主输入、辅输出(I/O) 增强型 CAN-B 接收端口 6(I) PWM 联锁错误触发 6
GPIO18 SPICLKA SCITXDB CANRXA	62	L6	N8	通用 I/O 引脚 18(I/O/Z) SPI-A 时钟输入、输出 (I/O) SCI-B 发射端口 (O) 增强型 CAN-A 接收 (I)
GPIO19 SPISTEA SCIRXDB CANTXA	63	K7	M8	通用 I/O 引脚 19(I/O/Z) SPI-A 辅助发送端口,使能输入/输出 (I/O) SCI-B 接收端口 (O) 增强型 CAN-A 发射端口 (I)
GPIO20 EQEP1A MDXA CANTXB	64	L7	P9	通用 I/O 引脚 20(I/O/Z) 增强型 QEP1 输入 A 通道 (I) 多通道缓冲串口 A(MCBSP-A)发送串行数据 (O) 增强型 CAN-B 发送端口 (O)
GPIO21 EQEP1B MDRA CANRXB	65	P7	N9	通用 I/O 引脚 21(I/O/Z) 增强型 QEP1 输入 B 通道 (I) 多通道缓冲串口 A(MCBSP-A)接收串行数据 (O) 增强型 CAN-B 接收端口 (O)
GPIO22 EQEP1S MCLKXA SCITXDB	66	N7	M9	通用 I/O 引脚 22(I/O/Z) 增强型 QEP1 选通 (I/O) 多通道缓冲串口 A(MCBSP-A)发送时钟信号 (I/O) SCI-B 发送端口 (O)
GPIO23 EQEP1I MFSXA SCIRXDB	67	M7	P10	通用 I/O 引脚 23(I/O/Z) 增强型 QEP1 索引 (I/O) 多通道缓冲串口 A(MCBSP-A)发射帧同步 (I/O) SCI-B 接收端口 (O)
GPIO24 ECAP1 EQEP2A MDXB	68	M8	N10	通用 I/O 引脚 24(I/O/Z) 增强型捕捉端口 1(I/O) 增强型 QEP2 输入 A 通道 (I) 多通道缓冲串口 A(MCBSP-B)发送串行数据 (O)