

第5章 总线技术

本章介绍总线的基本概念、分类、结构、性能指标、常用标准及应用。

5.1 总线的基本概念

总线(bus)是计算机传输信息的公共通路,包括一组传输线和相关的控制电路。信息通过总线传送,任一时刻,只能有一个部件或设备使用总线发送数据,其他部件或设备接收数据。

5.1.1 总线的分类

总线可按不同的标准分类,如图 5.1 所示。

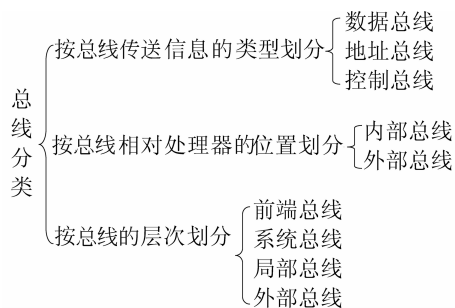


图 5.1 总线分类

1. 按总线传送信息的类型划分

总线可根据传送信息的类型分为数据总线、地址总线、控制总线。

用于传送数据信息的总线称为数据总线(data bus,DB)。用于传送存储单元地址或输入输出端口地址的总线称为地址总线(address bus,AB)。用于传送控制信号的总线称为控制总线(control bus,CB)。

2. 按总线相对处理器的位置划分

根据总线相对处理器或其他芯片的位置,可将总线分为内部总线、外部总线。

内部总线在处理器内部,用于寄存器之间、算术部件与控制部件之间传输信息。外部总线在处理器之外,用于处理器与内存或外部设备之间传输信息,如 USB 总线、IEEE 1394 总线等。

3. 按总线的层次划分

根据总线的层次结构,可将总线分为前端总线(也叫处理器总线)、系统总线、局部总线、外部总线。

前端总线是处理器芯片的引脚线,用于处理器与外界连接,是处理器与外围芯片之间的连线,用于芯片级的互连。

系统总线是系统主板与插件板之间的连接线,用于连接主板上的各个插件板,如 ISA 总线、EISA 总线、PCI 总线等。

局部总线只出现在 80386 以后的微机系统中,是处理器总线与系统总线之间的连接线,如 PCI 总线。

外部总线是主机与外设之间的连接线,通过外部总线与外部设备交换信息。外部总线有 USB、IEEE 1394 等。

5.1.2 总线的结构

总线的结构很大程度上取决于计算机的系统结构。依据计算机的系统结构,总线有单总线结构、双总线结构和多总线结构。目前采用多总线结构。

1. 单总线结构

单总线结构如图 5.2 所示,仅有一组总线连接计算机系统的各个功能部件,即都挂在一组总线上,部件之间通过这组总线传送信息。

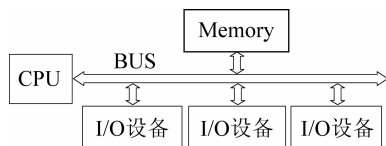


图 5.2 单总线结构

单总线允许输入输出设备(I/O 设备)之间、输入输出设备与存储器之间直接交换信息,只需处理器分配总线的使用权,无需处理器干预信息交换。由于各部件共用一组总线,所以只能分时使用总线。其缺点是,一组总线连接全部的系统部件,总线负载重,吞吐量达到饱和,甚至不能负担。高速存储器与低速的输入输出接口竞争总线,影响存储器的读写速度。

2. 双总线结构

双总线结构有两组总线,用于处理器与存储器之间、I/O 设备之间传输信息。双总线结构有面向处理器、面向存储器两种类型。

1) 面向处理器的双总线结构

面向处理器的双总线结构如图 5.3 所示。一组总线连接处理器和存储器,称为存储总线(M 总线),另一组总线连接处理器和输入输出设备,称为输入输出总线(I/O 总线),各种输入输出设备(简称 I/O 设备或外设)通过接口连接 I/O 总线。当外设与主存交换信息时仍占用处理器,影响处理器的效率。

2) 面向存储器的双总线结构

面向存储器的双总线结构如图 5.4 所示。在单总线的基础上单独开辟了处理器与存储器之间的通路,称为存储总线,这组总线速度高,只供存储器与处理器之间传输信息,可提高传输效率,减轻系统总线负担。外设与存储器交换信息不经过处理器。

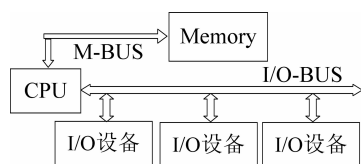


图 5.3 面向处理器的双总线结构

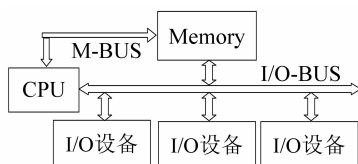


图 5.4 面向存储器的双总线结构

3. 多总线结构

多总线结构有两组以上的总线。目前计算机采用多总线结构,如图 5.5 所示。多总线包括前端总线、PCI 总线、AGP 总线、ISA 总线等。不同类型的设备连接不同的总线,兼顾速度和成本的要求。速度较快的部件连接带宽高的总线,如 PCI 总线用于连接高速设备。速度较低的部件连接低速总线,如 ISA 总线用于连接低速设备。

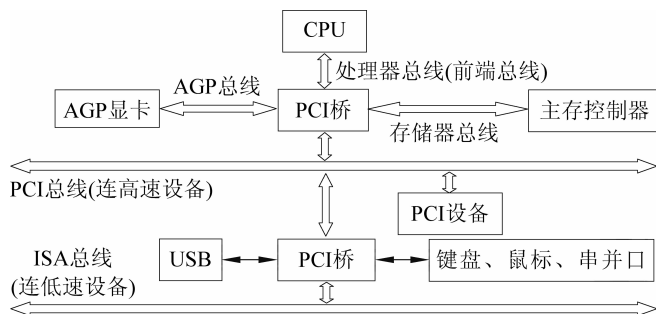


图 5.5 多总线结构

5.1.3 总线的基本功能及性能指标

计算机的各部件通过总线传输信息。发送数据的部件称为源部件或主部件、主设备、主模块,接收数据的部件称为目的部件或从部件、从设备、从模块。

1. 总线的基本功能

总线的基本功能包括仲裁控制、传送数据、驱动隔离、出错处理。

仲裁控制:需要使用总线的主部件向总线仲裁部件提出占用总线的请求,经总线仲裁部件判别确定,把下一次总线的使用权分配给申请者。只有一个总线主部件的简单系统,无需申请总线。

传送数据:获得总线使用权的主部件向从属部件传输数据。数据由主部件发出,经数据总线传给从属部件。对于读操作,主部件是存储器或输入输出接口,从属部件是总线主控设备,如处理器。对于写操作,主控部件是总线主控设备,如处理器,从属部件是存储器或输入输出接口。

驱动隔离:能驱动使用总线的部件,隔离不使用总线的部件。

出错处理:数据传送过程中可能产生错误,总线应具有错误检验电路和纠错电路。

下面详细说明总线的4个基本功能。

1) 仲裁控制

同一时刻只能有一个主部件利用总线传输数据,当系统有多个主部件同时申请总线使用权时,为避免冲突,由总线仲裁(控制)部件负责控制,按照优先级决定让哪个主部件获得总线的使用权。

总线优先级的判别方式有两种:集中控制、分散(分布)控制。总线控制电路集中在一起的称为集中控制。总线控制电路分散在总线各个控制部件的称为分散控制。

集中式的总线仲裁方式有链式查询方式、计数器定时查询、独立请求方式等。

(1) 链式查询方式。

链式查询方式如图5.6所示,有3根控制线。

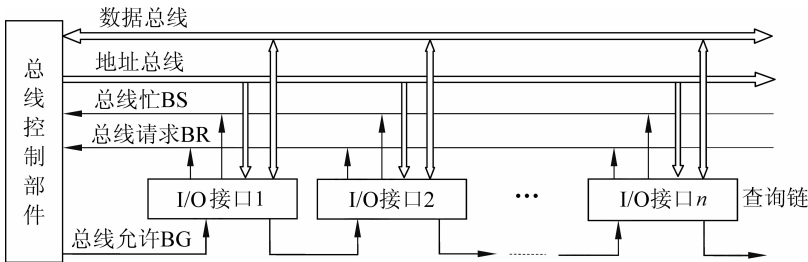


图 5.6 链式查询方式

BR(bus request)是总线请求信号,有效时表示至少有一个外设请求使用总线。

BG(bus grant)是总线允许信号,有效时表示总线控制部件响应外设的总线请求。

BS(bus busy)是总线忙信号,有效时表示总线正在被某外设使用。

当某个主设备需要使用总线时,通过 BR(总线请求线)发出请求,总线控制部件通过 BG(总线允许线)响应,BG 采用串联方式传递,即 BG 传到某个设备时,若该设备无总线请求,则允许 BG 信号往下传;若该设备请求总线使用权,则封锁 BG 信号,不再往下传,该设备获得总线使用权,使 BS 有效。I/O 接口 1~I/O 接口 n 链形成优先级队列,离总线控制部件最近的接口(设备)优先级最高,离总线控制部件最远的接口(设备)优先级最低。

链式查询方式的优点是:用很少几根线实现按优先次序仲裁总线,易扩充设备。其缺点是:对查询电路故障敏感,如果与第 i 个设备接口关联的电路有故障,第 i 个以后的设备都不能工作。因查询链的优先级固定,如果优先级高的设备频繁请求总线,则优先级低的设备长期不能使用总线。

(2) 计数器定时查询。

计数器定时查询方式如图 5.7 所示。总线控制部件收到 BR 送来的总线请求信号后,如果总线未被使用(BS 无效),计数器开始计数,计数值作为地址信息发给各个主设备,当某个有总线请求设备的地址与计数值相同时,获得总线控制权,BS 置为有效,停止计数。

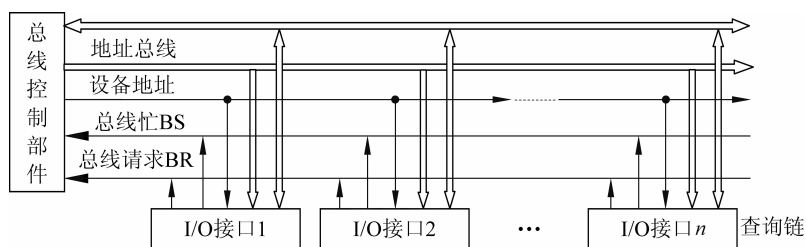


图 5.7 计数器定时查询方式

计数器定时查询的优点是:可以通过程序设定计数器的初值,易改变各设备的优先次序。计数可从 0 开始,此时设备优先次序固定。也可从终止点开始计数,是一种循环方法,此时设备使用总线的优先级相等;计数器可以预置为某个值,可以改变主设备优先顺序。其缺点是:对电路故障不如链式查询敏感,需要增加主控制的线(设备地址)数。

(3) 独立请求方式。

独立请求方式如图 5.8 所示。每个主设备均有一对独立的 BR_i 、 BG_i 控制线,总线控制部件内部有一个排队电路,根据优先次序确定响应哪个设备。

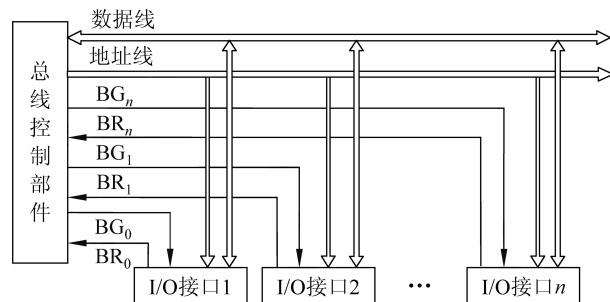


图 5.8 独立请求方式

独立请求方式的优点是：响应快，无需逐个查询设备，可灵活控制优先次序，预先固定或通过程序改变优先次序，还可禁止（屏蔽）请求，不响应无效设备的请求。其缺点是增加了控制线的数量和控制复杂度。

分散控制按照优先级策略仲裁，无需总线仲裁（控制）部件，每个主部件都有自己的仲裁号和仲裁部件。当它们有总线请求时，把它们的仲裁号发送到共享仲裁总线上，每个仲裁部件将仲裁总线上的号与自己的号比较，如果仲裁总线上的号大，不响应它的总线请求，撤销它的仲裁号，仲裁总线保留获胜者的仲裁号。

2) 传送数据

获得总线使用权的主部件可以采用 3 种方式传送数据：同步方式、异步方式、半同步方式。

(1) 同步方式。

同步传送方式由统一的时钟控制数据传送。发送数据和接收数据的信号都在固定时刻发送，即数据的发送、接收同时进行，由公用时钟控制。通常，控制数据收发的时钟由处理器的总线控制部件发出，送给总线的所有部件。

同步方式简单、可靠，由单一信号控制数据的传送。其缺点是不适合高速、低速部件并存的系统，因总线按照最低速设备的速度运行，降低了整个系统的操作速度。

(2) 异步方式。

异步传送方式适合高速、低速部件并存的系统。该方式不通过固定时钟控制，而是采用请求、应答信号，即采用应答方式（又称握手方式）控制数据的传送。要求在主、从部件之间增加两条应答线，主部件发出请求信号 request，从部件发出响应信号 acknowledge。因为数据发、收不同时（不同步），所以异步方式存在传输时间的延迟。

(3) 半同步方式。

同步传送方式不适合高速部件、低速部件并存的系统，异步传送方式的时间延迟限制了最高频带宽度。半同步方式（混合式）结合了同步、异步的优点。

半同步方式在固定时刻发送、接收数据，发送间隔可变，间隔时间是时钟周期的倍数。半同步方式依靠公共时钟同步产生控制信号和状态信号，不固定数据的发送、接收时机。

半同步传送方式结合了同步、异步的优点，适合系统工作速度不高、各类部件速度差异较大的简单系统。

3) 驱动隔离

总线的驱动与隔离用于驱动或隔离连到总线的部件。同一时刻只能有一个部件使用总线发送数据，必须隔离不发送数据的部件，如图 5.9 所示。

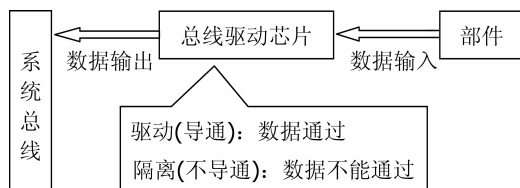


图 5.9 总线的驱动与隔离示意图

总线连接了多个外设接口,每个接口电路从总线吸收电流。通常采用总线驱动芯片(如三态门驱动器、锁存器等)实现驱动。三态门驱动器可以驱动、隔离总线部件。锁存器可以驱动、缓存信息。

由于总线驱动器的驱动能力有限,因此扩充外设接口时,通常限制一个部件可带1~2个低功耗负载。为减轻总线负载,通常采用缓冲器隔离外设的接口电路。

4) 出错处理

数据传送过程中可能产生错误,总线要有发现和纠正错误的功能。为了发现错误,在数据中增加一些冗余位,它与数据存在某种特殊关系。若收到的数据存在这种特殊关系,则表示接收正确;若不存在这种关系,则表示接收出错。例如,在数据中增加偶校验冗余位,偶校验位可以是0或1,保证数据1的个数是偶数,如在0101001的前面添加1,得到数据10101001,该数有4个1,1的个数是偶数。接收部件检查收到的数据,识别1的个数是否为偶数,是偶数时表示接收正确,否则表示接收错误。处理错误的方法是:接收部件的自动纠错电路根据错误状态采用某种算法纠正错误。若接收部件没有自动纠错电路,可在发现错误后发出“数据出错”信号,让处理器处理错误,处理器发出中断请求信号,响应中断即转入错误处理程序。

2. 总线的性能指标

总线的性能指标主要有3个:总线位宽、总线带宽、总线工作频率。这3个指标存在联系。

总线位宽是总线能同时传送的数据位数,如16位、32位、64位等。总线带宽是单位时间内总线传送的数据量,即每秒钟传送多少字节(如MB/s)。总线工作频率也叫总线时钟频率,它是总线时钟信号频率,以MHz为单位。总线工作频率越高,总线工作速度越快,即总线带宽越宽。

当工作频率一定时,总线带宽与总线位宽成正比。总线带宽(数据传输率)的计算公式如下。

$$\text{总线带宽} = (\text{总线位宽} / 8) \times \text{工作频率}$$

假设处理器的工作频率为66MHz、总线位宽为32位,若每个时钟传送一次数据,则总线带宽 $= 32 / 8 \times 66 = 264 \text{ MB/s}$,即每秒传送264MB。

5.2 常用的总线标准

总线标准是国际正式公布或推荐的计算机系统各模块互连的标准,是各种不同模块组成计算机系统(或计算机应用系统)必须遵守的规范。总线标准对总线插座的尺寸、引脚数目、各引线的含义、时序等有统一规定。制造商按照总线标准生产各种插件板。用户根据需要选用插件板,将其插入主机的总线插槽,构成系统。采用总线标准可为计算机接口的软硬件设计提供方便。

总线标准包括:

(1) 机械规范。规定尺寸、总线插头、边沿连接器的规格等。

(2) 功能规范。规定引脚名称、功能、引脚的相互作用等,是总线标准的核心,通常包括 4 项内容:①数据线、地址线、读写控制线、时钟线、电源线、地线等;②中断机制;③总线仲裁;④应用逻辑,如联络线、复位、自启动、休眠维护等。

(3) 电气规范。规定信号的电位、负载能力、最大额定值、动态转换时间等。

5.2.1 系统总线

系统总线是机箱内的底板总线,也称板级总线、内总线或输入输出通道总线,用于连接功能部件或插件板(如输入输出接口卡或输入输出适配器等),构成计算机系统。系统总线有 ISA 总线、EISA 总线、PCI 总线等。

1. ISA 总线

ISA 是 industrial standard architecture(工业标准结构)的缩写,是早期的总线,如图 5.10 所示,它是现代个人计算机的基础。当今的计算机不保留或仅保留一个 ISA 插槽。

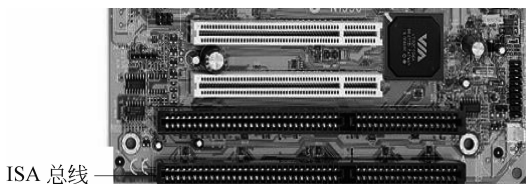


图 5.10 ISA 总线

2. EISA 总线

EISA(extended industry standard architecture,扩展工业标准结构)是扩展的 ISA 总线,完全兼容 ISA。EISA 插槽可插接 ISA 插卡或 EISA 插卡,适用于 80286~80486 微机,Pentium(奔腾)及以后的处理器不支持 EISA 总线。

3. PCI 总线

PCI(peripheral component interconnect,外围部件互连标准)是当前广泛使用的局部总线,使外设之间、外设与主机之间能高速传输数据,便于高速传输多媒体信息,确保图像、声音等多媒体信息连续显示、播放,不出现间断现象,适应多媒体信息的实时性。PCI 是目前计算机插卡式外设总线的事实标准。

PCI 总线插槽如图 5.11 所示,一般为白色,按照数据宽度划分为 32 位、64 位两类。计算机主板上若有若干个 PCI 总线插槽,用于插接 PCI 设备,如 PCI 声卡、PCI 显卡、PCI 网卡、电视卡、PCI 视频采集卡、硬盘接口(IDE 卡)等。

PCI-X 总线是 PCI 总线的改良版或升级版,兼容 PCI。PCI-X 有更多的接线针脚,增

加了扩充槽的长度,外观与 64 位的 PCI 总线差不多。PCI-X 采用 64 位宽度传送数据,它的传输通信协议、讯号和标准接头格式等都与 PCI 兼容。

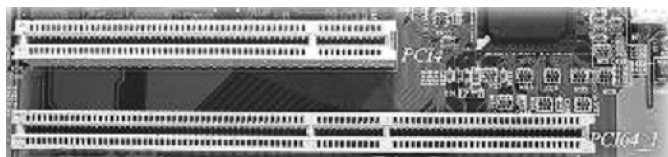


图 5.11 PCI 总线插槽

例 5.1 假设 PCI 总线的工作频率是 33MHz,分别算出 32 位、64 位 PCI 总线的传输率。

解: 32 位 PCI 总线的传输率 = $33 \times 32 \div 8 = 132\text{MB/s}$ 。

64 位 PCI 总线的传输率 = $33 \times 64 \div 8 = 264\text{MB/s}$ 。

1) 系统结构与连接方式

典型的单 PCI 系统结构如图 5.12 所示,图中的 PCI 桥是桥接电路,起连接作用。与处理器连接的 PCI 桥称为北桥(north bridge)或主桥(host bridge)。与标准总线连接的 PCI 桥称为南桥(south bridge)。

北桥也称为图形/主存控制器,是与处理器联系的桥梁,用于部件之间的数据传送,如处理器与 PCI 设备之间的数据传送,PCI 设备也可以通过主桥访问主存储器。随着处理器技术的提高,北桥的功能正逐步集成到处理器中。

南桥(south bridge)也称为输入输出控制器,可将 PCI 总线转换为标准总线(如 ISA、EISA 等),以便支持以前的 ISA 设备或挂接低速设备(如打印机、传真机、扫描仪、modem 等)。

PCI 总线的电气特性决定了在一条 PCI 总线上只能挂接有限的负载,当 PCI 总线需要连接多个 PCI 设备时,可以使用 PCI 桥扩展出新的 PCI 总线,如图 5.13 所示。扩展出的 PCI 总线可以连接 PCI 设备、PCI 桥(PCI 桥可看成是特殊的 PCI 设备)。每一个 PCI 桥可以继续推出新的 PCI 总线。在一个 PCI 总线树上,最多可以挂接 256 个 PCI 设备(包括 PCI 桥)。

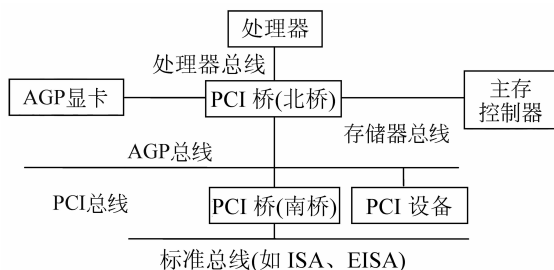


图 5.12 典型的单 PCI 系统结构

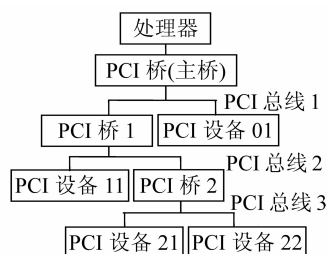


图 5.13 使用 PCI 桥扩展 PCI 总线

2) 数据的传输方式

PCI 总线在同一时刻只能供一对设备传输数据,由仲裁机构(arbiter)决定哪个设备

获得 PCI 总线的主控权,获得者称为主设备(master 或 initiator),是读写请求的发起者,被主设备选中的设备称为从设备或目标设备(target 或 slave),接收来自主设备的读写请求。设备之间在同一条 PCI 总线上传输数据不会影响其他的 PCI 总线。

3) 主要特点

(1) PCI 总线独立于处理器,不依附具体的处理器,任何处理器都可以使用,适用多种机型。将处理器与外设分开,用户可随意增添外设,不会降低系统性能。通过转换 5V、3.3V 工作环境,适合多种机型,如台式机、便携式计算机、服务器等。目前 PCI 设备大多采用 32 位数据总线,PCI 规范中已经给出 64 位的扩展实现,使 PCI 总线能够更好地实现平台无关性。

(2) 即插即用(plug and play)。当有新的接口卡插入 PCI 总线插槽时,系统自动识别并装入相应设备的驱动程序,使之立即可用。

(3) 提供奇偶校验功能,保证及时、完整、准确地传输数据。PCI 总线的工作频率一般为 25~33MHz,有些甚至达到 66MHz 或 133MHz,64 位系统达到 266MHz。

(4) 可以有多个总线主控器。同一条 PCI 总线可以有多个总线主控器(主设备),各主控器通过 PCI 总线请求信号竞争总线的控制权。

4. AGP 总线

AGP(accelerated graphics port,加速图形接口)是 Intel 公司推出的新一代显卡专用局部总线,目的是提高计算机显示三维图形的能力。AGP 出现之前,几乎所有显卡都采用 PCI 总线接口,随着 3D 图形要求的提高,PCI 显卡已不能满足要求。微机只支持一个 AGP 插槽,一般为灰色。

图 5.14 是 AGP 接口的系统结构。AGP 总线直接与主板的北桥芯片连接,使显卡与系统主存有一条通路,能够点对点传输,主存中的三维图形数据可以直接送入显示子系统,快速显示 3D 图形。

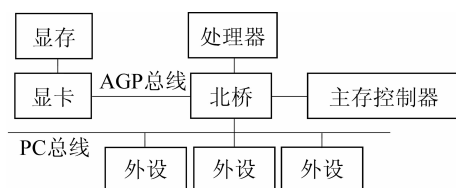


图 5.14 AGP 接口的系统结构

AGP 接口经历了 AGP1.0 (AGP1X、AGP2X)、AGP2.0 (AGP Pro、AGP4X)、AGP3.0 (AGP8X) 等发展历程,工作频率有 66.6MHz、133MHz 或更高。1X 表示每周期传送 8 个 32 位数据,AGP1X 的数据传输率仅为 266MB/s,AGP8X 达到 2.1GB/s。

5.2.2 外部总线

外部总线也叫机外总线或用户总线,用于外设连接计算机。常见的外部总线有