第3章

介质层与扩散阻挡层沉积技术

集成电路的金属互连是连接海量晶体管以构成电路的不可或缺的组成部分,其材料、性能、工艺复杂度和制造成本对集成电路的性能和成本有极为重要的影响,互连已经成为决定 集成电路性能的关键因素。目前的 CMOS 工艺中,金属电导率、抗电迁移能力、制造成本等 因素决定了以铜和低介电常数(低κ)介质层为主体的互连体系。由于铜在介质层和硅中的 扩散性以及铜难以用等离子体刻蚀的特性,决定了扩散阻挡层、大马士革电镀及化学机械抛 光工艺的使用。经过近 30 年的发展,铜和扩散阻挡层的材料体系以及制造方法等工艺体系 已经非常成熟。

三维集成中,受限于制造能力和成本,TSV 通常具有较大的直径和高度,因此适合使用 电镀工艺填充金属,其低成本和高效率对 TSV 的制造极为重要。TSV 的材料体系和制造 方法基本借用了集成电路已经建立起的成熟体系,以铜作为 TSV 的导体并以电镀作为铜的 制造方法,进而需要扩散阻挡层和电镀种子层。然而,TSV 与集成电路互连在尺寸和结构 方面的差异,使 TSV 的制造与 CMOS 中铜互连有很大的区别,特别是在解决深宽比问题方 面需要新技术。

3.1 TSV 的介质层和扩散阻挡层

在量产的三维集成系统中,TSV 的介质层和扩散阻挡层基本借用了 CMOS 工艺中的 互连材料体系,差异在于 TSV 的介质层以 SiO₂ 为主而不是低 κ 材料。此外,TSV 高深宽 比和较大直径的特点,使其介质层和扩散阻挡层在制造方法方面也有较大的区别。

3.1.1 CMOS 的互连材料

CMOS 的互连体系由介质层和金属组成。根据所处的位置和功能不同,CMOS 工艺中 的介质层可以分为金属前介质(PMD)、层间介质(ILD)、金属间介质(IMD)、抗反射层 (ARC)和钝化层(PD)等几种,如图 3-1 所示^[1]。PMD 用于第一层平面金属互连(M1)与基 底之间,以及连接晶体管的垂直钨柱之间的绝缘层,通常为磷硅玻璃(PSG)或硼磷硅玻璃 (BPSG),这些材料具有高温回流局域平整化的能力。IMD 为同一层内金属连线之间的绝 缘层,ILD 为不同层的金属连线之间的绝缘层,多数情况下 IMD 和 ILD 相同。低层互连的 ILD 通常为低 κ 材料,如 SiOF 和 SiOCH 等,通过降低介电常数减小导线的寄生电容,降低 RC 延迟和串扰。ARC 作为光刻所需的抗反射层,通常为 SiON 薄膜。PD 是芯片的保护 层,一般为 SiO₂ 和氮化硅;这些材料采用不超过 400℃的等离子体增强化学气相沉积 (PECVD)或高密度等离子体化学气相沉积(HDPCVD)的方式沉积,具有细缝隙填充能力 好、产量高、一致性好、成本低等优点。



图 3-1 平面集成电路的互连

铜的电阻率比铝低 30%~40%,具有更大的电流承受能力和更强的抗电迁移能力,因此,90nm 及以后工艺节点的所有逻辑器件都使用大马士革工艺制造的铜互连。典型铜互连结构包括扩散阻挡层、粘附层(也称衬垫层)、铜种子层,以及电镀铜互连线,如图 3-2 所示^[2]。铜原子在硅和 SiO₂中的扩散速度很快,一旦扩散进入硅或 SiO₂中,就会成为深能级受主杂质导致器件失效或介质层失效。因此,必须在铜与介质层之间沉积扩散阻挡层,防止铜向介质层扩散并改善铜与介质层的粘附性。为了提高扩散阻挡层的粘附性,通常需要粘附层。1997年,IBM 在 IEEE IEDM 上提出铜作为互连材料时,仅公布了铜电镀的工作,但当时 IBM 已经确立了 Ta/TaN 的扩散阻挡层体系,直到 7 年后才公开。



第 3 章

介质层与扩散阻挡层沉积技

术

通常铜互连的底部和侧壁的扩散阻挡层材料为金属,顶部的扩散阻挡层称为封盖层,多 为介质层阻挡层,如 SiN、SiC、SiCN 和 SiON。扩散阻挡层需要满足以下条件:①具有高温 下阻挡铜扩散的能力,这要求扩散阻挡层必须具有一定的厚度。多晶结构具有较多的空洞 和明显的晶粒边界,对扩散阻挡不利;而非晶结构没有明显的边界,更容易获得好的扩散阻 挡能力。②有良好的可制造性,能够制造连续、均匀性好、共形能力高的薄膜。③具有抗电 迁移的能力、良好的高温稳定性、与 CMP 工艺兼容,以及抗侵蚀抗氧化等性能。④具有较 低的薄膜应力,以保证扩散阻挡层的连续性和可靠性。当扩散阻挡层与介质层的粘附强度 不足时,需要首先在介质层上沉积粘附层,然后再沉积扩散阻挡层。

能够作为铜扩散阻挡的材料种类很多,大体可分为以下几类^[3]。①难熔金属,如 Cr、 Ti、Ta、W、Mo、Co、Pd 和 Nb 等。②难熔金属合金,如 TiW、NiNb 和 NiMo 等。③多晶或者 非晶的难熔金属硅化物,如 TiSi₂、CoSi₂、MoSi、WSi、TaSi₂和 CrSi 等。④非晶的难熔金属 的氮化物、氧化物、碳化物及硼化物,如 TiN、TaN、HfN、W₂N、TiC、TaC 和 MoO 等。⑤多 晶或者非晶的硅氮或硅碳化合物,如 SiC、Si₃N₄和 SiCN 等。⑥金属与 SiN 的非晶三元化 合物,如 TiSiN、MoSiN 和 TaSiN 等。

基于 Ti 或 Ta 的二元化合物具有致密的结构、优良的物理化学和电学性质而应用最为 广泛,其中 TiN 和 TaN 是最主要的扩散阻挡层材料。TiN 具有较好的抗扩散能力,并且粘 附性和润湿性好、成本低、电导率高,是铝互连以及钨塞的主要粘附层和扩散阻挡层材料。 由于 TiN 对铜的润湿性很差,铜互连多采用 Ti/TiN/Ti 组合结构,Ti 用于提高铜的润湿能 力,TiN 防止铜扩散后与粘附层 Ti 产生反应。由于 TaN 的扩散阻挡能力高于 TiN,22nm 以后节点普遍采用 TaN/Ta 扩散阻挡层。TaN 具有优异的抗铜扩散能力、稳定性高、台阶 覆盖能力强,对介质层有良好的附着能力,而 Ta 对铜种子层具有很好的润湿能力。

特征尺寸的减小使互连线宽不断减小,7nm工艺的最窄互连线宽只有 14nm,扩散阻挡 层的厚度只有 1.3nm,超薄的扩散阻挡层需要采用 ALD 沉积以降低厚度、提高台阶覆盖能 力。然而,Ta 难以采用 ALD 沉积,因此从 7nm 工艺节点开始,扩散阻挡层采用 Co 或 Ru 替代 Ta 而形成 TaN/Co 或 TaN/Ru 体系。Ru 比 Co 具有更好的与铜的润湿能力,并且 2nm 的 Ru 可以取代铜种子层直接电镀,但由于界面散射和晶格散射,Ru 的电阻比 Co 的电 阻高 10%左右。Co 具有更好的抗电迁移的能力,从 14nm 工艺节点开始,封盖层也采用 Co、Ta/TaN 或 CoWP^[4],解决介质封盖层与铜的粘附性和抗扩散能力比较差的问题。此 外,从 7/10nm 工艺节点开始,Co 和 TiN 扩散阻挡层取代 W 和 TiN 作为金属接触材料。

难熔金属的碳化物和氧化物具有较好的热学和机械稳定性也受到一定关注。因为非晶结构更有利于提高阻挡性能,通过掺入C可以使得多晶态的金属转变为非晶态的金属碳化物,如TiC、TaC和WC等。部分金属氧化物如MnO也具有优异的扩散阻挡能力。在铜互连中掺入Mn,退火后Mn会扩散到铜和介质表面,与介质层中的氧形成MnO,具有优异的扩散阻挡能力。Mn从铜内扩散析出以后,铜的电阻率有所下降,这种技术被称为自形成扩散阻挡层,可以实现超薄的扩散阻挡层,降低铜互连的电阻。

由于扩散阻挡层电阻率高、晶格不匹配,电镀前需要在扩散阻挡层表面沉积铜种子层, 提供铜电镀所需的阴极电势、电流密度和种子晶向。种子层的晶粒特性影响电镀生长的晶 粒,进而对铜互连的电导率、残余应力、电迁移特性等都有重要影响。铜种子层的基本要求 包括:①具有良好的电导率和优选的晶向,以提供铜电镀的电流并控制电镀铜的晶向取向, 提高电导率、降低应力、提高可靠性。②保证连续性,种子层必须足够薄,以避免在高深孔结构上沉积时的表面凸起和外悬,防止产生空洞;但是种子层又不能太薄,以保证连续性和较低的电阻。③较低的应力水平,当种子层为拉应力时,容易造成种子层的不连续,对可靠性有较大影响。种子层材料主要是 PVD 沉积的铜,也有采用 CVD 或 ALD 沉积的 Co 或 Ru。

3.1.2 TSV 的材料体系和制造技术

TSV 主要以 SiO₂ 为介质层,以 Ta/TaN 或 Ti/TiN 作为粘附层和扩散阻挡层,采用溅 射铜作为种子层,最后通过电镀方式填充导体铜柱。图 3-3 为典型的 TSV 金属化过程。在 深刻蚀以后,需要顺序沉积 SiO₂ 介质层、Ti/TiN 粘附层和扩散阻挡层、铜种子层,然后进 行铜电镀将深孔填充为实心铜导体柱。



TSV 在尺寸和结构方面与 CMOS 的铜互连有显著的区别。CMOS 铜互连的各种问题 均源于互连的截面尺寸小,由此需要解决超薄扩散阻挡层的问题、铜的晶粒散射导致的电阻 率高的问题,以及需要采用低 κ 介质层降低寄生电容等。TSV 直径一般为 3~50μm,高度 为 20~200μm,其特点是尺寸大,但深宽比高达 5:1~10:1 甚至 20:1,超过平面互连近 1 个数量级。较大的直径允许沉积较厚的介质层和扩散阻挡层,一般介质层的厚度在 200nm~1μm,扩散阻挡层的厚度可达 50~200nm,因此无须考虑极限状态下扩散阻挡能力 及铜电阻率和电迁移的问题。然而,高达 10:1 的深宽比使 TSV 内介质层、扩散阻挡层和 种子层的共形沉积较为困难。因此,介质层、扩散阻挡层和种子层的共形沉积是高深宽比 TSV 制造时最重要的考虑因素。

3.1.2.1 TSV 介质层

TSV 的介质层位于导体铜柱和硅基底之间,用于将 TSV 与基底绝缘。TSV 的尺寸较大、介质层的功能单一,因此 TSV 的介质层材料的选择较为单一,通常以 SiO₂ 为主。尽管 功能和材料都比较简单,但是介质层对 TSV 的性能和可靠性极为重要。TSV 介质层最大 的难点是高深宽比结构内 SiO₂ 的共形沉积。SiO₂ 介质层的典型厚度一般为 200~500nm, 部分情况可达 1 μ m,要求沉积的共形能力超过 50%,沉积速率大于 100nm/min,残余应力低 于 200MPa,漏电流小于 1nA/cm²,击穿场强超过 5MV/cm^[5]。

介质层厚度的最低要求是在有限共形能力下满足绝缘性的要求,较厚的介质层还有助 于减小 TSV 电容以及 TSV 的 RC 延迟和功耗。TSV 的 RC 延迟与 TSV 电阻关系不大,但 与寄生电容基本呈线性关系^[6]。同时,TSV 的动态功耗(C_{TSV}V²_{DD}f)也与 TSV 的寄生电 容成正比。在给定 TSV 直径的情况下,TSV 的电容与介质层的介电常数成正比,与介质层 的厚度成反比^[7-8]。因此,增大介质层厚度可以减小 TSV 电容,进而减小 RC 延迟和动态功 耗。然而,介质层的厚度也不能过厚。过厚的介质层一方面增大了热应力,另一方面增大了 介质层沉积和背面 CMP 工艺的制造成本,并且进一步增大了小直径 TSV 的深宽比,使扩 散阻挡层沉积更加困难。

介质层完整性对 TSV 的可靠性有显著影响。由于 Bosch 工艺刻蚀的侧壁存在波纹状 起伏,对沉积的 SiO₂ 厚度均匀性产生影响^[9],特别对于直径小、深宽比高的情况,甚至会造 成介质层不连续。由于波纹的高点较为尖锐,SiO₂ 介质层和扩散阻挡层在该点产生应力集 中,在工作过程中应力不断变化,有可能引起介质层与扩散阻挡层局部裂纹和失效,导致短 路、铜扩散和电迁移等可靠性问题^[10-12]。

介质层的应力状态影响 TSV 和晶体管的可靠性。由于铜的热膨胀系数(25×10⁻⁶/K) 与硅和 SiO₂ 的热膨胀系数(2.5×10⁻⁶/K 和 0.5×10⁻⁶/K)的差距较大,TSV 铜柱在受热 时体积膨胀远超过基底的膨胀,导致硅基底、介质层与铜柱都会受到对方的挤压和限制。这 种热应力使基底处于较高的应力状态下,特别是接近基底表面的区域更加显著,多数情况下 铜柱与表面相交处的介质层是全局最大应力,可能造成硅和介质层碎裂^[13-14]。即使应力没 有严重到使结构碎裂,也会导致晶体管的迁移率变化和参数偏移。

TSV的SiO₂介质层可以使用多种方式沉积,但需要具有工艺兼容性和低应力。热氧化的SiO₂在高温下生长,具有最佳的绝缘能力和优异的共形能力,但是热氧化的高温使其只适合于FEOL方案或者无源插入层。在MEOL和BEOL方案中,为了兼容CMOS器件和互连,整个TSV制造和键合过程的最高温度必须低于450℃。中低温的CVD是MEOL和BEOL方案中制造SiO₂介质层的主要方法,如次常压化学气相沉积(SACVD)、等离子体增强化学气相沉积(PECVD)和原子层沉积(ALD)等。对于5:1以下的中低深宽比,SiO₂介质层可以采用PECVD沉积,在沉积效率、共形能力和介电性质等方面能够满足TSV的要求。对于超过5:1的高深宽比,一般采用共形能力更强的SACVD或ALD技术。ALD尽管共形能力极佳,但是沉积的SiO₂的介电性质一般、生产效率很低。

除 SiO₂ 以外,TSV 的介质层材料还包括 SiN、Al₃O₂、高分子材料和空气介质层等。氮 化硅作为绝缘材料,自身同时具有一定的抗铜扩散能力,在要求不高的情况下可以同时作为 介质层和扩散阻挡层使用。Al₃O₂ 具有很好的绝缘性,并且可以采用 ALD 沉积,实现极佳 的共形能力,但是生成效率低、成本高。高分子材料具有较好的绝缘能力和共形沉积能力, 并且可以作为铜和硅基底之间的应力缓冲层^[15]。

3.1.2.2 TSV 扩散阻挡层和种子层

TSV 的尺寸较大,允许使用较厚的扩散阻挡层,对扩散阻挡层的电阻率也有所放宽。 TSV 扩散阻挡层沉积的主要考虑因素是高深宽比的共形能力以及与介质层的粘附性能。 另外,扩散阻挡层和粘附层必须要考虑残余应力。薄膜残余应力过大会导致扩散阻挡层因 为内建的应力产生裂纹或颗粒状不连续。薄膜应力包括本征应力和热应力。本征应力来源 于部分原子处于非平衡晶格位置,形成了晶格失配造成应力。压应力的产生原因是一部分 原子聚集在空隙的晶格位置,并从这些原子向低能量晶格位置扩展;而拉应力是部分晶格 位置缺少原子引起的。热应力是由于多数金属的热膨胀系数都比硅和介质层的热膨胀系数 更大,沉积的薄膜冷却到室温以后,薄膜收缩更加显著,造成沉积薄膜自然就产生拉应力存在。 CMOS 中广泛应用的粘附层和扩散阻挡层如 TaN/Ta、Ti/TiN 和 Ti/TiW 等,其制造 方法、性能和可靠性体系方面已经相当成熟,因此也是 TSV 粘附层和扩散阻挡层的首选。 Ti 阻挡层近年来受到广泛的重视,原因是 Ti 具有更小的薄膜应力和更低的制造成本。 TSV 的粘附层和扩散阻挡层可以采用 PVD、CVD 或 ALD 等方法沉积,如 PVD 沉积的 Ta、 TaN、TiN 和 W_xN,采用碘或氯基气体 CVD 或金属有机物化学气相沉积(MOCVD)沉积的 TiN,以及采用溴化物 CVD 沉积的 Ta 和 TaN 等。目前工业界广泛采用离子化物理气相沉 积(iPVD)技术沉积粘附层和扩散阻挡层,具有效率高、成本低和共形能力较高等优点。由 于 PVD 固有的溅射束流的直线性,以及金属原子在基底表面二次迁移能力低的特性,导致 PVD 的共形能力较差。

TSV 较大的直径对种子层的厚度要求有所降低,种子层的厚度一般为 100~200nm,主要的难点同样是沉积方法的共形能力。不连续的种子层会导致 TSV 底部无法电镀而出现 空洞^[16]。尽管有报道直接在 TiN 表面电镀铜填充 TSV^[17],但是量产工艺仍需要铜种子层 以获得稳定的电镀效果和晶粒分布。

目前的量产设备通常将扩散阻挡层和铜种子层沉积的功能集成在一台设备中,如 Applied Endura 可以实现 TaN 扩散阻挡层和 Cu 种子层的 iPVD 沉积,SPTS 的 Versalis 针 对高深宽比 TSV 应用,不仅具有 iPVD 沉积 Ti/TiN 扩散阻挡层和 Cu 种子层的功能,还提 供 MOCVD 沉积 TiN 的功能。

3.2 薄膜沉积技术

常用的薄膜沉积方法可以分为物理气相沉积(PVD)和化学气相沉积(CVD),前者包括

蒸发和溅射,后者包括 PECVD、MOCVD 和 ALD 等。PVD 是利用外界能量把被沉积的靶材从固态变 为气态,并再变成固态沉积在基底的过程。PVD 沉 积速率快、基底温度低、薄膜稳定性好,但是共形能力 差,如图 3-4 所示^[18]。CVD 是利用化学反应将固态 反应产物沉积在衬底的过程,反应温度较高,并且依 靠气体扩散实现质量输运,有利于深孔内部的反应物 输运。此外,反应物分子吸附到基底表面后有一定的 再分布能力,沉积薄膜的共形能力较好,有利于在高 深宽比的盲孔内沉积介质层。



3.2.1 物理气相沉积

PVD可以沉积多种金属和非金属材料。纯金属溅射时,PVD只有物质相变而没有化 学反应。金属化合物溅射时,经常采用反应溅射,即通过靶材提供的金属原子与反应物气体 或等离子体通过化学反应形成化合物。常用反应溅射沉积的金属化合物包括:氧化物如 Al₂O₃、In₂O₃、SnO₂,氮化物如 TaN、TiN、AlN、SiN,碳化物如 TiC、WC,硫化物如 CdS、 CuS、ZnS 等。

3.2.1.1 物理气相沉积基本原理

根据激发靶材的能量来源不同,PVD 可以分为蒸镀和溅射两类。蒸镀是在 10⁻⁶~ 10⁻⁷ Torr 的真空腔内将被沉积材料加热蒸发,逃离材料表面的原子在真空中运动并沉积



图 3-5 蒸镀设备示意图

在基底表面,如图 3-5 所示。蒸镀可以沉 积包括难熔金属在内的多种材料,如铝、 硅、钛、金、铂、铬、玻璃和 SiO₂ 等。蒸镀 常用的加热方法有电阻加热和电子束加 热。电阻加热利用钨坩埚盛放被镀材料, 将其通以强电流使材料熔化和蒸发。其 方法简单,但是加热丝和坩埚容易引起污 染,无法控制合金材料的组分比例。电子 束加热利用聚焦高能电子束轰击加热靶 材,引起局部加热和熔化。其可以避免污 染,但是设备复杂,需要冷却系统并防止

电子轰击靶材料时引起的 X 射线,同时材料表面晶格也可能因为沉积被破坏。电子束加热 的高温点很小,能够熔化的靶材很少,对于大尺寸基底均匀性较差。由于金属相变和化合物 分解等原因,有些靶材只能使用特定的加热方法。

蒸镀速率可达 50~500nm/min。蒸镀薄膜表现为较高的拉应力,金属熔点越高,应力 越大,蒸镀钨和镍时,应力甚至超过 500MPa,可能使薄膜卷曲和剥离。加热基底可以降低 应力。蒸镀具有较强的方向性,大部分挥发的原子是沿着一定的方向沉积到基底上,因此深 槽等结构的内部会因为结构侧壁的阻挡而无法沉积,覆盖均匀性较差。通过旋转基底可以 提高蒸镀的台阶覆盖性。尽管如此,这种方法对深宽比的限制很大,很难在深宽比超过 3:1的 TSV 中应用。

溅射依靠等离子体提供的能量实现原子从靶材的激发,如图 3-6 所示。靶材在真空腔 中作为产生等离子体的一个电极,另一个电极上放置基底。在真空腔内通入氩气等惰性气 体产生离子,离子被电场加速后以很高的能量撞击靶材表面,将原子撞击脱离靶材后沉积在 基底表面。靶材原子脱离靶材表面是依靠离子的动能在靶材表面打开原子键实现的,因此 溅射需要的温度较低。离子轰击的结果与离子的能量和质量有很大关系。离子能量过低 时,入射离子被靶材反射或被吸收,不能打开靶材原子键;能量过高时,入射离子进入靶材 的深度很大,引起靶材深层结构的破坏,但是能够撞击出的原子很少。

脱离靶材的原子数与入射的氩离子数的比值称为产出率。产出率与氩离子的能量和入 射角度有关,如图 3-7 所示^[19-20]。当离子能量为 100~1000eV 时,产出率与能量大体为线 性关系,为 0.5~2。对于多数材料,产出率与离子入射角度为余弦关系,即任意入射角度的 产出率为 90°垂直入射产出率与该角度的余弦值的乘积,图中圆形为任意角度产出率的包 络线。当极板间电压较低时,包络线为圆形,当极板电压较高时,小角度的产出率超过了余 弦关系。也有一些材料如铝的产出率与角度不遵循上述关系,无论多晶铝还是单晶铝,产出 率随角度的变化都非常迅速^[21]。

溅射可以分为直流溅射、射频溅射、磁控溅射和离子化溅射。如图 3-8 所示,直流溅射



图 3-7 靶材原子的产出率与入射离子能量和入射角度的关系

第 3 章

介质层与扩散阻挡层沉积技术

将直流电压施加在上下电极上产生并加速离子。通常采用氩等离子体,溅射靶材作为阴极 基板,施加 2~5kV 的直流负偏压,溅射的基底放在阳极板上,施加正偏压。外电场产生氩 等离子体后,氩离子在鞘层电势的加速下轰击靶材阴极,打击出的靶材原子经过等离子体区 后,沉积在基底表面形成薄膜。



图 3-8 溅射方式

等离子体放电后形成导体,使两极板间的电压施加在鞘层上加速离子。直流等离子体 依靠加速离子轰击靶材产生的二次电子得以维持,但是二次电子的产出率很低,对于大部分 材料只有 1%~10%,即 10~100 个离子才能产生 1 个二次电子。为了使二次电子能够再 经过足够的碰撞以产生足够的离子,极板间距 *d* 和腔体压强 *P* 需要满足 *d*•*P*>0.5cm• Torr 的条件,对于典型的极板间距 10cm 的情况,腔体压强要达到 50mTorr 以上,此时离子 化率约为 0.01%,阴极鞘层厚度为 1~2cm,电流密度为 1mA/cm²,沉积速率在 10nm/min 以下^[22]。压强越高,原子脱离靶材后与 Ar 原子碰撞概率越大,导致溅射速率越低,而反向 溅射越严重。

直流溅射的优点是设备简单,调整参数少;缺点是电压高,并且介质材料靶材聚集氩离 子导致充电,无法溅射介质材料。此外,由于腔体压强大,加速的离子和工作气体之间产生 频繁的碰撞,导致电荷交换和动量转移,因此离子损失很大的能量,外加能量转换为溅射的 比例较低,并且撞击靶材表面的离子和轰击出来的原子具有很宽的能谱。

直流溅射时,被轰击脱离靶材的原子不仅沉积到基底上,还会沉积到腔体侧壁甚至被腔体侧壁反弹后再次沉积到靶材表面。当溅射纯金属时,再次沉积到靶材表面的原子也为纯 金属,不会对靶材产生影响;但对于反应溅射,再次沉积到金属靶材表面的材料可能是化合 物而不再是纯金属。当化合物为介质材料时,沉积到靶材表面的介质材料与金属靶材和等 离子体构成了平板电容,隔离了氩离子形成的直流电源,导致没有离子轰击而出现中毒现 象。如果介质层击穿强度不足以抵抗直流电场,介质层被击穿而释放大量的电荷产生电弧 放电,极大地影响等离子体的稳定性和均匀性。

采用脉冲电源或射频电源(如 13.56MHz)的溅射称为脉冲溅射或射频溅射。其特点是 施加在靶材电极上的电压从直流变为带有负脉冲的交流,如图 3-9 所示^[22-23]。首先对金属 靶材施加-400V的典型电压,加速离子轰击金属靶材并与等离子体中的反应气体结合实 现基底表面的化合物溅射,而再次被沉积到金属靶材的化合物形成介质层,这个介质层收集 低能离子,使其在接触等离子体的上表面充电。充电过程提高了介质层的电势,因此能够到

第 3 童 介

达介质层的离子数量减少,降低了介质层被轰击的程度。随着充电时间延长,介质层的表面 甚至可以达到与所施加的外电压幅值完全相等但极性相反的电势,即+400V,完全排斥离 子。随后,靶材的极性迅速翻转为+100V,与等离子体相接触的介质层的上表面会从 +400V吸收电子而被充电到一100V。当靶材极性再次翻转到一400V时,介质层表面的电 势变为-100V-400V=-500V,能够吸引更强的氩离子流而轰击介质层。采用中等频率 100~250kHz 和占空比 50%~90%的脉冲溅射,可以显著降低电弧的形成,获得低缺陷密 度的介质层沉积。



图 3-9 脉冲和射频溅射

交变电压在正半周期内加速离子轰击靶材实现溅射,但在随后的负半周期内将基底变 为阴极,使正半周期沉积在基底上的薄膜被轰击而脱离基底。解决这一问题的方法是采用 非对称溅射,即正半周期和负半周期并不完全相同,包括电压、周期长度和极板结构。通常 负半周期的时间占比为10%~50%,电压只有正半周期的10%~20%。此外,靶材和基底 分别作为阴极时,二者鞘层电压之比大体正比于二者面积反比的平方,即图 3-8(c)中 V_T/V_s∞(A_s/A_T)²,因此通过增大基底极板面积、减小靶材面积,使正半周期中离子轰击 强度远大于负半周期,从而使靶材的轰击强度远高于基底的轰击强度。

由于负半周期内电子被靶材阳极吸收,中和了正半个周期内靶材上聚集的离子,因此可 以溅射介质材料。射频电压使电子在等离子体区往复运动,增加了与氩原子的碰撞概率,能 够耦合更多的能量,获得更高的等离子体密度。通常射频电压的幅值小于 1kV,远低于直 流溅射。射频溅射的缺点是射频源结构复杂、成本高、匹配难度大。

磁控溅射是利用磁电效应产生的磁约束将电子限制在特定的区域内,以产生更高密度 等离子体的技术,可以在较低的腔体压强下获得更高的沉积速率。如图 3-10 所示,利用外 部永磁体和直流电源在阴极靶材表面产生正交的电场和磁场,电场垂直于阴极表面,磁场平 行于阴极表面。阴极表面附近的电子,在磁场内受到霍尔效应的作用,在阴极表面的运动轨 迹为螺旋线形状,使电子被限制在磁场内,增加了电子与气体的碰撞概率,提高了等离子体 密度。带电粒子在磁场中运动轨迹的半径 r 与磁感应强度 B 和鞘层电压 V_a的关系大体可 以表示为

$$r \approx \frac{1}{B} \sqrt{\frac{2m}{e} V_{\rm d}} \tag{3.1}$$

)

三维集成技术(第2版)



图 3-10 磁控溅射原理



对于常规的100V左右的鞘层电压和100Gs左 右的磁感应强度,电子的轨迹半径约为0.3cm,而 氩离子的轨迹半径约为81cm,因此电子在磁场内 的运动轨迹长度大幅提高。通过磁控方式,可以将 离子化率提高2个数量级,可产生等离子体的腔体 压强降低2个数量级,从而在低腔体压强下获得高 沉积速率,如图3-11所示。常规平板直流磁控溅射 的腔体压强为0.1~1Pa,施加的阴极电压300~ 700V,产生的磁场强度为20~60mT。在上述压强 下,离子的碰撞比例很低,沉积速率只受电源功率

的限制。气体的离子化率约为 0.1%,极板附近的电子密度为 $10^{15} \sim 10^{17} / m^3$,电流密度为 $4 \sim 60 \text{ mA/cm}^2$,沉积速率为 $20 \sim 200 \text{ nm/min}^{[22]}$ 。磁体一般放置在阴极的后面,为了获得更 好的均匀性和靶材利用率,可以通过驱动磁体旋转的方式改变磁场。

当磁控溅射的电源为脉冲电源或射频电源时,分别称为脉冲磁控溅射或射频磁控溅射,结合了射频溅射与磁控溅射的优点。采用电感耦合等离子体磁控溅射和微波放大磁控溅射源,可以通过二次放电获得更高密度的等离子体,电子密度可达 $10^{17} \sim 10^{18} / m^3$ 。当束流中离子数量多于中性原子数量时,称为离子化物理溅射 iPVD^[24]。几乎所有的 iPVD 都可以获得 $10^{18} / m^3$ 以上的电子密度,因此等离子体密度更高,但是电子加热现象显著。近年来出现了高功率脉冲磁控溅射的方法,采用 $0.5 \sim 10 kW / cm^2$ 的峰值功率和 $500 \sim 2000V$ 的电压,但占空比只有 $0.5\% \sim 5\%$,可以产生电流密度为 $3 \sim 5A / cm^2$,脉冲长度为 $30 \sim 100 \mu s$,重复频率为 $50 \sim 5000 Hz$,电子密度高达 $10^{18} \sim 10^{19} / m^3$,对应的电子平均自由程接近 1cm。

溅射采用的腔体压强一般为 0.1~100mTorr,可以在低于 150℃的温度下沉积金属以 及介质材料,能够在 300mm 晶圆甚至更大的表面获得较好的均匀性。通过多靶和多腔设 备,还能够实现良好的清洁和防止氧化。溅射使用的靶材直径一般比晶圆直径大 50%,均 匀性和共形能力远好于蒸镀。溅射沉积的材料与基底材料的结合力较弱,通常需要在溅射 前进行表面处理增强结合力,如利用红外灯加热去除介质层表面吸附的水汽,这对于亲水性 的有机介质材料更为必要;并采用较弱的氩等离子体轰击进行预溅射,去除金属表面的氧 化物和杂质;利用较低偏压在 ICP 中进行预清洗刻蚀,提高对表面介质层的粘附性。

3.2.1.2 共形溅射

尽管溅射相比于蒸镀具有更好的均匀性和共形能力,但是由于溅射原子方向性发射的

特点,结构开口处的到达角度大而底部 的到达角度小,使发射角度较大的原子 在开口形成悬突,溅射薄膜在结构侧壁 处较薄,在底部边缘不连续,如图 3-12 所示。由于溅射的原子是电中性的,难 以通过电磁的方法调整飞行轨迹和方 向,因此常规溅射一般只适用于深宽比 小于 2:1的情况。

提高溅射共形能力有两类方法:

第一类方法是利用特定结构去除



角度较大的原子,如长程溅射和准直溅射,如图 3-13 所示。长程溅射增加阴极到基底的投 射距离,例如,对于 200mm 溅射系统将阴极和基底的距离从 5~7cm 增加到 25~30cm,使 间距与阴极直径相当。当腔体压力足够低(如 0.1mTorr)时,原子的平均自由程很长,在到 达基底前的碰撞和散射可以忽略,原子基本以离开靶材表面的角度持续飞行到基底。因为 靶材直径与靶材到基底间距基本相当,偏离靶材垂直方向 45°以外的原子不会到达基底,改 善了到达原子入射角度的一致性,减小了开口处的到达角,降低了悬突现象。长程溅射适合 深宽比小于 3:1的结构,缺点是溅射速率下降约 30%,并且腔体内壁的沉积速率加快,需 要经常清洗。长程溅射本质上具有方向性,溅射到基底中心的原子来自整个靶材,对称性和 均匀性较好,而基底边缘深槽内部朝靶材方向的沉积速率大于背向靶材方向的沉积速率,对 于中等深宽比结构,这种差异能够达到 100%以上^[25]。如果投射距离进一步加大,需要更 高的分子平均自由程和真空度,超过了溅射设备能够允许的成本条件。



准直溅射是通过在基底上方增加具有一定深宽比的准直器实现的。准直器相当于减小 了溅射腔体的侧壁宽度,使发射角度较大的原子被准直器的侧壁阻挡,只有符合准直器深宽 比的原子能够通过准直器沉积到基底,从而提高溅射的方向性。采用准直器不需要提高投 射距离,对溅射腔体压强没有限制,实现简单。通常准直器的孔径为1cm左右,高度为2~ 5cm,即深宽比为2:1~5:1。由于准直器距离等离子体放电区很近,电子和原子的碰撞温 度很高,早期通常采用冷却的方式降温,增加了设备的复杂程度。目前多采用不锈钢或钛制 造的蜂巢状准直器,不需要冷却;但是大功率、长时间溅射时仍会使准直器温度升高,甚至 超过 500℃。准直器可以过滤大角度发射的原子,对于距离阴极 2cm 并且高度 2cm 的准直 器,当其深宽比为1:1、2:1、3:1和4:1时,只有发射角度小于 14°、7°、5.5°和 3.5°的原 子可以通过准直器^[26]。因此,准直器浪费了大量的原子,能够沉积到晶圆表面的原子只占 逸出原子的 20%~30%,溅射效率很低,如图 3-14 所示^[27]。准直器上会沉积大量的靶材材 料,使其直径减小甚至沉积材料脱落,因此需要经常更换准直器。

尽管上述方法可以在一定程度上控制原子飞行的轨迹,能够实现深宽比为3:1甚至5:1 的溅射,但是都以牺牲溅射速率和提高成本来换取共形能力的。此外,提高基底温度可以改 善原子表面迁移率和共形能力。当基底温度升高到沉积金属熔点的50%以上时,到达基底 表面的金属原子会发生显著的微观表面层流动和再晶化^[28],即回流。回流可以使深槽底部 较厚的材料层流动到底部边缘,提高共形能力。然而,直接在高温基底上沉积金属容易导致 金属团簇为球状结构而不是薄膜,因此高温沉积需要采用两步法。首先在100℃左右的温 度利用准直溅射沉积一层连续的金属薄膜作为种子层,以提高与基底的粘附性并诱导后续 薄膜的晶粒结构; 然后将基底(Al和Cu)温度升高到500℃,利用非准直溅射后续的薄膜。 如果溅射速率较低,沉积的金属原子有足够的时间在高温下产生表面扩散而重新分布。高 温沉积的缺点是会使金属与底层材料热膨胀系数失配引起的应力和翘曲更加恶化。

第二类方法是采用 iPVD 技术^[24],将从靶材逸出的原子进行离子化,然后通过加速电 场控制离子的运动轨迹,使离子按照需要的角度沉积到基底表面。如果加速电场提供的电 势能远大于离子自身的热能,那么离子在加速电场的作用下能够以近乎垂直的角度沉积到 基底表面。如果离子化的比例很高,沉积到基底以金属离子为主,不但方向性可以控制,而 且对靶材的利用率很高,沉积速率较快。产生离子化的方法很多,例如将原子通过电子束或 等离子体。实际上,非 iPVD 的溅射方法,包括电子回旋谐振 ECR 和磁控溅射,都会产生少 量的离子沉积。

图 3-15 为电感耦合提供射频电场实现等离子体的 iPVD 原理图。线圈环绕在腔体侧 壁外部,高度位于靶材和基底之间,与靶材和基底的距离一般为几厘米。线圈通常为 1~3 圈,功率为 1~3kW,射频频率为 1.9MHz 或 13.56MHz,通过匹配使线圈末端的相位比起 始端落后 180°。惰性气体在腔体内产生的等离子体包括两部分:一是由平板电极产生的直



流等离子体,由磁控控制在阴极靶材附近,轰击靶材释放金属原子;二是由电感耦合产生的 射频等离子体,位于阴极和基底之间。从阴极释放的金属原子经过射频等离子体区时,原子 在电子的轰击下离子化。因为氩离子化的能量 15.7eV 远大于金属原子离子化所需的 5~ 7eV,进入射频等离子体区的原子被离子化的比例非常高。如果离子进入了基底表面的鞘 区,就会被鞘层电势加速,以近乎垂直的角度沉积到基底表面;如果离子向阴极鞘区漂移, 就会被磁控管电势加速,高速撞击阴极靶材并轰击出更多的原子。

到达基底表面的逸出原子中,离子化的比例受等离子体密度的影响,而等离子体密度依 赖射频功率和腔体压强。溅射的射频功率是重要优化参数,功率合理增大,可以提高溅射薄 膜的粘附性和共形能力。此外,离子化程度也与原子在射频等离子体区内停留的时间(被电 子碰撞的概率)有关。当腔体压强较低时,逸出原子快速通过射频等离子体区域,离子化程 度较低;当腔体压强较高时,逸出原子与气体分子的碰撞次数增加,通过射频等离子体区域 的时间变长,离子化的概率提高。iPVD的腔体压强通常为15~30mTorr,远高于一般溅射 的腔体压强。沉积到基底表面的离子化的比例相当高,在高腔体压强、高射频功率和较低溅 射速率的情况下可达90%。

得益于上述技术, iPVD 沉积具有良好的均匀 性,目前在 300mm 晶圆上厚度非均匀性小于 5%。 此外, iPVD 具有较好的共形沉积能力,图 3-16 为不 同方法沉积 Ti 薄膜的共形能力^[21]。由于共形能力 的提高, iPVD 在 TSV 内部沉积共形金属薄膜的能 力大大增强^[29],可以在深宽比为 5:1~10:1 的 TSV 内部沉积, 共形能力可达 30%~15%, 被广泛应用于 量产 TSV 中粘附层、扩散阻挡层、电镀种子层的制造。

iPVD 沉积的扩散阻挡层具有良好的扩散阻挡 能力,铜种子层具有很低的电导率,满足 TSV 对扩 散阻挡层和导电能力的要求。表 3-1 为 Oerlikon 的 HIS 系列 iPVD 制造的扩散阻挡层的典型性质。



iPVD 在生产率、耗材成本、灵活性等方面具有很好的优势,是目前中低深宽比 TSV 的主要 沉积方法。对深宽比高于 10:1 的深孔, iPVD 同样会在开口处产生明显的悬突,在孔内产 生底部厚、侧壁薄的情况,甚至导致薄膜不连续。提高共形能力必须提高离子化率,仅通过 增加沉积厚度难以解决,并且表面沉积层过厚会产生较大的应力,需要更长时间的 CMP 去 除表面沉积层,导致更高的成本。在沉积以后,可以通过离子的纯轰击作用,将金属从沟槽 底部通过溅射转移至侧壁并消除突悬,提高共形能力。

材料和深金比	沉积速率/(nm・s ⁻¹)		非均匀性/%		最大台阶	电阻率	薄膜应力
17] 竹十 7日 /木 见 儿	200mm	300mm	200mm	300mm	覆盖率/%	$/(\mu \Omega \cdot cm)$	/MPa
Ti的深宽比10:1	3	2.5	4	6	$>_2$	<70	<500 压应力
α-Ta的深宽比 10:1	3	2.5	4	6	$>_2$	<26	<700 压应力
Cu的深宽比10:1	11	11	6	8	>1	<2.7	<200 拉应力

表 3-1 iPVD 制造的扩散阻挡层典型性质

3.2.1.3 薄膜应力

溅射薄膜一般存在残余应力,包括外部应力、热应力和本征应力。外部应力是薄膜与环境因素作用的结果,如吸附水气导致的应力;热应力是薄膜和基底的热膨胀系数不同,以及 溅射温度与室温的温差造成的膨胀程度不同而导致的;本征应力是沉积过程中晶体缺陷的 累积效应造成的。硬质高熔点材料(如钽),在低温下沉积时固有应力往往超过热应力;低 硬度、低熔点材料(如铝),原子的体扩散使本征应力得到松弛,热应力往往占主导地位^[30]。

本征应力由沉积的晶粒或晶格形状、结构、密度、缺陷等决定。粒子的能量是导致金属 溅射产生本征压应力的重要因素,腔体压强、偏置电压以及基底晶向和温度等都会影响粒子 的能量^[31]。对于任何一种金属,溅射都存在本征应力为零的转变腔体压强,如图 3-17 所 示^[31]。当腔体压强低于转变值时,被溅射原子的碰撞少,以更高的动量和垂直角度到达基 底表面,薄膜致密,溅射表现为压应力。当腔体压强高于过渡值时,金属表现为拉应力,并且 拉应力出现极大值。这是由于再溅射氧基污染物(容易产生压应力)和微孔湮灭同时发生, 拉应力增加,但是当压强更大导致被溅射原子到达表面时其动量因碰撞而大部分损失时,沉 积到表面的原子间相互作用减弱,使应力趋于零。对于重金属(如 W),由于溅射过程中使 重金属原子散射并获取能量需要更多的氩离子,其过渡腔体压强高于轻金属(如 Ti)。采用 平板射频电极沉积 Mo 厚度为 280~350nm 时,偏置电压对本征应力的影响与腔体压强的 影响有类似的关系^[32]。由于偏置电压影响粒子轰击原子的动量和角度,影响原子的动量和 角度,因此其影响结果与腔体压强类似。



图 3-17 残余应力的影响因素

3.2.2 化学气相沉积

化学气相沉积是应用最为广泛的介质薄膜沉积技术。CVD 通过将两种或两种以上的 反应气体导入反应腔内,由一定的温度或等离子体提供能量,使反应气体之间发生化学反 应,形成固态薄膜沉积到基底表面。CVD 适用于大多数非金属、多数金属和金属合金薄膜, 如多晶硅、二氧化硅、氮化硅、铜、钨、钛等,可以得到比较好的共形能力和均匀性。

3.2.2.1 化学气相沉积的反应过程

图 3-18 以 SiH₂Cl₂ 和 H₂ 反应沉积非晶硅为例,说明典型 CVD 的反应过程。CVD 的 过程如下:①反应物输运:反应气体以及载气进入反应腔内部,部分反应气体在高温下分 解,如 SiH₂Cl₂ 分解为 SiCl₂ 和 H₂。②反应物扩散:基底表面的气流为静止层,反应物气体 无法通过对流到达基底表面,只能依靠浓度梯度形成的扩散,使气体分子通过静止层达到基 底表面。③反应物吸附:反应物分子通过物理或者化学吸附,吸附在基底表面。④表面迁 移:在温度的促进下,吸附在基底表面的反应物分子会发生迁移形成再分布。⑤化学反应: 通过等离子体或者高温提供的能量,反应物分子之间在基底表面发生化学反应,形成固态反 应产物沉积在基底表面,如 H₂ 与 SiCl₂ 反应生成固态 Si 和气态 HCl。⑥固态沉积和反应 副产物扩散:固态产物与基底原子形成化学键沉积在基底表面,反应副产物中的气体通过 扩散离开基底表面,挥发到反应腔体中,通过排气系统排出腔体。



图 3-18 CVD 反应过程原理

决定 CVD 反应速率的因素主要是②反应物扩散过程和⑤化学反应过程。反应物气体 分子通过浓度梯度扩散到基底表面,该过程由气体分子的扩散速率决定。影响扩散速率的 因素包括浓度梯度(气体浓度)、分子的扩散系数以及表面静止层的厚度。增大反应气体流 量,提高浓度差;提高温度,增大扩散系数;降低反应腔压强,减小静止层厚度,提高扩散速 率。化学反应过程的影响因素包括气体分子种类以及基底的温度等。在给定气体分子种类 的情况下,提高温度可以显著提高化学反应速率。

当基底温度较高、反应物的化学反应足够快时,所有输运到基底表面的反应物分子都即 时进行了化学反应,此时 CVD 的速率主要由反应物的扩散输运能力决定。增大气体流速 和腔体压强可以提高 CVD 沉积速率;但是过高的腔体压强使静止层变厚,并且使气体分子 会出现成核现象,导致沉积速率反而下降。当基底温度较低时,扩散输运到基底表面的反应 物超过了化学反应的消耗量,CVD 速率主要由化学反应决定。通常情况下,CVD 的过程是 由反应物扩散输运决定的。

按照反应室压强和外部能量等可以将 CVD 分为 LPCVD、APCVD、SACVD、UHCVD、 PECVD、HDPCVD 及 MOCVD 等。CVD 沉积的薄膜的性质差异很大,与所采用的 CVD 种类和反应气体种类有关,同时也受到反应腔形状、气体流量、气体路径、气体的比率、反应 腔压强、基底温度等因素的影响。表 3-2 为常用 CVD 技术的特性比较。

沉积方法	压强	高温(600	℃以上)	中低温(400℃)		
		共形能力	介电性质	共形能力	介电性质	
热氧化	低压	极佳	极佳	—		
LPCVD	低于 10Torr	较好	较好	较差	一般	

表 3-2 常用 CVD 方法的性能

133

第3章介

质

层与扩散阻挡层沉积技

术

续表

波和卡油	с ч	高温(60)	0℃以上)	中低温(400℃)		
儿你刀店	止 浊	出 共形能力	介电性质	共形能力	介电性质	
SACVD	低于常压	好	较好	好	一般	
APCVD	常压	好	较好	好	较差	
HPCVD	高压	好	较好	好	较差	
PECVD	低压		—	较差	较差	

3.2.2.2 影响共形能力的因素

尽管都属于 CVD 的范畴,但是不同的腔体压强、不同的反应温度和不同的原理使各种 CVD 在共形能力方面有较大差异。图 3-19 为共形能力随沉积速率有效常数 K_{eff} 的变化关



系^[33]。影响共形能力的因素有反应方法、气体种类、反应温度和表面结构等。在反应方法确定的情况下,气体的表面迁移率和反应物的到达角都会影响共形能力。影响表面迁移率的因素有前驱体类型、基底温度和基底材料等。不同的反应前驱体和基底材料具有不同的粘附系数和表面能,而基底温度影响气体分子的扩散和再分布特性。反应物的到达角受结构的影响,使不同位置的反应物浓度产生差异,造成沉积的非均匀性。一般而言,反应气体的表面粘附系数越低、腔体温度越高、腔体压强越小,其共形能力越好。

反应气体前驱体的表面迁移率取决于表面吸附能力,一般用粘附系数描述,如表 3-3 所 列。粘附系数越大,气体分子在固体表面的迁移率和再分布能力越低。分子在基底表面吸 附包括物理吸附和化学吸附两类。物理吸附是依靠原子间弱引力如氢键或范德华力形成的 弱吸附,其结合能低于 0.5eV,容易发生表面迁移,离子轰击和 400℃的温度都会导致显著 的表面迁移和再分布。化学吸附是由吸附原子与基底原子之间形成化学键而产生的强吸 附,其结合能超过 2eV,吸附分子的表面迁移率低,通过约 20eV 的离子轰击能使部分化学 吸附发生表面迁移。

气 体	粘 附 系 数	气 体	粘 附 系 数
SiH_4	$3 \times 10^{-4} \sim 3 \times 10^{-5}$	SiH	0.94
SiH_3	0.04~0.08	TEOS	10^{-3}
SiH_2	0.15	WF_6	10^{-4}

表 3-3 SiH, 粘附系数

在 TSV 内沉积薄膜的厚度均匀性还受到反应物浓度的影响。对于非平整表面,不同的 位置具有不同的反应物输运到达角,到达角越大,反应物的来源越多,浓度越高,沉积速率就 越快,如图 3-20 所示。这种结构导致的非均匀性是影响 TSV 内薄膜厚度均匀性的重要因 素之一。对于高深宽比的 TSV,深孔内部的到达角度很小,反应物向深孔内部和底部的输 运只能依靠从开口位置的长距离扩散,这使深孔内部的反应物浓度与表面相比大幅度降低, 从而导致反应速率的差异,引起 TSV 非共形沉积。



此外,CVD中的化学反应过程属于气相反应还是表面反应,对沉积的均匀性也有重要 的影响。气相反应是反应物分子尚未到达基底前就发生了部分反应,将固态反应产物沉积 到基底上。由于固态物质分子表面迁移率低,这种反应的共形能力差。表面反应是反应物 到达基底后再发生的反应,由于气体反应物分子较固态反应产物分子有更高的迁移率,表面 反应的共形能力更好。

3.2.2.3 等离子体增强化学气相沉积

等离子体增强化学气相沉积(PECVD)利用低压气体放电形成的等离子体应用于化学 气相沉积。如图 3-21 所示,PECVD采用几百帕以下的低压气体放电形成低温非平衡等离 子体,电离过程主要是快速电子与气体分子碰撞引起,电子的平均热运动能量和温度都远高 于质量更大的分子、原子、离子和自由基。多数 PECVD 是典型的冷壁 CVD,反应腔体不加 热,依靠钨卤灯等对基底快速加热;反应完成后在真空腔中主要靠辐射散热降温,在腔体通 入惰性气体可以提高降温速度。





PECVD 与常规 CVD 相比有以下优点:①借助等离子体中高化学活性基团,可以将反应温度降低到 400℃以下。如 PECVD 沉积 SiN 的反应温度一般为 300~400℃,沉积 SiO₂的温度为 150~350℃,近年来出现了低于 150℃的沉积工艺。②PECVD 通常在较低的腔体压强下进行,可以提高沉积速率、均匀性和台阶覆盖能力。③PECVD 可获得性能独特的薄膜,沉积的多层结构的生长界面清晰。④适用范围广,可沉积多种金属、非晶态无机材料和有机聚合物薄膜。

PECVD 借助低温等离子体产生高化学活性的分子团,能够在较低的温度下完成原本高温才能激发的化学反应。反应物气体形成的等离子体中有大量的自由基,自由基带有悬挂键,具有极强的化学活性,在低温下也极易发生化学反应。如 SiH₄ 的等离子体中包含SiH₃、SiH₂、SiH等自由基、离子和各种激发态。离子对基底表面的轰击产生局部加热效应,进一步促进了化学反应。PECVD产生的成分可能是非平衡的独特成分,其形成已不再受平衡动力学的限制。PECVD 与高温 CVD 的化学反应热力学原理不同,在等离子体中, 气体分子的解离是非选择性的,因此 PECVD 沉积的薄膜多数是非晶态的。

常规原位 PECVD 中,等离子体在衬底的上方产生,这种结构有两个明显的缺点,一是 等离子体的成分难以控制,二是等离子体中的离子轰击衬底,这二者对薄膜性质有很大的影 响。将等离子体产生区域远离衬底的方法称为远程等离子体增强 CVD(RPECVD)。远近 的标准取决于激发物质的流速,距离与流速成反比通常为几十厘米。远离衬底产生的等离 子体,只有长寿命自由基才能被输运到衬底表面,而其他成分会湮灭和消失。因此,RPCVD 可以控制薄膜生长所需的特定自由基,同时避免离子注入引起的衬底损伤。从工艺角度来 看,RPECVD 将等离子体的产生与薄膜沉积分离,可以独立地优化每个过程。例如,提高电 源功率可以增大耦合到等离子体的功率以产生更高的自由基密度,但是不会增加入射离子 的总量而损坏衬底。RPECVD 的缺点是在等离子体产生区域内处于激发态的自由基在输 运过程中发生中和、湮灭和消失,因此沉积速率比标准 PECVD 低 1 个数量级。

PECVD的工艺参数对沉积薄膜的性质如介电常数、组分比例、密度和残余应力等有很大的影响。由于工艺参数的种类多、不同参数之间会产生交叉影响,同时部分参数的影响并非单调,因此 PECVD 的工艺优化较为复杂。尽管如此,多数工艺参数对薄膜性质的影响具有一定的趋势。

PECVD 沉积的薄膜存在明显的残余应力,并且受到多个参数的影响,如图 3-22 所示^[34]。所有导致离子轰击增强的因素都会使薄膜生长更加致密,导致压应力增强的趋势,如腔体压强、反应气体流量、电源功率和电极间距等,这些参数主要是通过影响离子对薄膜的轰击程度而影响残余应力的。提高腔体压强或反应气体流量,离子轰击的作用减弱,沉积的原子密度降低,薄膜的拉应力增强;提高电源功率增强离子轰击程度,使沉积薄膜致密化,压应力增强。需要注意的是工艺参数对残余应力的影响并非简单线性的。





PECVD 沉积过程中离子的轰击不仅影响薄膜的残余应力,还可能对衬底造成损伤,为避免这一问题,目前很多设备采用电源接入不同极板的方式对离子进行控制。如图 3-23 所示,射频电源可以接入上基板或承载衬底的下极板,前者称为阳极 PECVD,后者称为阴极 PECVD。阳极 PECVD中,射频电源连接上极板将能量耦合到等离子体,由于承载衬底的下极板接地,与等离子体电势的电势差很小,因此对离子的吸引很弱,降低了离子轰击的影响。阴极 PECVD中,射频电源连接下极板,下极板与等离子体之间的电势差等于等离子体电势与自偏压之和,因此对离子加速效果更加显著,离子以很高的能量轰击衬底。阳极 PECVD可以减少离子轰击,但沉积速率比阴极 PECVD低约1个数量级。阴极 PECVD沉积速率快,共形能力好,但离子轰击作用较为显著。



图 3-23 PECVD 结构形式

目前广泛使用的 PECVD 设备都采用双频电 源,其中高频为 13.56MHz 至数百兆赫,低频为 100~350kHz。在高频频率下,等离子体中的离子 无法响应电场的快速变化,在 100Hz 左右的低频 下,离子可以跟上电场的变化并对沉积薄膜产生 轰击作用。离子的轰击可以调整薄膜的应力和密 度,一般情况下轰击越强,薄膜的密度越高、压应 力越大。因此,通过调整高低频的功率可以对薄 膜应力进行调整。图 3-24 为 SiH₄ 沉积 SiO₂ 和 SiN 的薄膜应力受双频比例影响的关系^[35]。随着



高频比例的提高,低频产生的离子轰击减弱,薄膜应力从压应力向拉应力发展。

PECVD 的沉积位置是非选择性的,腔体和电极表面同样会沉积,因此必须周期性地利 用等离子体如 CF₄ 进行清理,以保持工艺稳定并避免沾污。因为沉积温度低,反应过程中 产生的副产物气体和其他气体容易吸附在反应界面,薄膜中残留成分如氢和氮比较多,影响 薄膜的性质。此外,离子轰击容易造成基底材料和薄膜的损伤和缺陷,作为介质层使用时容 易形成缺陷电荷。

3.2.3 金属有机物化学气相沉积

金属有机物化学气相沉积(MOCVD)是一种 CVD 技术,最早由 Rockwell 公司的 Manasevit 等于 1968 年提出,20 世纪 80 年代初进入实用化。MOCVD 能在较低的温度下

137

第3章介

质

《层与扩

散阻挡层沉积技

术

外延沉积高纯度的薄膜,减少了材料的热缺陷和本征杂质含量,能够以原子级的精度控制薄膜的厚度,通过质量流量精确控制化合物的组分和掺杂量。MOCVD是II-V族化合物材料制备的主要方法,广泛应用于半导体、光学器件、气敏元件、超导薄膜、铁电/铁磁薄膜、高介电材料等多种薄膜的制备。



图 3-25 为典型的 MOCVD 系统组成示意 图^[36],系统主要包括反应腔、前驱体输运、载 气输运、蒸发器和相关的控制系统等。 MOCVD利用金属有机化合物作为反应物前 驱体,前驱体从液态气化形成气态,然后被氢 气、氦气、氩气或氮气等载气带入反应腔,通过 热分解后在基底表面与反应气体发生化学反

应,形成高质量的外延层。MOCVD 是一种冷壁 CVD,反应腔体不加热,反应气体和基底都 是加热的高温状态,基底温度通常为 400~1300℃。腔体压强低于或接近大气压,一般为 10mTorr~100Torr,基底可进行 1500r/min 的高速旋转,以提高沉积的均匀性和质量。

MOCVD 的生长原理如图 3-26 所示,生长过程可分为反应物(反应气体和前驱体)输运 和混合、反应物扩散、反应物表面吸附、化学反应、反应产物表面迁移和扩散、反应产物成核 和生长、副产物脱附等几个过程。通常利用氮气等载气将气化的反应物前驱体输运进入反 应腔,前驱体通过扩散经过边界层到达基底表面。含有金属的前驱体分子吸附在基底表面, 在基底高温的作用下前驱体分子裂解,随后在基底表面与还原剂反应,生成金属或金属化合 物。所生成的固态原子在基底上发生表面迁移,并经过成核与生长过程,最终形成固态薄 膜。在给定前驱体和反应气体的情况下,决定 MOCVD 反应性质的因素包括基底温度、气 体流量和反应腔压强,同时反应物混合过程的气相反应、反应物在边界层的扩散或热解,以 及基底表面反应产物的排出等也有重要影响。



图 3-26 MOCVD 的生长原理

MOCVD的反应前驱体在室温下具有较高的纯度,一般为单体,但三甲基胺为二聚体。 通常为金属的烷基、乙基、芳基、羟基衍生物、乙酞、丙酮基以及羟基化合物,如图 3-27 所示。 最常用的是通过脂肪烃或卤代烷与金属反应制备的烷基前驱体,为非极性分子,室温下为液态,一般甲基金属氧化物在 200℃时分解,乙基金属氧化物在 110℃分解。脂环烃类化合物 结构中,碳链组成环状结构,如图中环戊烷结构。芳基化合物前驱体为具有六配位体的苯环 结构,通常利用芳香烃反应制得。乙酰丙酮化合物戊二酮在空气中稳定,易于溶于有机溶 剂,这点比烷基和其他烃氧化物类具有优势。乙酰丙酮化合物通过金属与乙酰丙酮反应制 备,是常用的催化剂,并在 CVD 沉积金属方面有应用,如超导材料钇钡铜氧的沉积。前驱体对 MOCVD 的生长具有决定性作用,反应参数随前驱体而改变。



表 3-4 和表 3-5 列出常用烷基前驱体和乙酰丙酮酸前驱体。多数前驱体在室温下是稳定的,但具有挥发性,且在一定温度下易于热分解。多数前驱体化合物具有强烈的反应活性,特别是低级烷基,通常能与氧产生强烈的反应。很多金属氧化物前驱体具有强烈的毒性,并且遇水会产生爆炸。

化合物	分子式	类型	熔点/℃	沸点/℃	蒸气压/mmHg
三甲基铝	$(CH_3)_3$ Al	烷基	15	126	8.4@0℃
三乙基铝	$(C_2 H_5)_3 Al$	烷基	-58	194	
三丁基铝	$(C_4 H_9)_3 Al$	烷基	4	130	
二异丁基氢化铝	$(C_4 H_9)_2 AlH$	烷基	-70	118	
三甲基砷	$(CH_3)_3$ As	烷基			238@20°C
二乙基砷	$(C_2 H_5)_2 As H_2$	烷基			0.8@8°C
二乙基铍	$(C_2 H_5)_2 B$	烷基	12	194	
二苯基铍	$(C_6 H_5)_2 Be$	烷基			
二甲基镉	$(CH_3)_2Cd$	烷基	4	105	28@20°C
庚二酮酸铯	$(TMHD)_4Ce$	烷基	250(dec.)		0.05@130
三甲基镓	$(CH_3)_3Ga$	烷基	-15	5	64@0°C
三乙基镓	$(C_2 H_5)_3 Ga$	烷基	-82	143	18@48℃
二甲基汞	$(CH_3)_3 Hg$	烷基	96		
环戊二烯基汞	$(C_5 H_5)_2 Hg$	环状			
三甲基铟	$(CH_3)_3$ In	烷基	88	134	1.7@20℃
二甲基铟	$(C_2 H_5)_3 In$	烷基	-32	184	3@53℃
二乙基镁	$(C_2 H_5)_2 Mg$	烷基			
环戊二烯基镁	$(C_5 H_5)_2 Mg$	环状	176		
叔丁基膦	$(C_4 H_9) PH_2$	烷基			285@23℃
二乙基膦	$(C_2 H_5)_3 P$	烷基			10.8@20℃
四甲基铅	$(CH_3)_4 Pb$	烷基			
四乙基铅	$(C_2 H_5)_4 Pb$	烷基			
二乙基硫	$(C_2 H_5)_2 S$	烷基			

表 3-4 常用烷基前驱体

139

第3章

介质层与扩散阻挡层沉积技术

三维集成技术(第2版)

续表

1	化 合 物	分子式	类	型	熔点/℃	沸点/℃	蒸气压	/mmHg
三目	甲基锑	$(CH_3)_3$ Sb	烷基	甚				
三目	甲基锡	$(CH_3)_3 Sn$	烷基	表				
环质	戈二烯基锡	$(C_5 H_5)_2 Sn$	环壮	犬				
<u> </u>	乙基碲	$(C_2 H_5)_2 Te$	烷基	ŧ			7@	20℃
四目	甲基胺钛	$\left[N(CH_3)_2 \right]_4$	烷基	表				
二目	甲基锌	$(CH_3)_2 Zn$	烷基	表	-42	46	1240	@0°C
<u> </u>	乙基锌	$(C_2 H_5)_2 Z$	烷基	表	-28	118	6.40	@20℃
		表 3-5	常用乙	酰丙酮	酸前驱体			
金属	分子式	形态	熔点/℃	金属	分子	式	形 态	熔点/℃
钡	$\operatorname{Ba}(\operatorname{C}_5\operatorname{H}_7\operatorname{O}_2)_2$	晶体	>320	钕	$Nd(C_5 H_7)$	O ₂) ₃	粉色粉末	150
铍	$\operatorname{Be}(\operatorname{C}_5\operatorname{H}_7\operatorname{O}_2)_2$	白色晶体	108	镍	$Ni(C_5 H_7 C_5)$) ₂) ₂	粉末	238
钙	$Ca(C_5 H_7 O_2)_2$	白色晶体	175dec.	钯	$Pd(C_5H_7)$	$(2)_2)_2$	橙色针状	210
铯	$Ce(C_5 H_7 O_2)_3$	黄色晶体	131	铂	$Pt(C_5 H_7 C$	$()_2)_2$	黄色针状	
铬	$\operatorname{Cr}(\operatorname{C}_{5}\operatorname{H}_{7}\operatorname{O}_{2})_{3}$	紫色晶体	214	镨	$Pr(C_5 H_7 C_5)$	$(2)_{2})_{3}$	粉末	
钴	$Co(C_5 H_7 O_2)_3$	绿色粉末	240	铑	$Rh(C_5 H_7)$	O ₃) ₃	黄色晶体	
铜	$Cu(C_5 H_7 O_2)_2$	蓝色晶体	230(s)	钐	$Sm(C_5 H_7)$	$O_2)_3$	粉末	146
镝	$Dy(C_5 H_7 O_2)_3$	粉末		钪	$Sc(C_5H_7C)$	$(2)_{2})_{3}$	粉末	187
铒	$\operatorname{Er}(\operatorname{C}_{5}\operatorname{H}_{7}\operatorname{O}_{2})_{3}$	粉末		银	$\operatorname{AgC}_{5}\operatorname{H}_{7}\operatorname{C}$	2	晶体	
钆	$Gd(C_5 H_7 O_2)_3$	粉末	143	锶	$\operatorname{Sr}(\operatorname{C}_5\operatorname{H}_7\operatorname{C}$) ₂) ₂	晶体	220
铟	$In(C_5 H_7 O_2)_3$	奶油色粉末	186	铽	$Tb(C_5H_7)$	$(O_2)_3$	粉末	
铱	$Ir(C_5 H_7 O_2)_3$	橙色晶体		钍	$Th(C_5 H_7)$	$(O_2)_4$	晶体	171(s)
铁	$\operatorname{Fe}(\operatorname{C}_{5}\operatorname{H}_{7}\operatorname{O}_{2})_{3}$	橙色粉末	179	铥	$Tm(C_5H_7)$	$O_2)_3$	粉末	
镧	$La(C_5 H_7 O_2)_3$	粉末		钒	$V(C_5 H_7 C)$	2) ₃	粉末	
铅	$Pb(C_5 H_7 O_2)_2$	晶体		镱	$Yb(C_5 H_7)$	O ₂) ₃	粉末	
锂	$\operatorname{LiC}_5\operatorname{H}_7\operatorname{O}_2$	晶体	ca 250	钇	$Y(C_5 H_7 O$	2) ₃	粉末	
镥	$Lu(C_5 H_7 O_2)_3$	粉末		锌	$Zn(C_5 H_7 G$	$(2)_2)_2$	针状	138(s)
镁	$Mg(C_5 H_7 O_2)_2$	粉末	dec.	锴	$\operatorname{Zr}(\operatorname{C}_{5}\operatorname{H}_{7}\operatorname{C}$	$(2)_{2})_{4}$	白色晶体	172
锰	$Mn(C_5 H_7 O_2)_2$	浅黄色晶体	180					

MOCVD 的优点是反应温度较低、生长温度范围较宽,反应前驱体以气态进入反应室容易实现流量的精确控制,并能通过稀释载气控制生长速率,适用几乎所有化合物和合金半导体,广泛应用介质层、金属和化合物的沉积。MOCVD 的沉积速率较高,但是对薄膜厚度控制精度下降,一般用于 50nm 以上的厚度沉积。MOCVD 的共形能力较好,一般认为当深宽比达到 10:1时,MOCVD 的共形能力下降到 20%^[37];但也有研究表明,在 10µm×200µm 的盲孔内沉积 TiN 的共形能力接近 30%。

目前 Structured Materials、Taiyo Nippon-Sanso、Valence Process、Samco 等厂商提供 科研用 MOCVD 系统, Veeco Turbodisc(收购 Emcore 的 MOCVD)和 Aixtron 占据量产设 备 90%以上的市场份额。MOCVD 设备的关键是保证材料生长的均匀性和重复性,不同厂 家的 MOCVD 设备的主要的区别是反应室结构。MOCVD 的缺点是设备昂贵,所使用的有 机金属物反应源(如 PH₃、AsH₃、H₂S)以及一些金属氧化物源等多数具有毒性,一些功能 金属氧化物制备蒸气压高、热稳定性好的前驱体比较困难,价格昂贵;可以沉积的材料种类 受到反应前驱体种类的限制,在制造铜种子层方面仍未有较好的方法。

3.2.4 原子层沉积

原子层沉积(ALD)是一种外延生长技术,1974年由芬兰物理学家 T. Suntola(Picosun 的创始人)发明,20世纪90年代后期逐渐完善。与 MOCVD类似,ALD 也是向加热的基底 表面通入气态反应物前驱体;与 MOCVD 连续混合地通入所有反应物前驱体不同,ALD 顺 序间隔地通入不同反应物前驱体,通过吸附与反应两个分离的过程实现自限制的薄膜沉积。 在 CVD 和 MOCVD 等连续反应模式中,薄膜沉积速率与反应物的类型、输运速率以及反应 动力学有关,反应物输运速率快的位置沉积速率快,导致沉积速率与衬底的材料特性以及结 构有关。ALD 采用反应物分别输运的方式,通过饱和吸附的方式使所有位置只吸附单层反 应物,反应物的浓度与输运速率、衬底材料和结构无关,以此实现绝对均匀的沉积速率。

ALD 可以沉积多种金属、氧化物、氮化物、碳化物等,广泛应用于高 κ 栅介质、扩散阻挡 层、磁头以及 DRAM 的电容介质层沉积等领域。2007 年 Intel 发布的 45nm 处理器中采用 ALD 制造 HfO₂ 高 κ 栅介质,22nm 技术节点以后 CMOS 工艺广泛采用 ALD 沉积高 κ 金属栅^[38-40]。2010 年左右引入的自对准双次和四次曝光技术,利用 ALD 在光刻胶表面沉积 高深宽比的 SiO₂等材料,进一步促进了 ALD 的低成本化和量产应用。目前,CMOS 工艺 中高 κ 金属栅和多次曝光已经是量产标准工艺。2019 年,ALD 设备市场超过 12 亿美元,最大的应用是自对准曝光^[41],主要设备供应商包括 Applied Materials、ASM、Beneq、 CambridgeNanoTech、Oxford、东京电子、Picosun、MKS等。

尽管 ALD 独特的生长方式对前驱体要求很高,近年来前驱体材料的快速发展使 ALD 能够沉积的材料种类越来越多,已经完全能够满足 TSV 的需求。ALD 既可以沉积介质层 (如 Al₂O₃和 SiO₂),也可以沉积扩散阻挡层(如 TiN 和 TaN),还可以沉积电镀种子层(如 Cu、NiB 和 Ru)。ALD 的优点是可以在纳米范围内精确控制薄膜的厚度,并且在高深宽比 结构内具有极佳的共形能力。总体上,ALD 沉积化合物特别是氧化物和氮化物(如 SiO₂、 Al₂O₃、HfO₂、TiO₂、ZnO,以及 TiN、TaN、WN、SiN 等)取得了巨大成功,但是在纯金属沉 积(如铜)方面进展仍不够满意。

3.2.4.1 ALD 原理

ALD 是一种自限制的化学沉积过程,通过顺序交替将反应物引入反应腔体,选择适当的沉积条件形成饱和反应完成一个生长周期,每个周期沉积单层原子膜。通过多次循环相同的周期实现薄膜沉积,并对沉积厚度精确控制。单周期内,ALD 的基本过程如图 3-28 所示。将第一种反应物前驱体通入反应室并化学吸附在基底上,直至完全覆盖基底表面形成一层致密的单层膜,达到吸附饱和而不能再吸附前驱体;导入惰性气体或利用真空将多余的反应物前驱体排出清空,只剩下基底表面的单层膜;将第二种反应物前驱体导入反应室,使之与吸附在基底上的第一种反应物的单层膜发生反应,生成目标化合物的单层饱和薄膜;将剩余的第二种反应物和反应副产物排空完成一次生长周期。

ALD 最大的优点是反应自限制的特性,每个周期生长的薄膜都是相同的,总厚度只与循环次数有关,这与其他 CVD 化学沉积过程中反应速率受到压力、温度、气体流速等多种因素控制不同。由于每个周期只生长单层膜,ALD 具有极佳均匀性和复杂结构表面共形生

三维集成技术(第2版)



长的能力。由于前驱体的沉积过程是表面交换反应而不是热解,ALD的生长温度也比较低。



图 3-29 是采用三甲基铝 (TMA, (CH₃)₃Al) 前驱体沉积 Al₂O₃ 的生长过程。如 图 3-29(a)所示,将反应腔通入 TMA, TMA 扩散到达 Si 基底表面, Si 表面的自然氧化层通 常会吸附水气而形成悬挂的羟基 Si-O-H。如图 3-29(b)所示, TMA 与 Si-O-H 反应, 生成 二甲基铝单层膜(CH₃-Al-CH₃)并释放副产物甲烷,反应方程为 Al(CH₃)₃+Si-O-H→Si-O-Al-(CH₃)₂+CH₄。如图 3-29(c)所示,随着反应的进行, TMA 与基底表面的所有羟基 发生反应, 而由于 TMA 自身之间不发生反应, 因此基底表面最终形成一层饱和的二甲基铝 单层分子膜,反应饱和后通入惰性气体将剩余的 TMA 和反应副产物排出。如图 3-29(d)所 示, 向反应腔内脉冲式通入水蒸气。如图 3-29(e)所示, 水蒸气与基底表面单层膜的悬挂甲 基反应, 形成铝氧桥键 Al-O 以及新的羟基基团, 并形成副产物甲烷, 其中铝氧桥键 Al-O 构 成了产物 Al₂O₃, 而新生成的羟基悬挂键与下一周期的 TMA 反应, 反应过程为 2HO₂ + Si-O-Al-(CH₃)₂→ Si-O-Al(OH)₂+ 2CH₄。如图 3-29(f)所示, 再次利用惰性气体将多余 的水蒸气和甲烷排出, 由于水蒸气不与羟基反应, 基底表面形成了一层理想的单层膜和悬挂







图 3-29 ALD 在硅基底上生长 Al₂O₃ 的过程

反应键。如图 3-29(g)所示,每个生长周期形成单层 Al₂O₃,重复上述过程实现多个周期生长。每个周期生长的 Al₂O₃ 的厚度约为 0.1nm,耗时约为 3s。

ALD 是典型的化学吸附和表面化学反应顺序进行的过程。ALD 是在交互反应过程中的自限制生长,理想情况下,ALD 生长速率为每周期生长单原子层,原子层沉积的唯一表面反应特征降低了化学气相沉积通常对温度、压力和组分的严格要求;但是,ALD 的实际生长行为较为复杂,仍然需要优化参数以准确控制薄膜的厚度并实现优异的共形能力。影响ALD 的参数有反应温度、反应物流量、分压以及反应室压强。

反应温度是控制表面饱和的重要参数之 一,不仅提供反应所需的激活能,还帮助清除 单原子层形成过程中的多余反应物和副产 物。图 3-30 为单原子层形成的温度窗口饱和 曲线。在低温度区,由于温度有限,反应活性 较低,甚至不能满足反应所需的激活能,因此 反应速率较低。此外,低温区容易出现前驱 体凝聚现象,即前驱体不是完全化学吸附而



图 3-30 ALD 工艺窗口和饱和曲线

是部分物理吸附,基底表面会吸附不止一个单层膜,导致局部反应速率提高,无法保证单层 生长。在高温反应区,已经吸附的前驱体可能出现脱附,导致反应速率下降。如果前驱体存 在寄生的 CVD 成分或反应物出现高温分解,会导致反应速率和生长率显著提高。在正常 反应温度区间,ALD 具有恒定的生长速率和自限制的特点,即每周期生长速率不随前驱体 脉冲时间而改变的饱和性,薄膜厚度随 ALD 周期数线性增加。

ALD 的反应物前驱体种类很多,沉积的特性与前驱体的性质有极大的关系^[42]。前驱 体应满足以下要求:①具有一定的挥发性、饱和蒸气压和可重复的气化率;②在反应温度 下具有良好的热稳定性,不发生自身反应或分解;③反应活性高、反应完全,副产物可挥发 且不具有反应活性;④基于生长速率和成核的原因应具有最佳的配合基尺寸。多数前驱体 价格昂贵,但 ALD 具有很高的反应物的使用效率,可在一定程度上补偿反应物的高价格。 表 3-6 列出常用材料沉积所使用的 ALD 前驱体。

薄膜	前驱体	温度/℃	应用
$\mathrm{Al}_2\mathrm{O}_3$	$Al(CH)_3$, H_2O or O_3		高 κ 介质
AlN			
Cu	CuCl,Cu(thd) ₂ or Cu (acac) ₂ 用 H_2 还	$360 \sim 410, 175 \sim 300,$	下法
Cu	原,Cu(hfac) $_2$ xH $_2$ O with CH $_3$ OH	250,203~300	<u> </u> .
HfO_2	$HfCl_4$ or TEMAH, H_2O		高 κ 介质
	MoE MoClor Mo(CO) 田田 还百	$200 \sim 500, 500 \sim 1100,$	
MO	MOF_6 , MOE_5 of MOCCO_6 H H_2 Erk	200~600	
Ni	2 步工艺, NiO 与 O ₃ 反应后 H ₂ 还原		
SiO_2	SiCl ₄ , H ₂ O		介质层
Та	TaCl ₅		扩散阻挡层
	TBTDET NH	260	扩散阻挡层,等离子
1 011	101001,1113	200	体增强沉积

表 3-6 ALD 常用	前躯体
--------------	-----

续表

薄 膜	前驱体	温度/℃	应 用
TaO_2			
Ti	$TiCl_4$, H_2		粘附层,等离子体增 强沉积
TiN	$TiCl_4$ or Til_4 , NH_3	350~400	扩散阻挡层
TiO_2			高κ介质
TiSiN			
W	WF_6 , B_2H_6 or Si_2H_6	300~350	互连钨塞
WN			扩散阻挡层
$WN_x C_y$	WF_6 , NH_3 , TEB(triethylboron)	300~350	
$\rm ZrO_2$	$\rm ZrCl_4$, $\rm H_2O$		高κ介质

ALD 是自限制性的表面饱和反应,对温度和反应物流量的变化不太敏感,沉积的薄膜 具有纯度高、致密、厚度准确等优点。延长前驱体的驻留时间可以提高前驱体吸附的均匀 性,使 ALD 有极高的共形能力,即使对于深宽比高达 100 ÷ 1 的结构也可以获得良好的沉积 均匀性。延长每循环的时间并采用较高的腔体压强可以获得极低的薄膜缺陷,使 ALD 沉 积的扩散阻挡层有较高的可靠性,并且金属电阻率比 PVD 制造的电阻率低 20%左右。多 数 ALD 都可以在 400℃以下完成,具有良好的 CMOS 兼容性。

ALD 的缺点是沉积速率慢、生产效率低。由于每个循环需要耗费数秒到数十秒的时间,但只能生长一层原子,厚度仅为 0.05~0.1nm,因此 ALD 的沉积速率非常慢,只适用于 沉积厚度为 20~50nm 的薄膜,一般只用于纳米级厚度的扩散阻挡层或种子层。因为 ALD 沉积厚度小,占用孔壁比例低,加上极佳的共形能力,ALD 适用于小直径、高深宽比的 TSV。例如 5 μ m×110 μ m 的 TSV 制造中,采用 ALD 沉积 100nm 的 Al₂O₃ 介质层、32nm 的 TaN 扩散阻挡层和 33nm 的 Ru 电镀种子层^[43]获得了良好的效果。随着 TSV 直径减小 到 3 μ m 甚至更低,ALD 将成为主要的沉积方法。通过循环通入 TMA 和 3-叔丁基硅烷醇 基,可以高速沉积非晶 SiO₂ 和 Al₂O₃ 纳米层合薄膜介质层,速率可达每循环 12nm^[44]。

3.2.4.2 PEALD

ALD 可以分为热式 ALD 和等离子体增强 ALD(PEALD)两种。如图 3-31 所示,热式 ALD 反应过程通常需要 O_2 、NH₃或水蒸气等反应气体,在加热的基底(一般为 150~ 350℃)表面依靠高温产生反应。PEALD 是在反应周期中,使用 O_2 、N₂或 H₂等气体或其 组合气体的等离子体,通过自由基的高活性与表面吸附的前驱体进行反应。PEALD 中,自 由基的高反应活性使反应速率有所提高,反应温度得以降低,个别反应甚至可在室温下进 行。PEALD 沉积具有更好的薄膜质量,如更高的密度和更高的击穿电压。PEALD 已经在 DRAM、MIM 和 eDRAM 电介质薄膜等多个领域应用得到应用,是目前主流的 ALD 方法。

PEALD 在反应过程中引入反应气体的等离子体,如 O_2 、 N_2 或 H_2 或混合物的等离子体,取代热式 ALD 中使用的 H_2O 或 NH_3 的配位体的交换反应。PEALD 使用的气体所产生的等离子体,需要具有自限制表面反应的能力,如常用 O_2 或 O_3 沉积氧, N_2 或 NH_3 沉积 氮, H_2 沉积金属,而很少将另外的反应物如 SiH₄ 或 CH₄ 等改变为等离子体进行反应,原





因是这些在 CVD 中常用的等离子体会产生持续而非自限制的原子生长。如果使用 NH₃ 或 H₂O 产生的等离子体,那么可能同时发生 PEALD 和热 ALD 反应。

图 3-32 为几种 PEALD 设备的结构,其中较为典型的是直接 PEALD 和远程 PEALD^[45]。 直接 PEALD 采用上下两个平板电容产生等离子体,能量源为 13.56MHz 的电容耦合射频 源。这种结构中基底放置在极板表面,直接参与等离子体的产生,具有结构简单、性能稳定 等优点,在工业界大量使用。远程 PEALD 的等离子体产生不在基底附近,而是在其他位置 产生后导入基底表面,因此基底不参与等离子体的生成。产生等离子体的能量源包括微波、 电子回旋谐振、电感耦合 ICP 射频源等。由于等离子体的产生与基底无关,因此可以采用 更多的参数控制等离子体,控制更加灵活。

PEALD能够产生种类更多、不依赖于基底温度的反应,适应更广泛的材料和工艺条件,并且薄膜质量好、化学组分控制精确、生长速率快。如图 3-33 所示^[46], PEALD 沉积 Al₂O₃ 的速率比热式 ALD 的速率高很多,特别是在低温时生长速率由反应速率而不是输运决定的阶段。当温度超过 300℃以后,生长速率由输运决定,二者的生长速率基本相同。

第 3 章

介质层与扩散阻挡层沉积技

术



图 3-33 ALD 生长 Al₂O₃

在深宽比为 60:1的 TSV 内利用热式 ALD 沉积的 Al_2O_3 具有极佳的共形能力, TSV 开口处的薄膜厚度为 18nm, 底部的厚度也基本保持 18nm。

PEALD 的主要缺点是由于相对较低的基底温度,共形能力低于热式 ALD,并且容易引起氧化、氮化、复杂界面态等表面损伤^[47]。因此,在对这些比较敏感的应用,如高功率栅介质中,PEALD 尚未被应用。

3.2.5 快速原子层顺序沉积

快速原子层顺序沉积(FAST)是一种综合了 MOCVD 和 ALD 优点的沉积技术,可以用 于介质层、扩散阻挡层和铜种子层的快速共形沉积^[45,48]。这种技术最早由法国 Altatech 开发,2017 年被 Kobus 收购,2018 年 Kobus 被 Plasma-Therm 收购后成为一个产品系列。 FAST 设备基于 MOCVD 的反应腔,带有双通道气体喷淋头,以及脉冲控制的反应气和前 驱体的控制阀,采用反应气体与前驱体发生化学反应生成固态沉积物。

图 3-34 为 FAST 与 MOCVD 和 ALD 导入气体时序的对比。MOCVD 的前驱体浓度 和反应气体浓度在反应过程中均为恒定,且二者同时导入反应腔。ALD 的前驱体和反应气 体都以脉冲的形式导入反应腔,并且在二者之间需要通入清扫气体将反应产物和剩余的反 应物清除干净。FAST 以脉冲的形式将前驱体与反应气体分别顺序导入,但是二者之间不 需要清扫气体。FAST 可以延长脉冲气体持续时间和脉冲重叠时间而实现类 MOCVD 模



图 3-34 气体导入时序

目前已经开发的与 TSV 工艺有关的薄膜沉积方法包括: O_2 等离子体与 TMA 前驱体 三甲基铝反应沉积 Al_2O_3 , O_2 等离子体与 TEOS 沉积 SiO_2 , O_2 等离子体与 NH₃ 沉积 SiN, NH₃ 与 TDEAT 沉积 TiN, 以及 NH₃ 与三(二乙基氨基)叔丁酰胺钽(TBTDET)沉积 TaN 等^[45]。

FAST 的工作原理介于 MOCVD 与 ALD 之间,在沉积速率、厚度控制精度,以及共形能力方面具有优异的性能。图 3-35 为 FAST、PEALD 和 PECVD 沉积 SiO₂ 介质层的共形能力的比较。PEALD 具有优异的共形能力,深宽比即使高达 17:1,其共形能力也能达到 85%以上,但是沉积速率只有 5nm/min。PECVD 的沉积速率高达 500nm/min,但是深宽 比即使只有 8:1,其共形能力也低于 30%,而深宽比为 17:1 结构的共形能力更是只有



图 3-35 FAST 沉积 SiO₂

第3章

介质层与扩散阻挡层沉积技

术

10%。FAST 的沉积速率为 50nm/min,深宽比为 8:1 时共形能力超过 65%,深宽比为 17:1 时共形能力也能保持 30%以上。对于 $10\mu m \times 120\mu m$ 的 TSV,FAST 沉积的 SiO₂ 介 质层在顶部厚度为 200nm 时,底部仍有 95nm。

图 3-36 为 FAST 与 MOCVD 和 ALD 在沉积 TiN 时的特性比较^[45]。沉积速率方面, 气体导入后 MOCVD 经过 12s 的滞后,沉积速率快速上升,直到厚度达到 50nm 后进入 30nm/min 的线性稳定状态。ALD 的沉积速率从第一个周期开始就保持良好的线性,但是 沉积速率只有 3.6nm/min。FAST 具有极小的反应滞后和良好的线性,沉积速率达到 16nm/min。FAST 的最低反应温度为 200°C,接近 ALD 的 180°C,低于 MOCVD 的 250°C。 FAST 沉积的 TiN 的电阻率也接近 ALD,远低于 MOCVD。在共形能力方面,ALD 沉积的 厚度均匀性随深宽比的变化很小,深宽比即使达到 35 : 1,ALD 沉积 20nm 的 TiN 的共形 能力也接近 100%。MOCVD 的共形能力随深宽比快速下降,到 10 : 1 时迅速下降到 30%, 以后下降速率较慢,在 35 : 1 时仍有 20%左右。FAST 的共形能力与深宽比大体呈线性关 系,当深宽比达到 35 : 1 时共形能力仍可达 60%。



采用 Versum 的 Cupraselect 铜前驱体,FAST 可以和氢气反应沉积铜种子层。沉积温 度为 200℃时,铜种子层的沉积速率高达 30nm/min,电阻率约为 5μΩ・cm。当反应温度降 低时,铜种子层的电阻率迅速升高,如图 3-37 所示。对于 10μm×100μm 的 TSV,FAST 沉 积铜种子层的共形能力可达 95%。



3.3 二氧化硅介质层

TSV 深孔侧壁的绝缘介质层通常为 SiO₂,但不同的 TSV 制造顺序所使用的沉积方法 不同。在 FEOL 方案中,制造 TSV 时还没有金属互连线层和器件层,可以采用热氧化法在 侧壁生长均匀致密的 SiO₂ 层,共形能力佳、绝缘效果好、可靠性高。MEOL 和 BEOL 方案 要求 TSV 工艺的温度不能高于 450℃,介质层一般采用 PECVD 或 SACVD 沉积。与高温 热氧化相比,CVD 方法沉积的 SiO₂ 薄膜的致密性较差,击穿场强低,且共形能力有限。不 同方法采用的反应气体种类不同,薄膜性质与沉积方法和工艺参数有直接关系,但总体上温 度越高,质量越好。表 3-7 列出不同方法制备的 SiO₂ 的性能。

方法	PECVD	$SiH_4 + O_2$	TEOS	$SiCl_2H_2 + O_2$	热生长
温度/℃	200	450	700	900	1100
沉积成分	$SiO_{1,9}(H)$	$SiO_2(H)$	SiO_2	SiO_2 (Cl)	SiO_2
共形能力	一般	不好	好	好	极好
热稳定性	损失 H	致密化	稳定	损失 Cl	极好
密度/(g•cm ⁻³)	2.3	2.1	2.2	2.2	2.2
折射率	1.47	1.44	1.46	1.46	1.46
应力/MPa	$-300 \sim 300$	300	-100	-300	-300
介电强度/($MV \cdot cm^{-1}$)	3~6	8	10	10	10
刻蚀速率/(nm・min ⁻¹)	40	6	2	2	4/1 2
$H_2O: HF = 100:1$	40	0	3	3	510

表 3-7 不同方法制备的 SiO₂ 的性能

由于热氧化温度高、反应气体单一(氧气),生长的 SiO₂ 介质层在厚度均匀性、致密度、 表面粗糙度以及击穿场强等方面都优于 CVD 法。热氧化具有很好的共形能力,1000℃热 氧化的共形能力可达 85%。热氧化的主要缺点是需要高温过程并存在较大的残余应力。 通常热氧化需要在 950℃甚至更高的温度,只能用于 FEOL 方案。由于反应温度高、薄膜致 密,热氧化 SiO₂ 与基底热膨胀系数失配引起的残余应力较大,通常可达 400MPa 以上。除 热氧以外,较高温度的沉积方法还包括利用 APCVD 或 LPCVD 通过硅烷(SiH₄)和氧气在 500℃左右反应,或者用 LPCVD 在 650~750℃热解 TEOS,都具有很好的共形能力。 第3章

介质层与扩散阻挡层沉积技

术

低温 CVD 法沉积 TSV 介质层的主要方法包括 SACVD 和 PECVD。SACVD 最常用 的反应气体为正硅酸乙酯(分子式 Si(OC₂H₅)₄, TEOS)和 O₃,所沉积的 SiO₂ 薄膜厚度均 匀、共形能力好、表面粗糙度低、残余应力小,适用于高深宽比 TSV。SACVD 的缺点是反应 温度较高且 SiO₂ 吸水性很强;另外,击穿场强 3.6MV/cm 仅为热氧化 SiO₂ 薄膜的 15%左 右,尽管能够满足 TSV 的需求,但是比 PECVD TEOS 薄膜低约 30%,而漏电流高约 50%。 PECVD 常用的反应气体为 TEOS 或硅烷。PECVD 的沉积温度低,但共形能力较差,量产 中一般用于在 SACVD 的介质层的表面沉积防水钝化层。

3.3.1 等离子体增强化学气相沉积

等离子体增强化学气相沉积 SiO₂ 的常用气体为 SiH₄ + N₂O 或 TEOS + O₂,其所沉积 的 SiO₂ 薄膜为无定形结构。通入 PH₃ 和 B₂H₆ 可实现磷或硼的掺杂,获得硼硅玻璃 (BSG)或磷硅玻璃(PSG)。PECVD 的优点是沉积温度低,但是共形能力一般,适用于深宽 比小于 5:1 的 TSV。

3.3.1.1 $SiH_4 + N_2O$

如图 3-38 所示,硅烷分子具有完美的对称结构,既不发生物理吸附也不发生化学吸附,



图 3-38 硅烷分子式和结构

具有极低的表面粘附系数和极高的表面迁移率。 SiH₄在高温和等离子体的作用下,Si-H 键被打 断生成SiH₃、SiH₂、SiH、H和H₂等中性自由基 和分子参与反应。由于这些分子具有未饱和的 悬挂键,具有很强的化学活性,因此PECVD所需 的反应温度较低。但是SiH₄的这些分解产物很 容易和表面产生强化学吸附,表面迁移率很低, 因此采用SiH₄沉积SiO₂的共形能力较差。此

外,SiH₄ 在等离子体中还会生成 SiH³⁺、SiH²⁺、SiH⁺、H⁺和 Si₂H₂⁺离子,离子在电场的 作用下轰击基底,对沉积薄膜的应力有很大影响。

采用 SiH₄+N₂O 的 PECVD 沉积 SiO₂ 时,利用 SiH₄ 提供 SiO₂ 所需的 Si 原子,利用 N₂O 作为氧化剂,通过氧化反应获得 SiO₂。以氧气作为氧化剂与 SiH₄ 的反应过于剧烈不 易控制,并且易产生粉尘状产物。SiH₄+N₂O 的反应化学式如下:

$$\operatorname{SiH}_{4} + 2\operatorname{N}_{2}\operatorname{O} \rightarrow \operatorname{SiO}_{2} + 2\operatorname{H}_{2} + 2\operatorname{N}_{2}$$
(3.2)

以 PECVD 和 SiH₄ 沉积 SiO₂ 的典型的工艺参数: SiH₄ 流量为 200~300sccm,N₂O 流量为 1000sccm,N₂ 流量为 300~500sccm,腔体压强为 1~2Torr,高频电源功率为 150~ 250W,低频电源功率为 0W,电极温度为 350℃。为了获得良好的均匀性,一般采用 50~ 80W 的射频功率,在牺牲沉积速率的情况下提高膜厚均匀性。通常沉积温度为 150~ 350℃,但近年来出现了低于 150℃的沉积工艺。SiH₄ 既可以采用纯气体,也可以混入 2%~10%的惰性气体如氮气、氩气或氦气。PECVD 的沉积速率与两种反应气体的比例有 关,当 N₂O 为 20%时,沉积速率约为 400nm/min,当 N₂O 增加到 80%时,沉积速率下降到 约 170nm/min。

SiO2 薄膜的性质取决于 PECVD 的参数,多数工艺参数的影响具有一定的趋势,其中

气体流量和电源功率的影响最大,如表 3-8 所示。随着电源功率的增大,SiO₂ 的沉积速率快速提高,到 250W 后逐渐进入平台期,如图 3-39 所示。薄膜厚度的均匀性在电源功率 40W 时最小,然后随着功率的增大而逐渐增加。薄膜的残余应力主要受射频功率和流量的影响,射频功率增大,离子轰击作用加强,薄膜压应力增强,流量增大,离子轰击作用减弱,薄膜压应力减小。

SiO _x	沉积速率	折射率	均匀性	折射率均匀性	薄膜应力	BHF刻蚀速率
∱SiH₄ 流量	↑ ↑	Ŷ	$\downarrow \downarrow$		↑ ↑ (拉应力增加)	↑ ↑
↑N ₂ O:SiH ₄ 比例	∳ ?	↓	∳?	↓ ?		
↑功率(13MHz)	↑	↓	↑ ↑		↓ ↓ (压应力增加)	$\downarrow \downarrow$
↑腔体压强	∳?		↑?	↑?		
↑沉积温度	↑	Ť				$\downarrow \downarrow \downarrow$
300 → SiO ₂ 沉积 → 标准偏差 250 200 150 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	L速率 Li速率 Limit of the second seco	160 20 S/W 引速率的影响	→ → → → → → → → → → → → → → → → → → →	100 5 0 4 -100 3 聖史 2 鉴 藏 -400 1 -500 280 -600 0	 Ar+8%SiH4 N2+20%SiH4 N2+20%SiH4 2 4 6 SiH4流量/scd (b) 流量对应力的 	拉应力 正应力 8 10 12 cm 匀影响

表 3-8 PECVD 参数对性能的影响

图 3-39 PECVD SiH₄ 沉积 SiO₂ 的典型特性

以 SiH₄ 作为反应气体时,SiO₂ 薄膜中含有反应副产物氢或水,对薄膜的性质产生较大的影响。氢的含量与反应温度和 SiH₄/N₂O 的比例有关。一般需要退火致密化改善薄膜 质量,致密化处理使薄膜密度增加厚度减小,但不改变结构特征。

3.3.1.2 TEOS+O₂

PECVD 沉积 SiO₂ 的另一种常用气体为 TEOS+O₂^[49-52]。与 SiH₄相比, TEOS 是一

种低成本、较为安全的有机大分子,但是对呼吸道和眼睛有 刺激作用。如图 3-40 所示,TEOS 具有非完全对称的分子 结构,但是只产生氢键和物理吸附,因此其粘附系数低、迁 移率高,容易在吸附表面移动^[52]。在反应以前,通过气体 控制系统将 TEOS 将从液态转化为气态并导入反应腔中。 采用 TEOS 和氧或惰性气体沉积 SiO₂ 时,通常需要较高 的沉积温度,例如采用 TEOS 的 LPCVD 需要 600~700℃ 的高温,但是利用等离子体可以将温度降低到 400℃左右。

TEOS PECVD一般采用双频功率源,可以对残余应力



进行调控。典型的反应腔压强为 200~600Torr,反应温度为 300~350℃,TEOS 流量为 35~50sccm,O₂ 流量为 300~900sccm,50kHz 低频功率为 40W,13.56MHz 高频功率为 50W,典型沉积速率为 100~500nm/min。如图 3-41 所示^[53],SiO₂ 沉积速率随着 TEOS 流量的增加而增大,但是与低频和高频功率比的关系不大,而薄膜的残余应力随低频与高频功 率比的提高而下降,随 TEOS 流量增加而增大。





采用 TEOS+O₂ 的 PECVD 反应温度较低,甚至可低至 150℃。在 200℃且没有 O₂ 的 条件下仍可沉积,尽管沉积速率非常缓慢。较低的沉积温度会导致 TEOS 分解不够充分, SiO₂ 薄膜内包含较高含量的杂质残留。当温度高于 100℃时,TESO 以化学吸附的形式残 留在 SiO₂ 薄膜内;当温度低于 100℃时,TEOS 以物理吸附的形式残留在 SiO₂ 薄膜内,引 起乙氧基和 OH⁻含量增加,影响薄膜的完整性和质量。

为了降低沉积温度并保持较好的薄膜质量,可以采用阴极 PECVD 结构,电容下极板接 电源,上极板和腔体接地,如图 3-42 所示。阴极的电势增强了鞘层中离子对衬底的轰击,提 供了化学反应所需的能量,可以在 150 °C 以下沉积 SiO₂。由于增强的离子轰击促进了反应 物在表面吸附后的再分布,阴极 PECVD 和 TEOS 沉积可以获得较好的共形能力。在 $10\mu m \times 120\mu m$ 的深孔中,距离开口和底部均为 $10\mu m$ 处的共形能力有所改善,底部的厚度 可达开口处的 10%。







第

高。在相同深宽比下,采用 TEOS+O₂ 的共形能力远好于采用 SiH₄+N₂O 的共形能力, 如图 3-43 所示^[49]。这与 TEOS 的表面粘附系数较 SiH₄ 的中间产物更低有关。



图 3-43 PECVD 共形能力

3.3.2 次常压化学气相沉积

次常压化学气相沉积(SACVD)是 CVD 的一种,反应腔压强一般为 200~600 Torr,更加接近大气压。如图 3-44 所示^[54],SACVD 的腔体结构与 PECVD 类似,但腔体和气路结

构须满足高压强的需求,通常 SACVD 与 PECVD 共用设备。通过控制系统提高反应 腔压强和反应温度,SACVD 反应过程不产 生等离子体。SACVD 也属于冷壁 CVD,衬 底通过汞灯单独加热,射频发生器用来产生 较高的热量进入反应腔,以加速原子之间的 撞击或催化化学反应。

3.3.2.1 反应原理

为了降低沉积温度,次常压化学气相沉积 SiO₂ 一般采用 TEOS 与具有更高反应活



性的臭氧(O₃)的混合气体。臭氧为三原子分子,室温下为亚稳态(22℃时半衰期 86h),会缓 慢分解为氧气和单分子氧中间产物,具有强氧化性。由于亚稳态的特性,臭氧通常在使用前 临时制备。当浓度超过 12%以后,臭氧在室温条件下会发生爆炸,因此最大使用浓度不超 过 10%。当温度超过 200℃时,臭氧分解速率非常快,反应活性很高,因此采用臭氧可以将 SACVD 的反应温度降低至 400~420℃。

TEOS+O₃ 沉积 SiO₂ 的基本原理是热分解形成的单原子氧,与 TEOS 在衬底表面和 气相环境中发生氧化反应,将产物 SiO₂ 沉积在衬底表面。实际反应过程非常复杂,伴随着 很多中间产物和反应,如 SiO 和 SiOH 等,因此有多种不同的机理解释。Kawahara 等提 出^[55],气相 TEOS 中的有机成分被 O₃ 分解的 O 原子氧化,产生中间产物乙醛,使 TEOS 变为硅醇(Si-OH)吸附在衬底表面。中间产物 Si-OH 和衬底表面的-OH 反应生成含有 Si-O-Si 的硅氧烷沉积在表面,硅氧烷进一步分解后形成 SiO₂,中间产物乙醛被进一步氧化 成甲醛和 CO₂ 从腔体排出。由于 Si-OH 反应生成 Si-O-Si 的过程可以在 400℃下进行,因 此加入 O₃ 降低了反应温度。总反应原理为^[56]

 $Si(OC_2H_5)_4 + 8O_3 \rightarrow SiO_2 + 10H_2O + 8CO_2$ (3.3)

图 3-45 为沉积温度和 TEOS 流量对沉积速率的影响^[56]。在 400 \mathbb{C} 以下, SiO₂ 的沉积
速率随反应温度的升高而增加,但在 400℃以上沉积速率反而下降,并出现颗粒等杂质。气体流量的影响也较为复杂,在 390℃时,沉积速率与 TEOS 的流量为单调关系,但是当流量达到 50sccm 以后沉积速率基本饱和;在 450℃时,TEOS 的流量超过 50sccm 以后,沉积速率反而随流量的增大而减小。O₃ 含量对反应所需的温度有很大影响,增加少量的 O₃ 可以将反应温度降低到 300℃以下甚至更低,但 SiO₂ 的沉积速率随着 O₃ 含量的变化关系不是单调的。当 O₃ 含量低于 1%(摩尔比)时,沉积速率随 O₃ 含量的增加基本线性增加,此时 O₃ 的活性对反应速率有直接影响。当 O₃ 含量超过 1%以后,沉积速率变化较小。尽管 SiO₂ 的沉积速率基本饱和,使用较高比例的 O₃ 有助于提高 SiO₂ 的薄膜质量。SACVD 和 TEOS+O₃ 沉积 SiO₂ 一般采用阶段式的反应气体流量。初始阶段采用较低的 TEOS 流量和较高的 O₃ 流量,保证初始沉积过程的共形能力;然后提高 TEOS 的流量并降低 O₃ 的流量,以便实现较高的沉积速率。





采用 SACVD 和 TEOS+O₃ 沉积 SiO₂ 的沉积速率与衬底材料有关。在硅上沉积 SiO₂ 的速率较高,在热氧化 SiO₂ 表面的沉积速率较低,并且使用较高比例的 O₃ 时, SACVD 薄膜较为疏松。在平面互连中,为了降低互连电容,所采用的低介电常数介质层可能掺杂有氟。在金属表面沉积 SiO₂ 时,表面少量的氟原子会严重降低 TEOS+O₃ 的沉积 速率,但是可以改善平坦化程度。在氮化硅表面,TEOS+O₃ 沉积 SiO₂ 的沉积速率有所提高,因此可以通过在表面引入氮或利用氨等离子体处理提高沉积速率。

TSV 内壁表面的材料对 SACVD 沉积 SiO₂ 薄膜的成核过程有很大的影响,特别是 DRIE 的刻蚀残留物会影响沉积的共形能力。因此,DRIE 刻蚀后须去除残留的侧壁钝化 层。去除过程首先采用 O₂/H₂O 的等离子体去除氟化碳薄膜,然后采用湿法清洗去除有机和 无机残留物。湿法清洗依次采用 H₂O₂/H₂SO₄、NH₄OH: H₂O₂(SC1)和 HCl: H₂O₂(SC2)。

TEOS+O₃ 沉积的 SiO₂ 薄膜质量随着 O₃ 浓度、反应温度和反应气压的升高而提高, 因此目前多采用 200~760 Torr 的反应压强。TEOS+O₃ 沉积 SiO₂ 薄膜的性质与 TEOS 较大的分子尺寸有关。由于沉积过程经历从大分子到致密的 SiO₂ 小分子的重构过程,导 致乙硅氧烷或乙氧基团去除后,在相应位置形成了空位和空洞。当被吸附的分子被后续沉 积的薄膜层所覆盖而位于表面以下时,重构过程变得较为困难。因此,较高的沉积速率会导 致较差的薄膜质量。如果分子间没有形成桥接键,就会导致薄膜疏松;如果形成了桥接键, 由于键被施加了应力,薄膜容易吸附水分子。相反,利用 SiH₄+N₂O 沉积 SiO₂ 薄膜时只 需要去除较小的氢分子,留下的空洞很小,薄膜较为致密。高温时,TEOS 沉积 SiO₂ 薄膜沉积过程中,键可以被拉长并重新排布,更容易获得致密的薄膜。

由于 TEOS+O₃ 生成的 SiO₂ 薄膜不够致密且包含羟基,因此具有较强的吸水性,对薄膜的应力和稳定性造成很大的影响。如图 3-46 所示,采用 TEOS+O₃ 沉积的 SiO₂ 薄膜具有中等强度的拉应力,在自然环境下放置几小时后,会因为吸水而转变为压应力,加热释放水分子后,SiO₂ 薄膜又表现为拉应力。当加热温度超过 400℃后,由于热膨胀系数失配和水分子丢失,冷却后的 SiO₂ 薄膜的拉应力会超过沉积后的拉应力,并在数天以后随着拉应力的逐渐释放和水分子的再次吸收而形成压应力。这种水分子吸附和扩散导致的应力不断改变,可能造成介质层失效和下层栅氧吸水。因此,TEOS+O₃ 沉积的 SiO₂ 薄膜需要在真空中保持一定时间,消除吸附的水分子,或采用 PECVD 和 TEOS+O₂ 沉积一层 SiO₂ 钝化层进行包裹,但是这种方法会影响共形能力。





3.3.2.2 共形能力

采用 SACVD 和 TEOS+O₃ 沉积 SiO₂ 的优点是反应可以在 400℃左右进行,并具有很好的共形能力,广泛用于集成电路的浅槽隔离。当 TSV 沉积的 SiO₂ 介质层厚度为 0.2~1μm

时,对于深宽比为 6:1 的情况,SACVD 的共形能力可达 80%,对深宽比为 10:1 的情况,共形能力可达 $50\% \sim 70\%$,即使深 宽比增大到 26:1,SACVD 的共形能力仍有 25%以上。图 3-47 为 SACVD 在 $5\mu m \times$ $50\mu m$ 的盲孔 TSV 内沉积 SiO₂ 的共形能 力^[57]。在深孔底部,SiO₂ 的厚度可达表 面厚度的 50%,有些情况下甚至可以达到 类似流动的效果。随着 TSV 中心距的减 小,底部共形能力有所下降。



高深宽比 TSV 底部的反应物和产物的输运较为困难。在 TSV 侧壁介质层沉积中,即 使 TSV 的开口面积只占整个衬底表面积的 5%,但是 TSV 侧壁的表面积可达开口面积的 几十倍。因此,TSV 内部沉积介质层是质量输运限制的化学反应过程,高深宽比 TSV 沉积 时需要适当加大气体流量。此外,TSV 的中心距越小,沉积的面积越大,也需要提高气体 流量。 SACVD 和 TEOS+O₃ 沉积的 SiO₂ 薄膜表面光滑平整,能够隔离衬底的形貌变化,这 对 Bosch 工艺刻蚀的深孔侧壁具有明显的贝壳状起伏尤为重要。图 3-48 为 SACVD 和 TEOS+O₃ 在深宽比为 16:1 的深孔内沉积的 SiO₂ 介质层^[58],其共形能力达到了 43%。 虽然 Bosch 工艺刻蚀的深孔侧壁存在明显的贝壳状起伏,但是 SACVD 沉积的 SiO₂ 表面光 滑平整,侧壁起伏没有传递到 SiO₂ 表面。这种优异的特性可以防止侧壁起伏导致的扩散 阻挡层和种子层的不连续,以及尖端应力和电场集中,避免铜扩散、电镀空洞和扩散阻挡层 失效等问题,对提高 TSV 的可靠性具有重要意义。



图 3-48 SACVD 在 TSV 内部沉积的介质层

采用 SACVD 和 TEOS + O₃ 沉积的厚度为 150nm 的 SiO₂ 薄膜,其击穿电压约为 50V,对应的击穿场强约为热氧化薄膜的 1/7。为了获得较好的绝缘特性并保证最薄处仍符 合要求,一般 SACVD 沉积的 SiO₂ 介质层厚度在 500nm 以上,击穿电压可达 200V 以 上^[59]。当厚度达到 200nm 以上时,常规尺寸的 TSV 的漏电流为 $10^{-12} \sim 10^{-15}$ A。

3.3.3 原子层沉积

对于 5µm×100µm 深宽比超过 15:1 或更小直径的 TSV,一般采用 ALD 沉积 SiO₂ 或 Al₂O₃ 介质层。ALD 沉积适用于超高深宽比结构,但是 ALD 沉积介质层的速率慢、厚 度较小,TSV 的电容较大,对工作频率产生限制。ALD 沉积 SiO₂ 的研究开始于 20 世纪 90 年代中期^[60-62],主要采用 SiCl₄ 和 H₂O 作为反应前驱体实现还原反应,未采用 SiH₄ 的原 因是 SiH₄ 在带有羟基的 SiO₂ 表面的吸附效果很弱。在 SiCl₄+H₂O 的方案中,H₂O 的吸 附速率远高于 SiCl₄ 的吸附速率,因此反应速率主要由 SiCl₄ 的吸附速率决定。

图 3-49 为使用 SiCl₄ + H₂O 为反应物沉积 SiO₂ 的原理^[63]。在 SiCl₄ 半周期, 硅或 SiO₂ 表面的 OH-通过 H 键的物理吸附而非化学吸附与 SiCl₄ 相结合(图 3-49(a));随后发 生置换反应,即 Si-Cl 和 O-H 同时裂解,通过四元环过渡态形成 Si-O 和 H-Cl 键, SiCl₄ 中的 硅原子形成五重配位键,于是 SiCl₄ 片段通过表面的氧原子形成化学键吸附在 SiO₂ 表面, 并产生 HCl 副产物(图 3-49(b));在 H₂O 周期吸附过程与上述过程类似, H₂O 中的 H 原 子与 SiCl₄ 中的 Cl 原子之间通过 H 键将 H₂O 吸附在 SiCl₄ 表面(图 3-49(c));随后的置换 反应中, Si-Cl 键和 O-H 键同时裂解, 使 H₂O 中的氧原子与表面的硅原子四元环过渡态形 成 Si-O,并产生副产物 HCl(图 3-49(d))。

SiCl₄和 H₂O的 ALD 反应需要 300℃以上的衬底温度,并且前驱体吸附周期较长、反应速率慢,反应副产物 HCl 具有腐蚀性。利用亲核分子作为催化剂,可以降低反应温度和





SiCl₄ 与 H₂O 的吸附时间,如利用胺催化烷基氯硅烷和 H₂O 的 ALD 反应。通过三乙胺处 理,甚至可以实现室温下的反应,这是因为胺的氢原子与表面羟基的氢键作用,增强了羟基 中氧的亲核性(提供电子的能力),促进了 SiCl₄ 与 Si 形成五配位体而产生化学吸附。这种 五配位体结构是介稳态的中间物,而不是瞬时的过渡态,如五配位体的 Si 与高电负性原子 如 F、Cl、O 形成化学键时,具有良好的稳定性。此外,通过碱性物质催化 SiCl₄ 和 H₂O 的 反应可以降低反应温度和吸附时间,例如在 SiCl₄ 和 H₂O 的导入周期中都伴随吡啶 (C₅ H₅ N),更小原子和更强碱性的 NH₃ 的催化效果甚至比吡啶强 10 倍,但是 NH₃ 催化会 产生非挥发性的 NH₄ Cl。

由于氨基配位体比氯基配位体具有更高的反应活性,带有氨基配位体的前驱体如氨基 硅烷与 H_2O_2 、 O_3 或 O_2 的等离子体组合,可以在更低的温度下获得更高的沉积速率^[64-66]。 同时,氨基配位体沉积 SiO₂ 的过程避免了颗粒化,比氯基前驱体更具优势。氨基硅烷中, Si(NR₂)_x H_{4-x} 类前驱体通常称为杂配物前驱体(其中 R 表示烃基或烷基的通式),带有氨 基和氢配位体连接在中心的硅原子上。杂配物前驱体中非极性的 Si-H 很强,而 H 键几乎 不能表现为氢基离去基团。当这些前驱体吸附在带有 OH-的 SiO₂ 表面时,失去质子化胺 要强于失去质子化氢,因此氨基硅烷可作为-SiH、-SiH₂ 或-SiH₃ 的来源。带有-SiHx 的表 面对 H_2O 等反应物相对稳定,二者的化学反应需要 450℃的高温将 H_2O 转变为 H_2O_2 后 才能氧化实现。采用氧化性更强的 O_3 或 O_2 等离子体可以将反应温度降低到 300℃以下, 例如多次曝光中沉积 SiO₂ 的温度低于 75℃。

图 3-50 为氨基硅烷前驱体与 O_2 和 O_3 等离子体的 ALD 反应原理^[63]。采用 O_2 和 O_3 等离子体的结果是在 Si-H 之间插入一个氧原子,并在反应完成后再生成表面羟基。双二乙



图 3-50 氨基硅烷和氧等离子体 ALD 反应原理

基氨基硅烷(分子式 H₂Si[N(C₂H₅)₂]₂,BDEAS)与 O₂ 和 O₃ 等离子体反应沉积 SiO₂ 得 到了广泛的关注,这种方法具有更低的温度(50~250℃)、良好的介电特性和较高的每循环 生长速率等^[67]。

PEALD 在 TSV 的 SiO₂ 介质层沉积中得到了应用。2012 年,IMEC 报道了利用 200℃ 的 ALD 在 2µm×50µm 的盲孔内沉积 SiO₂ 介质层^[68],当厚度为 100nm 左右时,SiO₂ 薄膜 的共形能力超过 90%。2015 年,IMEC 报道了 ALD 在 3µm×50µm 的盲孔内沉积 SiO₂ 介 质层,所有位置的薄膜厚度均为 113~119nm^[69]。2015 年,GF 报道了采用量产 ALD 设备 在低温下沉积 SiO₂ 介质层,在 3µm×50µm 的盲孔内,SiO₂ 薄膜的共形能力超过 95%,并 表现出良好的介电特性,如表 3-9 和表 3-10 所示^[70]。经过扩散阻挡层沉积和 CMP 等工艺 验证,ALD 沉积的 SiO₂ 具有良好的稳定性。

TSV 尺寸/µm	6×55	5×55	3×50
TSV 顶端/nm	96	97	95
TSV 侧壁/nm	96	92	91
TSV 底部周边/nm	97	93	93
TSV 底部/nm	95	93	95

表 3-9 ALD 沉积 SiO₂ 的共形能力

表 3-10 介电特性

	CVD 介质层(240nm)	CVD 介质层(140nm)	ALD 介质层(100nm)
单 TSV 电容(归一化)/fF	1.13	1.57	1
TSV 漏电流/A	$< 10^{-12}$	$< 10^{-12}$	$< 10^{-12}$
介质层击穿电压(归一化)/V	1.75	0.91	1.16

3.4 其他材料介质层

除 SiO₂ 外,TSV 还可以采用其他介质层材料,如高分子、SiN、SiON 以及低介电常数介质层等。

3.4.1 高分子聚合物介质层

通过气相沉积、旋涂或喷射的方法,将有机高分子聚合物材料涂覆在 TSV 侧壁上作为 介质层,是 TSV 发展中的新尝试。这些方法工艺简单、温度低,并且聚合物介质层的介电常 数小、弹性模量低^[71-72]。与 SiO₂ 的相对介电常数 3.9 相比,聚合物的介电系数通常只有 2~3,采用聚合物介质层可以减小 TSV 电容,改善 TSV 的性能和功耗。多数聚合物在一定 的温度范围内都可以防止铜扩散,可以提高介质层和种子层的完整性。尽管多数聚合物的 热膨胀系数较大,但是弹性模量较低,在热膨胀过程中受到铜柱的挤压和硅基底的限制时, 更容易产生较大的变形,从而作为应力缓冲层缓解热膨胀应力的问题。可用于介质层的聚 合物材料有 SU-8、苯并环丁烯(BCB)、聚酰亚胺(Polyimide)、聚对二甲苯(Parylene)、聚脲 (Polyurea)等^[71-81]。TSV 既可以采用聚合物介质层的常规结构,也可以采用聚合物填充铜 环内部的应力缓冲结构。

第3章 介质层与扩散阻挡层沉积技术

3.4.1.1 聚合物介质层的制备方法

聚合物介质层通常采用液态前驱体制备,将其涂覆在深孔侧壁,经过加热挥发有机溶剂,并使前驱体的单体发生交联反应聚合,将液态前驱体转变为固态。通过交联固化的聚合物一般可耐受 200℃左右的温度,部分材料甚至可达 300℃。液态前驱体常用的涂覆方法包括悬涂和喷涂,通常侧壁沉积采用悬涂或喷涂,而孔内填充采用悬涂。悬涂和喷涂都有一定的技术难度,容易产生侧壁涂覆不均匀、底部淤积,以及气泡等问题。

以液态前驱体实现聚合物介质层的方法,包括①利用悬涂或喷涂等方式在 TSV 盲孔侧 壁沉积前驱体薄膜,然后加热交联固化;②在衬底刻蚀环形深槽,并在环形深槽内完全填充 聚合物前驱体,固化后刻蚀去除聚合物围绕的硅柱;③将圆形深孔全部填充聚合物前驱体, 加热固化后利用激光在聚合物中心刻蚀通孔;④在深孔内通过气相反应生成聚合物薄膜沉 积在深孔侧壁。

EVG 开发了在深孔侧壁涂覆液态前驱体的喷涂技术 NanoSprayTM,并推出了集成有前驱 体涂覆、光刻、电镀等 9 个工艺模块在内的 EVG150 XT 系统。图 3-51 为利用 NanoSprayTM 制 造空心 TSV 的工艺过程。NanoSprayTM 可以在盲孔侧壁喷涂厚 1~10μm 的聚合物前驱体 作为 TSV 的介质层和应力缓冲层,不仅可以减小 TSV 的热应力,还可以降低电学噪声和损 耗。在 EVG 的方案中,TSV 导体电镀只在侧壁聚合物介质层表面沉积铜金属层,而不是电 镀填充的实心结构,最后采用 NanoFill 技术将铜层环绕的空心填充聚合物材料,以便后续 表面互连的制造。



图 3-51 NanoSpray 喷涂高分子介质层

清华大学开发了环形深槽制造高分子介质层的方法,如图 3-52 所示^[80]。这种方法要 求高分子材料完全充满整个环形深槽而没有空洞,并且刻蚀中间的硅柱时要对高分子材料 有良好的选择性。旋涂后残留在表面的高分子层需要利用 CMP 或刻蚀去除,高分子层厚



度越小对后续 CMP 越有利。这种方法需要 2~3 次前驱体的填充和固化过程,以补偿有机 溶剂挥发使聚合物体积减小而造成的表面凹陷。此外,填充前驱体必须避免气泡被密封在 深孔内部形成空洞。

为了解决涂覆液态前驱体面临的技术问题,Ulvac开发了采用气相前驱体原位合成沉 积聚合物介质层的方法,将两种气相前驱体导入反应腔,在一定温度的条件下原位合成聚 脲^[81]。反应温度低于100℃,对临时键合没有影响。聚脲的应力很低,内表面光滑,并且能 够隔离深孔侧壁的起伏。在 20μm×150μm 的 TSV 底部,聚脲的沉积厚度达到表面厚度的 50%以上。由于气体的流动性和均匀性远好于粘度较大的液态前驱体,气态原位合成可以 大幅提高薄膜均匀性,并避免液态涂覆相关的气泡和淤积等问题。

3.4.1.2 苯并环丁烯介质层

苯并环丁烯(BCB)具有介电常数低(2.6)、化学稳定性和热稳定性优异(玻璃化转变温 度 T_a>350℃)、吸湿率低、固化释放气体少、收缩不明显等优点,在层间介质、平板显示器和 封装等领域有广泛应用。以 BCB 作为介质层,可以获得低应力和小电容的 TSV。

清华大学开发了两次旋涂真空固化的环形槽填充方法,在宽度为5μm、深度为57μm的



Cyclotene 3022-46

环形槽内部,完全填充 BCB Cyclotene 3022-46,如图 3-53 所示^[80]。填充环形槽容易产生内部气泡空洞和表面凹陷。 环形深槽内部空洞的形成与两个因素有关:第一,BCB旋 涂过程中向深孔内部流动时密封了一部分空气,虽然后续 的高速旋转能够在一定程度上促使 BCB 向下流动,并且通 过 AP3000 提高表面润湿性,但是由于 BCB 的粘度大,高 速旋涂仍不能完全排出空气。第二,BCB 固化过程中仍会 产生少量气体,气体的聚集形成气泡。采用真空填充有助 于避免空洞问题。在晶圆上涂覆分散好润湿剂和 BCB 后, 图 3-53 真空辅助旋涂填充 BCB 将晶圆放入真空环境中,使润湿剂和 BCB 流入环形深孔, 并通过真空的负压将 BCB 封闭在深孔内的空气排出。由

干空气排出和固化收缩,表面会形成较为明显的凹陷,需要通过再次旋涂少量 BCB 将表面 凹陷全部填满。第一次填充后进行适当的预固化,第二次填充后整体高温固化。

BCB 的填充效果与前驱体中溶质的含量有关。随着 BCB 溶质含量的增加,可填充的深 槽宽度和深宽比下降,这是由于前驱体中 BCB 含量增加,液态前驱体的粘度增大,流动性下 降。随着 BCB 含量的增加,固化后的表面凹陷减小,例如采用 BCB Cvclotene 3022-57 形成 的表面凹陷比采用 BCB Cyclotene 3022-46 形成的表面凹陷小,这与溶剂挥发量减少有关。 填充后晶圆表面的 BCB 厚度与填充深度和 BCB 含量有关,通常在 2~6µm,需要采用 CMP 去除。BCB 固化后具有良好的物理和化学稳定性,CMP 中的化学腐蚀速率较低; BCB 的硬 度较小,因此 CMP 过程以机械研磨为主。BCB 表面 CMP 的抛光液成分包括 1.0% (质量 百分比)的硝酸、1.5%(质量百分比)的表面活性剂 Triton X-100、4.0%(质量百分比)的 SiO。颗粒,其余组分为去离子水。

图 3-54 为刻蚀去除 BCB 围绕的硅柱后形成的 BCB 介质层。CMP 后表面的 BCB 余留 层已经被全部去除。由于化学腐蚀在 BCB 的 CMP 中作用有限,而 BCB 弹性模量小,在 CMP 的压力作用下,BCB 压缩到深槽内,CMP 完成后,被压缩的 BCB 回复,造成 BCB 高于

第 3 章

基底表面约 50nm。因此,BCB 的 CMP 不宜加载过大的压力。刻蚀要求硅对于 BCB 有较高的选择比,以避免 BCB 介质层被刻蚀。由于 BCB 中含有硅的成分,在硅的刻蚀环境中 BCB 也会被刻蚀,需要精细调整深刻蚀的工艺参数。硅的刻蚀速率为 1500nm/min,而光刻 胶、PECVD SiO₂ 以及热氧生长 SiO₂ 的去除速率为 2~3nm/min,刻蚀选择比超过 500 : 1。 BCB 环绕的硅柱去除后,BCB 保持完整,高度和厚度基本保持不变,形成了侧壁为 BCB 介质层的盲孔,然后沉积扩散阻挡层和种子层,通过盲孔电镀填充 TSV。



图 3-54 硅柱刻蚀

3.4.2 氮化硅和氮氧化硅

氮化硅(Si₃N₄)是一种致密的薄膜材料,在集成电路中常用作隔离水汽和钠离子的钝 化保护层。通过低应力控制,氮化硅薄膜的应力可以控制在较小的范围。满足化学定量比 Si:N=3:4的Si₃N₄的沉积方法包括:①APCVD,700~900℃,硅烷SiH₄与氨气NH₃; ②LPCVD,700~800℃,二氯硅烷SiCl₂H₂与NH₃;③PECVD,在氩气等离子体,450℃, SiH₄和NH₃。上述反应式分别为

$$3SiH_4 + 4NH_3 \rightarrow Si_3N_4 + 12H_2$$

$$3SiH_2Cl_2 + 4NH_3 \rightarrow Si_3N_4 + 6HCl + 12H_2$$

$$SiH_4 + NH_3 \rightarrow SiNH + 3H_2$$

(3.4)

这些沉积方法都会产生 H₂结合到 Si₃N₄ 薄膜中。在 400[°]C 以下,SiH₄ 与 NH₃ 在 PECVD 中反应生成非定量比的氮化硅 Si_xN_y,反应过程也伴随 H₂ 产生,薄膜中 H₂ 的含 量甚至高达 20%以上。LPCVD 沉积的 Si₃N₄ 共形能力较好,而 PECVD 的共形能力一般。 APCVD 和 LPCVD 法沉积的 Si₃N₄ 薄膜具有很大的拉应力,而硅含量高于化学定量比的 富硅氮化硅的应力可以降低到 100MPa。PECVD 沉积的 Si₃N₄ 可以控制沉积薄膜的应力 水平。利用 13.56MHz 的 PECVD 法沉积 Si₃N₄ 薄膜应力约为 400MPa,而使用 50Hz 频率 的 PECVD 法沉积 Si₃N₄ 薄膜应力只有 200MPa。通过选择不同的频率,可以得到近似无应 力的 Si₃N₄ 薄膜。

在 65~180nm 工艺节点, CMOS 工艺采用栅氧中掺氮形成氮氧化硅(SiON)作为栅介质, 通过提高栅电容抑制 NMOS 器件的短沟道效应。SiON 相对 SiO₂ 有较高的介电常数, 提高了栅电容,降低栅介质的隧穿电流,并显著减少 PMOS 中从多晶硅穿透进入栅极介质的硼的数量, 减小阈值电压的漂移。此外, SiON 常作为金属表面的抗反射层, 消除光刻曝

光过程中金属反射等引起的驻波效应。SiON 作为栅介质时,CMOS 工艺中常用的沉积方法是在热氧化后,通过高温氮化退火在 Si-SiO₂ 界面引入氮原子。这种方法获得的 SiNO 薄膜致密、杂质少、质量高。作为抗反射层和钝化层等应用时,由于温度的限制,SiON 一般采用 PECVD 和 SiH₄ + N₂O 沉积。SiON 具有良好的绝缘能力,表 3-11 和图 3-55 为采用 PECVD 和 SiH₄ 沉积的 SiON 的密度和绝缘性能^[82]。随着沉积温度的降低,SiON 的密度逐渐减小。

材料	温度/℃	厚度/nm	密度/(g・cm ⁻³)	相对密度 ^②
SiON(1)	350	124.7	2.37	0.69
SiON(2)	200	111.5	1.92	0.56
SiON(3)	150	127.0	2.04	0.59
SiON(4) [®]	150	113.2	2.17	0.63
SiON(5)	100	140.6	2.06	0.60
SiO_2	150	91.5	2.14	0.62

表 3-11 PECVD 制备的 SiON 密度

注:① 反应腔压力比 SiON(3)提高 22%;

② 氮化硅标准密度参考值 3.44g/cm³, 二氧化硅 2.21g/cm³。



图 3-55 漏电流与 SiON 密度的关系

SiN和 SiON 在一定温度下都具有抗铜扩散的能力,虽然这二者达不到 TaN 等材料的 性能,但是在要求不高的情况下可以作为介质层和扩散阻挡层。图 3-56 为厚度 140nm 的 SiON 在 400℃退火 10h 后铜的扩散情况^[82]。SiON 沉积温度越高,薄膜越致密,SiON 层 中铜的浓度越低,对铜扩散阻挡能力越高。然而,无论沉积温度高低,在 SiON 与硅的界面 处铜的浓度基本相同,达到了约 3×10^{17} 的水平。可以看出,在界面处 SiON 具有吸杂的功 能,这与晶圆背面沉积 SiON 或 SiN 作为吸杂层是一致的。离开界面 20nm 以后,硅中的铜 的浓度迅速下降到 10^{16} 以下。随着 SiON 中氮含量增加,铜的扩散系数显著降低。相对密 度 0.6 的 SiON 中铜的扩散系数基本都低于相对密度 0.8 的 SiO₂ 中的扩散系数,说明氮成 分具有阻挡铜扩散的能力,而当相对密度低于 0.5 时,需要厚度 1µm 以上的 SiON 才能阻 挡铜扩散。



3.4.3 低介电常数介质层

集成电路的互连介质层大体分为两类:上部全局互连的介质层和钝化层,以及下部局 域互连的低 κ 和超低 κ 介质层。早期集成电路采用 SiO₂ 作为层间介质,这是由于 SiO₂ 击 穿场强较高、工艺简单、介电常数相对较低。随着互连尺寸减小,低 κ 介质层可以在不降低 布线密度的情况下减小互连电容,从而减小 RC 延迟,提高互连的工作频率并降低功耗。在 180nm 节点,下层介质材料采用 κ =3.7 的 SiOF(FSG),90nm 使用小于 2.7 的低 κ 介质材 料,65nm 采用 κ <2.4 的氟化硅玻璃,32nm 时开始应用接近 2.0 的超低 κ 介质材料。根据 工艺不同,通常上层介质和钝化层包括 10~20 层的 SiO₂、SiN、SiON 层,单层厚度为 0.4~ 0.7 μ m,总厚度为 4~8 μ m; 下层低 κ 介质层一般也包括 10~16 层,总厚度为 2~5 μ m。

CMOS 工艺中的低 κ 介质材料主要可以分为 SSQ 基、SiO₂ 基(SiOF)、含 C 氧化硅 (SiOCH)、纳米多孔 SiO₂(气凝胶和干凝胶)、氟化非晶碳膜(α2C:F)、聚酰亚胺等。降低 介质材料介电常数有两种主要方法:一是降低材料本身的极性,包括降低材料中的电子极 化、离子极化以及偶极子极化。例如 FSG 将具有强阴电性的氟元素掺入 SiO₂ 中,降低 SiO₂ 的电子与离子极化;另外,苯并环丁烯(BCB)和含氟聚芳醚(PAE)分别用 Si-C 及 C-C 键所链接成的低极性网格降低介质层的介电常数。二是将介电材料变为疏松或者多孔结 构,例如含氢硅酸盐(HSQ)、甲基硅酸盐(MSQ)或者以 CVD 方法掺杂含有甲基 CH₃ 的官 能基来形成松散的 SiOC:H 薄膜。多孔介质材料是将可去除的多孔前驱体包含在介质材 料中,然后通过紫外线辅助或热处理去除多孔前驱体,使相应位置留下孔隙。κ 值取决于孔 隙大小和分布,理想情况下 κ 能降低到 2 以下。表 3-12 为常用低 κ 介质材料的部分特性。

采用灯丝辅助 CVD 和甲基三乙氧基硅烷(MTES), Grenoble Alpes 大学、Leti 和 TEL 实现了 SiOCH 低 κ 材料作为 TSV 的介质层^[83]。沉积过程的基底温度为 50~200℃, 沉积 厚度为 100~500nm。介质层的介电性能在 400℃ 退火后大幅提升, 共形能力在 10 μ m× 80 μ m 的盲孔内可达 70%, 在 10 μ m×140 μ m 的盲孔内可达 50%, 与 SACVD 相当。

163

第3章

介质层与扩散阻挡层沉积技

术

低介电常数材料	介电常数	产品名称	沉积方法	制造商
苯并环丁烯(BCB)	2.6	Cyclotene 3000	旋涂	Dow
树脂(Epoxy)	3.2	Epoxy 8023	旋涂	Rahm Haas
硅胶(Silicone)	3.2	WL7154	旋涂	Dow
含氟二氧化硅	3.2~3.6	FSG	CVD	AMT,Lam,TEL
含氢硅氧烷	2.7~3.0	HSQ,MSQ,HOSP	旋涂	Dow Corning, Honeywell
芳香烃碳氢化合物	2.65	SiLK	旋涂	Dow
聚对二甲苯	2.1~2.9	Parylene-N,F,AF4	CVD	AMT, RI, RPI, SCS
含氟聚合物	2.0~2.6	PFCB,CYTOP,Teflon	旋涂/CVD	Dow, Asahi, Dupont
多孔聚合物	1.2~2.2	XLK, Nanofoam, Aero/Xero-gel	旋涂	Dow, IBM, LLNL

表 3-12 常用低 κ 介质材料的部分特性

多孔介质材料的机械强度通常较低,例如与普通 SiO₂ 相比,多孔 SiO₂ 的弹性模量减 小到 5%~10%,硬度小于普通 SiO₂ 的 15%,而热膨胀系数却是普通 SiO₂ 的 25 倍。对于 多孔性低 κ 介质材料,由于结构疏松强度较低,容易被 TSV 铜柱热膨胀挤碎。加之 TSV 的 直径相比 CMOS 的局域互连很大,低介电常数的优势不明显,因此低 κ 材料在 TSV 中的应 用仍处于研究阶段。

3.4.4 三氧化二铝

三氧化二铝(Al₂O₃)是一种优良的介电材料,其禁带宽度约为 9eV,比 SiO₂ 高 2.8eV, 具有更高的击穿场强;相对介电常数约为 9,是 SiO₂ 的 2 倍以上,对降低栅介质厚度有利。 Al₂O₃ 有多种不同的晶体结构,其性能与结构紧密相关。采用不同的温度和时间进行热处 理,可以获得不同的晶体结构,随着温度的升高,Al₂O₃ 的状态依次为水铝矿(Gibbsite)→ 薄水铝石(Boehmite,γ-AlOOH)→γ 氧化铝(γ-Al₂O₃)→δ 氧化铝(δ-Al₂O₃)→θ 氧化铝(θ-Al₂O₃)→α 氧化铝(α-Al₂O₃),另外,也包括 η、κ、X 和 β 态氧化铝。

受温度的限制,Al₂O₃ 一般使用 ALD 沉积,以 TMA 作为前驱体提供 Al 源,通过自冷 却蒸发器蒸发,反应气体一般以 O₂ 或 H₂O 作为氧化剂,通过 Ar 吹扫对 TMA 和 H₂O 分 离^[43,84]。典型沉积工艺采用 400sccm 的 Ar 气作为载气,腔体压强为 80Pa,每循环时间为 6s,沉积厚度约为 0.1nm。经过 300℃ 和形成气体环境中退火 1h,厚 15nm 的 Al₂O₃ 在 2MV/cm 下漏电流为 0.1nA/cm²,击穿场强为 7MV/cm,如图 3-57 所示^[43]。对 TSV 的漏 电流测试表明,Al₂O₃ 在绝缘和抗 Cu 扩散方面多有良好的性能。由于 ALD 沉积速率和制 造成本的问题,Al₂O₃ 一般只用于小直径、高深宽比 TSV 的介质层。



图 3-57 Al₂O₃ 介质层特性

3.5 扩散阻挡层

粘附层/扩散阻挡层/种子层可以采用 MOCVD、CVD 和 ALD 等化学反应方法以及溅 射等物理沉积方法沉积,还可以采用化学镀等电化学方法沉积。薄膜的共形能力是沉积的 主要难点,这些方法的共形能力差别很大^[85],适用于不同深宽比的 TSV。CVD 沉积具有 适中的过程温度和良好的均匀性,但成本相对较高,并且 CVD 沉积的铜种子层与扩散阻挡 层的粘附性较差^[85],目前尚未在量产中广泛应用。化学镀的共形能力好,但是对于扩散阻 挡层应用,其整体质量还在处于评估阶段。ALD 具有优异的共形能力,对薄膜成分和厚度 控制准确,但是 ALD 沉积速率慢、生产效率低,并且沉积种子层时如何将 ALD 沉积的铜氧 化物转化为铜仍是困难的问题^[86]。

TSV 中应用较多的粘附层和扩散阻挡层包括 Ta/TaN、Ti/TiN 和 Ti/TiW 等,目前广 泛采用 PVD 方法沉积。对于深宽比小于 10:1 的情况,多用 iPVD,当深宽比超过 10:1 时, 一般采用 ALD 或 MOCVD 的 TaN 或 TiN。iPVD 的优势是过程温度低、附着性良好、制造成 本低,但是共形能力只适合 10:1 以下的深宽比。图 3-58 为普通溅射、iPVD、MOCVD 和 ALD 的共形能力的适用范围^[17]。



图 3-58 不同制造方法的共形能力

3.5.1 Ti-TiN

TiN 与多数材料都具有良好的粘附性,Ti 与铜互连具有良好的粘附能力,并为铜种子 层提供成核和防止原子扩散,是较为理想的粘附层和扩散阻挡层材料,广泛应用于深亚微米 器件互连以及硅和铝的扩散阻挡。TiN 具有良好的扩散阻挡能力,厚度为 5nm 的 TiN 可 以在 500℃下 10h 而不发生明显的铜扩散,但与 TaN 相比,TiN 在 500℃以上扩散阻挡能力 明显下降。

TiN 常用 iPVD 通过 Ti 靶材与 N₂ + Ar 的等离子体沉积,可以精确控制组分比例,薄 膜性能优良,电阻率仅为 $30 \sim 40 \mu \Omega \cdot \text{cm}$,但共形沉积能力较差^[87]。iPVD 沉积 TiN 属于 反应离子溅射,即 N 等离子与靶材 Ti 反应形成 TiN,TiN 被 Ar 离子从靶材表面打击下来 沉积在衬底表面。其反应原理如下:

$$2\mathrm{Ti} + \mathrm{N}_2 \to 2\mathrm{Ti}\mathrm{N} \tag{3.5}$$

3.5.1.1 化学气相沉积

在高深宽比结构内沉积 TiN 需要采用共形能力和均匀性更好的 CVD、MOCVD 或 ALD^[88-89]。CVD 制备 TiN 可分为合成反应和热分解两种。合成法一般采用四氯化钛

 $(TiCl_4)$ 或金属氧化物前驱体与 NH_3 或氮气等氧化反应物。 $TiCl_4$ 成本低,在室温下易挥发,易于通过鼓泡器或直接液体注入源以蒸气形式输送。该反应温度较低,反应方程为

$$6 \operatorname{TiCl}_4 + 8 \operatorname{NH}_3 \rightarrow 6 \operatorname{TiN} + 24 \operatorname{HCl} + \operatorname{N}_2 \tag{3.6}$$

 $2\text{TiCl}_4 + 2\text{NH}_3 + \text{H}_2 \rightarrow 2\text{TiN} + 8\text{HCl}$

室温下,TiCl₄和NH₃容易反应形成黄色的加合物TiCl₄:NH₃,暴露在空气中很容易 氧化,产生白色TiO₂颗粒和HCl。在200~300℃,二者基本不产生反应,因此CVD沉积时 反应腔保持在250℃左右,防止腔体内壁沉积。在350~400℃,TiCl₄和NH₃反应生成 TiN,沉积的TiN具有较好的共形能力和扩散阻挡能力,电阻率一般为200~500µΩ・cm。 反应产物HCl会与NH₃结合生成非挥发性的NH₄Cl固体颗粒,并且未反应的TiCl₄造成 较高浓度的氯残留,氯不仅增大了TiN的电阻率,而且会腐蚀与TiN接触的金属如Al或 Cu,影响长期可靠性。为了获得较高的沉积速率并减小TiN薄膜中氯的含量,通常采用 600℃的基底温度。温度越高TiN的电阻率越低,氯含量越低,但是由此引起高温与CMOS 工艺不兼容的问题。

为了降低反应温度,目前最常用的 TiN 沉积方法是采用金属氧化物前驱体的 MOCVD 和 ALD,这些前驱体可以将沉积温度降低到 200~400℃,并且避免引入氯。此外,MOCVD 在深宽比为 8:1 盲孔内的共形能力可达 50%,在 10µm×100µm 的盲孔内共形能力可达 30%,而 ALD 的共形能力超过 90%。

如图 3-59 所示,常用的金属氧化物前驱体包括四(二甲基胺基)钛(IV)(分子式 Ti[N(CH₃)₂]₄,TDMAT)^[90]、四(二乙基胺基)钛(IV)(分子式 Ti[N(CH₂CH₃)₂]₄, TDEAT)^[91]、四(乙基甲基胺基)钛(IV)(分子式 Ti[NCH₂(CH₃)₂]₄,TEMAT)^[92]。这 些材料比 TiCl₄ 昂贵很多,毒性较弱,在储存过程中比较稳定;但与潮湿空气缓慢反应,或 与水迅速反应,生成 TiO₂ 和二甲胺或二乙胺,具有中等毒性。TDMAT 比 TDEAT 更易挥 发,但总体上蒸气压都比较低,需要 80~120℃的温度才能形成蒸气送入反应腔,但该温度 下这些前驱体分解仍较为缓慢,必须采用直接液体喷射和气化。一般 TDMAT 沉积的 TiN 电阻率较高,但共形能力更好,而 TDEAT 沉积的 TiN 的电阻率低、含氧量低,但是共形能 力较差。





TDMAT 和 TDEAT 均可通过热分解单独使用来沉积 TiN。热解 TDMAT 和 TDEAT 需要 300~450℃的温度和 1~5Torr 腔体压强,所沉积的 TiN 为多孔状无定型结构,但是 C、O 和 H 等杂质含量高达 25%左右,电阻率高达 3000μΩ・cm。此外,在 C 原子 上有松散的化学键连接的 Ti 原子,容易与进入 TiN 薄膜的氧原子形成强键构成的 TiO,造 成薄膜的电阻率增大,并且在空气状态下不稳定。为了降低电阻率,热解后需要采用 N₂+

(3.7)

H₂ 等离子体进行致密化和除杂处理。H 等离子体与杂质中的 C 和 O 反应形成挥发性物质,N 等离子体置换薄膜中残留的 N₂ 并反应形成 TiN,但每次等离子体能够处理的深度仅为 10nm 左右。等离子体处理后 TiN 转变为非晶结构,薄膜厚度会减少 30%左右,电阻率降低到 600~2000 μ Ω · cm。

为了降低杂质含量,TiN 一般采用 TDMAT 或 TDEAT 与 NH₃ 发生的氨化反应沉积。 反应气体 NH₃ 加热后解离,反应腔中存在 NH₃、NH₂、NH、N 和 N₂等,TDMAT 与 NH₃ 反应分为两个反应进行^[93-94]:

 $2\mathrm{NH} + \mathrm{Ti}(\mathrm{N}(\mathrm{CH}_3)_2)_4 \rightarrow \mathrm{N}_2\mathrm{Ti}(\mathrm{N}(\mathrm{CH}_3)_2)_2 + 2\mathrm{HN}(\mathrm{CH}_3)_2$

 $6N_2 Ti(N(CH_3)_2)_2 + 8NH_3 \rightarrow 6N_2 TiNH_2 + 12HN(CH_3)_2 + N_2$

上述两个过程都是转氨交换反应,吸附在表面的 NH_x 被 Ti(N(CH₃)₂)_y 取代,并且该 替换过程是双向的。在第二个反应中,Ti 的氧化价数从 4 转变为 3,形成 TiN 的氧化价数。

通常 TDMAT 或 TDEAT 与 NH₃ 反应沉积的 TiN 薄膜中 C 和 O 的杂质含量只有 5% 左右,电阻率可达约 500μΩ • cm,比热解沉积的 TiN 的薄膜更低,但共形能力较差。随 着 NH₃ 流量的增大,TiN 中杂质含量下降,电阻率降低,但是共形能力随之下降。表 3-13 列出 TiN 沉积方法。

	PVD	CVD	MOCVD	MOCVD
盖顶体	$T: \Lambda_r/N$	T:CL /NH	TDEAT/NH ₃	TDEAT
刑 ³ ≌ 1 2	11, A1/ 1N ₂	$11C1_4$ / 1011_3	$TDMAT/NH_3$	TDMAT
沉积温度/℃	$20 \sim 400$	$500 \sim 800$	$200 \sim 450$	$300 \sim 450$
电阻率/(μΩ・cm)	60~200	$100\!\sim\!400$	$150 \sim 500$	600~2000
杂质	<1% C,O	$1\% \sim 5\%$ C,H	$<2\% \sim 5\%$ C,O	25% C,25% O
相对密度/%	80	70~85	60~80	60~80
应力/(dyn•cm ⁻²)	1.00×10^{10}	$(0.5 \sim 3) \times 10^{10}$	3.00×10^{10}	3.00×10^{10}
共形能力	很差	优异	差	优异
颗粒	良好	良好	良好	良好
材料成本	低	低	高	高
扩散阻挡能力	良好	良好	良好	良好

表 3-13 TiN 沉积方法

TEMAT 也可以采用热分解的方法在 Ar 或 H₂ 环境中沉积 TiN,反应温度范围为 250~ 375℃,腔体压力为 1Torr,典型的沉积速率为 7~105nm/min,如图 3-60 所示^[95]。TiN 薄膜 具有较好的质量,共形能力极佳。由于 TEMAT

具有 TDMAT 和 TDEAT 的优点,又克服了各自的缺点,近年来发展很快。

3.5.1.2 原子层沉积

采用 ALD 和 TDMAT 或 TDEAT 前驱体 及 NH₃ 反应气体,可以实现具有优异共形能 力的 TiN 沉积。采用 ALD 沉积时,热式 ALD 和 PEALD 均可实现前驱体与 NH₃ 的反应,二 者的沉积速率基本都在 $0.05 \sim 0.1 \text{nm}/周期$,





PEALD 稍快,但是热式 ALD 方法沉积 TiN 薄膜的杂质含量高,电阻率高于 1000μΩ・cm, 而 PEALD 方法沉积的 TiN 的电阻率可以低至 100μΩ・cm 左右^[96-97]。热式 ALD 的反应 原理与 MOCVD 相同,反应过程中腔体内有反应产物 HN(CH₃)₂ 和 N₂ 的裂化产物 N(CH₃)₃ 和 N,表明反应过程为热式反应。PEALD 的反应原理可能同时发生两种类型的 反应^[94]:一是等离子体中仍然存在的 NH₃ 分子将引发热转氨交换反应,形成反应产物 HN(CH₃)₂ 和 N₂; 二是 NH₃ 分子解离产生的等离子体中的氢和氮自由基,去除了钛原子 上的前驱体配位体,并生成了 HCN、CN 和 H₂ 等产物成分。

采用 ALD 和 TDMAT 沉积,在 175~190℃ 和 200~210℃两个温度窗口出现沉积速率 饱和,沉积速率约为 0.05nm/周期,用 TDEAT 的速率饱和温度为 275~300℃,沉积速率为 0.1nm/min。图 3-61 为 TDMAT 和 TDEAT 沉积 TiN 的沉积速率与反应温度的关系^[97]。 ALD 沉积的 TiN 薄膜含碳量低于其他 CVD 和 MOCVD 方法,电阻率低于 1000 μ Ω • cm,用 TDEAT 沉积的 TiN 的电阻率低于 TDMAT 沉积的电阻率。



图 3-61 PEALD 沉积速率



PEALD 方法沉积的 TiN 的电阻率随着 沉积温度不同而变化,如图 3-62 所示^[98]。 电阻率变化的主要原因是薄膜中 Cl 离子的 含量。当沉积温度为 100℃时,Cl 离子含量 达到 2.1%,电阻率为 209 μ Ω · cm。当沉积 温度为 400℃时,Cl 离子的含量为 0.1%,电 阻率为 72 μ Ω · cm。

利用 ALD 方法沉积的 TiN 扩散阻挡层 可以均匀覆盖 $2\mu m \times 30\mu m$ 的高深宽比盲 孔,厚度均匀性达到 $80\%^{[99]}$ 。TDDB 实验表 明,尽管厚度为 5nm 和 10nm 的 TiN 对铜的 扩散阻挡效果稍差于相同厚度的 Ta 材料,但

是经过 40min 420℃的退火处理,TiN 对铜的扩散阻挡效果有显著提升,甚至接近 Ta 的扩 散阻挡能力,具有良好的扩散阻挡效果。相比之下,Ta 经过相同的热处理后,对铜的扩散阻 挡效果没有显著变化。

除上述前驱体外,PEALD 还可以利用 TiCl₄ 和 N₂H₄ 反应沉积 TiN^[100-101]。通过 H 对反应腔体和表面清洗去除 O、Cl 和 C 等杂质,并利用高纯度前驱体,可以将 TiN 电阻率降 低到 $160\mu\Omega \cdot cm$ 。反应过程的原理简化为

$$TiNH(ads) + TiCl_4(g) \rightarrow TiNTiCl_3(ads) + HCl(g)$$

TiCl(ads) + 2H(g) + N(g) \rightarrow TiNH(ads) + HCl(g) (3.8)

3.5.2 Ta-TaN

Ta和TaN都对铜具有良好的扩散阻挡能力,可以单独或联合使用作为铜的扩散阻挡 层。Ta的优点是较高的熔点,扩散需要很高的激活能。TaN的电阻率比Ta高,但是TaN 具有非晶或纳米晶结构,其热稳定性更好、扩散阻挡能力更强。TaN与包括SiO₂在内的多 数介质层材料有很好的粘附性,可以作为粘附层和扩散阻挡层,但TaN与Cu的结合力较 弱,而Ta与铜具有很好的粘附性,因此在平面互连中普遍使用组合扩散阻挡层TaN/Ta,其 中TaN作为粘附层和扩散阻挡层与介质层结合,而Ta作为粘附层承载Cu种子层。

PVD 是沉积 Ta 和 TaN 最常用的方法,其中 Ta 采用金属靶材和 Ar 离子,而 TaN 采用 金属靶材和 N 等离子体反应沉积。当厚度为几纳米时,PVD 的 Ta 薄膜表现为非晶态,是 理想的铜扩散阻挡层材料。在 TSV 中,由于深宽比的限制和刻蚀侧壁起伏,PVD 很难沉积 厚度如此小的连续 Ta 薄膜。为了获得连续的薄膜,必须增加沉积厚度。随着厚度的增加, Ta 薄膜表现为多晶结构甚至柱状结构,给铜扩散提供了通路,降低扩散阻挡能力。

对于深宽比为 10:1 以上的 TSV 结构, ALD 是沉积 TaN 最理想的方法。目前, ALD 沉积 TaN 常用的前驱体多为金属氧化物或金属卤化物,包括五(二甲氨基)钽(V)(分子式

Ta[N(CH₃)₂]₅,PDMAT)、三(二乙基氨基)叔丁酰胺钽 (V)(分子式 Ta[N(C₂H₅)₂]₃NC(CH₃)₃,TBTDET)、五 (二乙基氨基)叔戊基亚氨基-三(二甲基氨基)钽(分子式 Ta[NC(CH₃)₂C₂H₅][N(CH₃)₂]₃,TAIMAT)、TaCl₅和 TaF₅等。由于卤化物可能将卤素原子残留在薄膜内部,引 起长期可靠性问题,因此一般采用金属氧化物前驱体,如 TBTDET^[102],如图 3-63 所示。



图 3-63 TBTDET 分子结构

ALD 利用还原性气体如 NH₃、H₂ 或形成气体 N₂/H₂,通过还原反应将金属氧化物前 驱体中 Ta 的价态从+5 价还原到+3 价,形成 TaN_x 薄膜。热式 ALD 和 PEALD 在沉积 TaN 时有一定的区别,主要体现在共形能力和电阻率方面。PEALD 等离子体中的自由基 在扩散进入深孔内部以前会出现复合现象,并且沉积温度低于热式 ALD,因此 PEALD 的 共形能力不如热式 ALD。热式 ALD 通常采用金属前驱体与 NH₃ 反应,但是由于 NH₃ 的 还原能力不足以将 Ta 从+5 价还原到+3 价,因此所生成的薄膜不是 TaN,而是电阻率很 高的 Ta₃N₅。PEALD 采用金属氧化物前驱体和 H₂ 等离子体,具有更强的还原能力,可以 生成低电阻率的立方晶体 TaN。图 3-64 为采用 PEALD 和 Ta(NMe₂)₅ 前驱体及 H₂ 沉积 的 30nm TaN 薄膜的电阻率随 H 等离子体处理时间的关系^[103],经过 25~30s 的处理后, TaN 的电阻率可以下降到 $380\mu\Omega \cdot cm$,主要是因为 H 等离子体与 N 反应形成挥发性产物, 降低了 TaN 中 N 的含量。 ALD 沉积的 TaN 的扩散阻挡能力与 PVD 沉积的基本相同,但电阻率更高^[43]。这是 因为 PVD 沉积的 TaN 实际上是 N 掺杂的 Ta,其组成为非化学定量比的 TaN_{0.5},电阻率小 于 200 μ **Ω** · cm,而 ALD 沉积的组分是符合化学定量比的 TaN^[104]。图 3-65 为 PEALD 和 PVD 沉积的 Ta 和 TaN 薄膜的扩散阻挡失效温度^[47]。PEALD 沉积的 Ta 薄膜失效温度 比 PVD 沉积的 Ta 高 100~150℃,随着厚度的增加二者的差距稍有减小; PEALD 沉积的 TaN 和 PVD 沉积的扩散阻挡能力基本相同,仅在厚度低于 5nm 时 PEALD 沉积表现出一定的优势。由于 TSV 高深宽比结构内连续沉积的要求,TaN/Ta 的厚度一般要达到 50~100nm,因此 PVD 和 PEALD 沉积的性能基本相同。



除上述方法以外,Ta和TaN还可以采用Ta的卤素化合物利用PECVD的方法沉积,反应原理如下:

$$TaX_{5} + NH_{3} \rightarrow Ta_{3}N_{5} + HX + NH_{4}X$$

$$TaX_{5} + H_{2} \rightarrow Ta + HX$$

$$TaBr_{5} + N_{2} + N_{2} \rightarrow TaN + HX$$
(3.9)

3.5.3 WC/WN/WCN

WC、WN 和 WCN 都是很好的扩散阻挡层材料。WN 中 W 与 N 的比例决定了 WN 的 表面粗糙度和扩散阻挡能力^[105],在 600℃以下 WN 具有良好的扩散阻挡能力,当温度高于 600℃时开始出现微晶,扩散阻挡能力下降^[106]。这几种材料都可以采用 ALD 沉积,具有优 异的共形能力,因此是小直径 TSV 扩散阻挡层的发展方向之一。ALD 沉积厚 25nm 的 WCN 薄膜电阻率为 $340\mu\Omega \cdot cm$,在 29:1 的超高深宽比 TSV 中有良好的共形能力^[17]。

WC 和 WCN 都可以采用 ALD^[107], WN 可以采用 CVD 还原 WF₆ 或采用 ALD,前驱体为 WF₆ 和 NH₃^[108], 具有良好的共形能力; 但是,反应副产物 HF 会腐蚀 SiO₂, 同时所沉积的 WN 表面会残留有氟化物,对铜种子层的粘附性下降,特别是对于 CVD 沉积的铜种子层。ALD 采用双(叔丁基亚氨基)双(二甲基氨基)钨(VI) 前驱体(分子式(CH₃)₃CN)₂W(N(CH₃)₂)₂,简称 为 BTBMW,简写为(^tBuN)2(Me2N)2W)和 NH₃反应物在 250~300℃下反应^[109-110], 如 图 3-66 所示,可以避免产生氟化物。

ALD 方法沉积 WN 的速率为 300℃时 0.05nm/周期,350℃时 0.1nm/周期,电阻率为 1.5~4m Ω ・cm。通过 700℃退火 30min 将其转变为多晶态,电阻率下降到 0.5~1m Ω ・cm^[110]。 采用热式 ALD 在 375℃下在 3 μ m×50 μ m 的盲孔内沉积 WN 的共形能力超过 90%,并与 SiO₂ 介质层有良好的粘附强度^[69]。



图 3-66 (^tBuN)2(Me2N)2W 沉积 WN

3.5.4 Ti-TiW

Ti 是一种广泛使用的粘附层材料。Ti 与 O 有极强的亲和力,与含氧的介质层表面的 O 之间能够形成电子转移,形成 Ti-O 键,将 Ti 固定在介质层表面,因此 Ti 在含氧材料表面 有很好的粘附强度。例如,为了去除 PVD 腔体内吸附的水气,通常都是溅射 Ti 进行反应。 由于 Ti 本身的扩散阻挡能力较弱,在 Ti/TiW 体系中主要作为粘附层使用,也作为铜再布 线或铜焊盘等不会由于铜扩散而失效的场合。

TiW 一般从含有 10% Ti 和 90% W 的合成靶材中直接溅射而成,沉积后的 TiW 中仅有 5%~7% (质量分数)的 Ti,因此其材料性质和溅射行为主要由 W 决定。金和铜原子在 TiW 中扩散系数很低,因此 TiW 可以作为扩散阻挡层,也可以作为粘附层。共溅射 Ti 形成 Ti/TiW 可以获得比 TiW 更好的粘附性,可以作为粘附/扩散阻挡层。沉积过程可以在 氮气或氧气环境下进行,这两种气体有助于获得更加致密的金属薄膜。Ti 和 TiW 的热膨 胀系数不同,前者比后者大约 1 倍,但二者都是较好的导体,对于厚 300nm 的 Ti 和 TiW 层,电阻率分别为 55 μ Ω · cm 和 65 μ Ω · cm。

Ti和 TiW 与基底的粘附性受薄膜的应力影响,通常 Ti 是拉应力,而 TiW 是压应力。 当沉积温度低于熔点温度的 25%时,金属离子的迁移性很低,沉积的金属薄膜晶粒呈柱状, 薄膜表现为拉应力,温度越低,拉应力越显著。例如,150℃的沉积温度,达到 Ti 熔点的 25%, 而对于 W 只有熔点的 12%,因此 TiW 比 Ti 有更明显的压应力。

PVD 方法沉积 TiW 的典型腔体压强为 2~20mTorr,气压较低时,TiW 晶粒表现为致 密的纤维状形态,薄膜表现为压应力;气压较高时,TiW 晶粒表现为柱状结构,并有空洞产

171

第 3 章

介质

层与扩散阻挡层沉积技

术

生,薄膜表现为拉应力,如图 3-67 所示^[111]。随着沉积温度的升高,TiW 薄膜的应力从压应 力逐渐向拉应力转变,而随着 RF 偏压的增加,薄膜应力从拉应力向压应力转变。因此,较 高的腔体压强和较高的温度影响 TiW 扩散阻挡层的效果。



图 3-67 PVD 沉积 Ti/TiW 薄膜应力

随着溅射腔体压强的增加,溅射的薄膜内 Ar 原子的含量增加,导致扩散阻挡性能下降,需要在扩散阻挡性能和薄膜应力之间做出折中。由于提高溅射功率增大压应力,为了使 用更高的溅射功率,可以通过升高基底温度的方法提高拉应力,补偿 TiW 薄膜的本征压 应力。在典型的溅射功率和腔体压强下,Ti位于拉应力区域,通过增加溅射功率(提高溅 射速率)、降低腔体压力,可以提高本征压应力趋势,从而中和拉应力,获得较小的应力 水平。

3.5.5 MnN

氮化锰(MnN)是一种有效的铜扩散阻挡材料。MnN 可以采用 CVD 的方法制造,反应 前驱体为双(N,N'-二异丙基戊基嘧啶)锰(Ⅱ)(Bis(N,N'-di-i-propylpentylamidinato) manganese(Ⅱ),C₂₂H₄₆MnN₄),分子结构如图 3-68 所示。反应气体为 NH₃,沉积温度为 130℃,腔体压强为 5Torr,所形成的 MnN 薄膜与介质层和铜种子层之间都有较好的粘 附性^[112]。

多晶 MnN 薄膜具有一定的导电性,电阻率约为 200mΩ・cm,在 200℃下退火 1h 形成 更大的晶粒,电阻率降低到 2mΩ・cm。DLI-CVD 具有很好的共形能力,在 26:1 的结构内 沉积厚度为 95~100nm。提高基底温度可以提高 MnN 的共形能力,但氨气的流速必须降低,防止快速表面反应导致共形能力下降。



(a) 前驱体分子结构

图 3-68 ALD 方法沉积 WN

铜种子层 3.6

电镀铜时,电镀液中的铜离子在阴极与电子结合发生还原反应,生成铜原子沉积在阴极 表面,外部电源与阳极铜板、电镀液、阴极共同组成电流回路。因此,需要沉积铜的位置必须 导电。多数扩散阻挡层的电阻率较高且厚度很小,依靠扩散阻挡层作为阴极传输电流的能 力无法满足铜电镀的需求,需要在扩散阻挡层表面沉积一层铜薄膜,称为种子层。种子层必 须具有一定的厚度以保证传输电镀电流,理想情况下方块电阻小于 0.8Ω/□^[112]。由于 TSV 使用较厚的种子层,这一要求很容易达到。为了使 TSV 能够均匀电镀,种子层必须全 部覆盖高深宽比的 TSV 盲孔的内壁,不连续的种子层会导致电镀空洞。

最常用的种子层材料为铜,具有良好的电导率和电镀兼容性。根据 TSV 深宽比的差 异,铜种子层可以采用 PVD、MOCVD、ALD 或化学镀等方法沉积。如图 3-69 所示^[85].

CVD 比 PVD 具有更好的共形能力。这 是因为 CVD 反应物为气相状态,气体分 子更容易进入高深宽比结构内部:同时 CVD 基底温度较高,反应沉积物在表面 的再分布能力更好。对于 20:1 的高深 宽比,PVD 和常规 CVD 难以满足要求, 扩散阻挡层和种子层只能依靠 MOCVD、 ALD 或湿法沉积。



物理气相沉积 3.6.1

图 3-69 PVD 与 CVD 沉积铜的共形能力

常规物理气相沉积的铜种子层性能好、成本低,因此工业界主要采用 PVD 方法沉积铜 互连的种子层。普通 PVD 只适合 3:1 以下的深宽比,在高深宽比 TSV 中,种子层必须连续 并且厚度达到一定水平,一般采用 iPVD 溅射。iPVD 具有较好的共形能力,能够用于 10:1 的深宽比,是目前 TSV 种子层沉积的主要方法。

第 3 童

介质层与扩散阻挡层沉积技

术

3.6.1.1 沉积特性

常规磁控溅射一般适用于 5:1 以下的深宽比,通过减小腔体压强改善入射方向一致 性、将基底倾斜 3°提高深孔侧壁沉积速率等方法,也有报道可以沉积深宽比为 10:1 的深 孔^[113]。图 3-70 为倾斜运动基底和降低溅射腔体压强对共形能力的影响。采用倾斜基底 时,溅射 30min Mo 以后,10 μ m×100 μ m 深孔的开口直径为溅射前的 72%,而不倾斜基底 则只有 57%。将腔体压强减小到 0.13Pa 并溅射 20min Cu 以后,开口直径的比例为 63%, 而 0.67Pa 时该比例只有 53%。采用直流 2kW 功率和 0.16Pa 压强溅射 16min Mo,开口比 例为 80%,孔底 Mo 厚度为 23nm,采用 0.4Pa 压强在 Mo 表面溅射 10min Cu 种子层,开口 比例为 64%,孔底 Mo 和 Cu 的总厚度为 47nm,种子层电阻率为 2.61 μ Ω・cm。





扩散阻挡层 TaN/Ta 的性质对种子层的性质有显著的影响。在 TaN 表面 PVD 沉积的铜种子层的应力大于在 Ta 表面沉积的种子层应力。在单层 Ta 或 TaN 扩散阻挡层上, PVD 制造的铜种子层的晶粒方向更倾向于(111)晶向,而上层扩散阻挡层容易产生孪晶铜,导致电镀铜晶向的随机分布。此外,PVD 沉积的铜种子层的晶向与扩散阻挡层表面粗糙度有很大关系^[114],影响电镀铜的晶粒和热力学特性。

3.6.1.2 种子层增强

当 TSV 直径较小、深宽比较大时,PVD 沉积的种子层会出现不连续的情况,特别是在 深孔侧壁接近深孔底部的位置,如图 3-71 所示。此外,由于 Bosch 刻蚀导致的起伏尖峰过 大时,铜种子层在尖峰下方也很容易出现不连续的问题。不连续的种子层导致电镀时出现 空洞和未完全填充等问题,引起 TSV 电阻率增大甚至直接导致断路^[85]。







(a) 种子层非连续状态

(b) 引起TSV底部空洞

图 3-71 种子层非连续

解决种子层非连续和缺陷的问题除了使用 ALD 或 MOCVD,还可以在电镀前采用种 子层增强(修复)修补种子层的缺陷。种子层增强是指利用电化学方法将 PVD 沉积的非连 续的种子层的缺陷补齐、过薄的种子层增厚,以及断续的种子层连续化,获得连续均匀的种 子层^[115-116]。

种子层增强通常采用湿法,包括电镀和化学镀。电镀可以采用硫酸铜、乙二胺和 TMAH构成的电镀液,其中硫酸铜提供铜源,乙二胺作为络合剂,TMAH作为 pH调节剂, 将 pH值调节到 9 以上^[117-118]。或者采用 0.88mol/L 硫酸铜,0.54mol/L 硫酸,200ppm 的 PEG,60ppm 氯离子,1ppm 的 SPS,以及 100mg/L 的增强剂 UCE-10^[116]。种子层增强电 镀采用直流电镀,保证连续沉积,时间为 2~5min。化学镀也被用于种子层增强^[119],其优 点是适用于大面积不连续的情况,缺点是需要增加 Pd 催化剂附着过程,工艺较为复杂。种子 层增强电镀后,深宽比 8:1 的 TSV 侧壁上种子层最厚和最薄的比值可以改善到 1.6:1~ 2.5:1^[118]。



图 3-72 尖峰下方非连续种子层增强

3.6.2 金属有机物化学气相沉积与原子层沉积

采用 MOCVD 和 ALD 方法沉积铜时,核心的问题是反应物前驱体的选择。总体上,目前仍缺乏满意的反应物前驱体。多数铜化合物前驱体都难以将金属阳离子还原为金属态,此外,前驱体的气化温度较高、蒸气压较低、吸附特性受衬底影响显著,增加了反应过程的难度并导致系统复杂,还影响沉积速率。

3.6.2.1 反应物前驱体

MOCVD可以通过热分解铜的化合物沉积铜,也可以通过铜化合物与还原气体发生还 原反应沉积铜,而 ALD反应温度低,只能通过铜化合物的还原反应沉积铜,如图 3-73 所示。 氢气是常用的还原气体,但是还原反应活性较弱,沉积速率普遍较低,特别是在反应温度较 低时。氢等离子体具有更高的反应活性,可以提高低温下的沉积速率,但是会降低 ALD 的 共形能力。近年来有研究尝试多种还原反应物,如甲醇、乙醇、异丙醇、甲酸、NH₃、联氨、对 苯二酚(也称氢醌,Hydroquinone)。哈佛大学采用 MOCVD,利用 H₂O 和 NH₃ 作为反应 物与前驱体双(N,N-二仲丁基乙脒基)二铜(I)([Cu(^sBu-Me-amd)]₂,C₂₀H₄₂Cu₂N₄)沉积 铜^[120],芬兰 Alto 大学采用对苯二酚和 Cu(acac)₂ 前驱体在 160~240℃的低温下 ALD 沉 积铜,沉积速率为 0.18nm/min^[121],但是杂质含量仍较高,并且反应物种类多,过程较为 复杂。



(b) 还原反应

图 3-73 Cu前驱体反应原理

早期采用铜的卤化物 CuCl 作为反应物前驱体与氢气反应,但是 CuCl 的挥发性较低, 需要 400℃高温产生挥发气体进行输运,而且反应过程需要锌作为还原剂,引起较为严重的 污染。在沉积过程中,铜有聚集的趋势,容易汇聚为分立的孤岛结构,导致 MOCVD 沉积的 铜膜厚度不均匀。对于 ALD,上述特性导致每个周期沉积的不再是均匀的单层膜。近年来 ALD 和 MOCVD 多采用铜的金属有机物作为前驱体。根据金属有机物中铜的价态不同, 可以分为1价和2价铜金属有机物,分别表示为 Cu(I)和 Cu(I)。Cu(I)金属化合物前 驱体稳定性较低,多采用热分解反应; Cu(II)金属化合物前驱体稳定性高,多采用氢气或等 离子体的还原反应。

通常 Cu(I)有机物稳定性相对较低,利用热分解通过歧化反应生成 Cu 和 Cu(I)化合物。典型的前驱体如(hfac) Cu(L)结构,其中,hfac 是 β -二酮(diketonate)配位体,如六氟乙 酰丙酮(hfac)、戊烷二氨基甲酸酯(pentane dikiteminate)或吡咯烷,2,4-戊烷二氨基甲酸酯(pyrrolidine,2,4-pentane diketiminate); L 为 Lewis 碱如三甲基膦(PMe₃)、环辛二烯(COD)、二甲基-1-丁烯(DMB)^[122]、二甲基环辛二烯(DMCOD)^[123]或三甲基乙烯基硅烷(TMVS)。典型的前驱体为 TMVS-Cu(hfac)(商品名 Cupraselect)^[124-125],以及 COD-Cu(hfac)和 DMB-Cu(hfac),如图 3-74 所示。此外,还有多种 Cu(I)有机前驱体^[42,126]。





TMVS-Cu(hfac)络合物吸附在衬底表面后,释放配位共价体 TMVS 将 Cu(hfac)吸附 在表面,随后 Cu(hfac)发生歧化反应,氧化作用和还原作用发生在同一分子内部同一氧化态的 Cu元素上,使 Cu(I)离子一部分被氧化成 Cu(II),另一部分被还原成 Cu。反应方程式为 2TMVS-Cu(hfac)→ 2Cu(hfac)+2TMVS (3.10)

 $2Cu(hfac) \rightarrow Cu + Cu(hfac)_2$

上述反应是非饱和的,因此适用于 MOCVD 但不适用于 ALD,并且由于 TMVS-Cu(hfac)的不稳定性,在气化过程中该反应就已经开始,需要将 TMVS-Cu(hfac)与 TMVS 同时通入,通过过量的 TMVS 进行缓解。多反应物导致进气系统较为复杂,一般采用直接 液体注入(DLI)的方式实现反应物输运。由于磷化氢是比烯烃和炔烃更稳定的 Lewis 碱, 使用「ⁿBu₃P]₂-Cu(acac)可以防止气化过程的分解,有助于实现稳定的生长过程。

哈佛大学开发了 Cu(I)脒基-二聚物(amidinate-dimers) 前驱体 $[Cu({}^{s}Bu-Me-amd)]_{2}$,如图 3-75 所示^[112,120]。脒基金 属化合物(含有 HN = CNH₂)含有 Cu-N 键,比 Cu-O 和 Cu-C 键具有更高的反应活性,因此沉积的铜薄膜中 O 和 N 的杂质少,比金属氧化物更具优势。[Cu(${}^{s}Bu-Me-amd$)]₂的熔点仅为 77°C,挥发性很强,85°C的蒸气压达到 0.1Torr^[120]。



Cu(Ⅱ)的金属氧化物比一价铜要稳定得多,一般无法 直接热分解,需要通过还原反应才能形成金属态的铜,这种特性有利于 ALD 应用。将前驱 体和还原气体分步通入反应腔,可以形成 ALD 的反应过程。因此 ALD 常用的前驱体多为 Cu(Ⅱ)金属氧化物,如表 3-14 所示。

金属前驱体/还原剂	沉积温度/℃	每循环沉积速率/(Å/循环)
$Cu(thd)_2/H_2$	190~260	0.3
	350	2.1
$Cu(acac)_2/H_2$	250	
$[Cu-(^{s}BuNCMeN^{s}Bu)]_{2}/H_{2}$	$150 \sim 250$	0.04
[(ⁿ Bu ₃ P) ₂ Cu(acac)]/湿氧	$100 \sim 125$	0.1
Cu(hfac) ₂ /异丙醇	260	
Cu(amd)/H ₂ 等离子体	$50 \sim 100$	0.7
[Cu(ⁱ PrNHC)(hmds)]/Ar/H ₂ 等离子体	200	0.2
[Cu(^t BuNHC)(hmds)]/Ar/H ₂ 等离子体	100	0.23
$Cu(^{s}Bu-amd)_{2} + NH_{3}/H_{2}$	160	0.15
$Cu(dmap)_2/ZnEt_2$	$100 \sim 120$	0.2
CuCl/H ₂	360,400	0.8
Cu(OCHMeCH ₂ NMe ₂) ₂ +甲酸/联氨	100~170	0.5
Cu(OCHMeCH ₂ NMe ₂) ₂ /H ₂ 等离子体	100~180	0.65

表 3-14 ALD 沉积铜前驱体

注: Me=甲基; Et=二乙基; Bu=butyl,丁基; C=carbo,碳; N=imide,亚胺; P=phosphrane,磷烷; Pr=isopropyl,异丙醇。

目前研究较多的 Cu(Ⅱ)前驱体为双二酮(bisdiketonate),例如 Cu(acac)₂ 及其衍生物, 如图 3-76 所示。Cu(acac)₂ 通常蒸气压较低,需要加热到 138℃进行气化。四甲基-庚二酮 (tmhd)的化合物 Cu(tmhd)₂ 的蒸气压稍高,但也需要较高的气化温度。这两种前驱体都 有较强的惰性,需要等离子体方式进行反应以降低反应温度,但高的气化温度仍要求较高的 基底温度。 三维集成技术(第2版)





对于氟化衍生物 Cu(hfac)₂ 以及 Cu(acac)(hfac),由于氟原子吸引电子降低了范德华力,因此比非氟化物具有更高的蒸气压。然而,作为一水化物,Cu(hfac)₂ 具有非常高的稳定性,在蒸发过程丢失水分子会影响前驱体输运的稳定性和可靠性。除此之外,Cu(Ⅱ)的 金属氧化物前驱体还有很多种^[42,126]。

前驱体中含有卤素或者氧容易造成薄膜污染,CMOS应用中需尽量避免。Cu(acac)₂ 及衍生物前驱体由于较强的Cu-O键而使之与H的反应活性较低,因此需要较高的反应沉 积温度,沉积表面粗糙、C和O杂质含量高,导致铜薄膜的电阻率有所提高。Cu(hfac)₂容 易引入氟污染,使薄膜对基底的粘附性降低,并产生具有腐蚀性的HF。

3.6.2.2 反应特性

由于前驱体种类不同,MOCVD 沉积铜的工艺条件不同,沉积特性和铜的性质也不同, 但总体上沉积速率较低,种子层表面比较粗糙。常用的前驱体 TMVS-Cu(hfac)的典型沉积 条件:腔体压强为 1Torr,温度为 110~250℃,铜薄膜的电阻率一般为 2.5~3.5µΩ・cm,最 小可达 1.7µΩ・cm,最大可达 7µΩ・cm。图 3-77 为 250℃沉积速率和电阻率^[127]。Cu(Ⅱ) (hfac)的沉积温度为 310~390℃,Cu(I)(hfac)(DMB)的沉积温度可以降低到 150~240℃, 而 Cu(I)(hfac)(DMCOD)的沉积温度也比较低,一般为 170~230℃,而双(N,N-二仲丁基 乙脒基)二铜(I)的沉积温度为 160℃。





ALD 沉积中,采用氢气作为还原剂的缺点是氢原子在表面复合速率很快,很难进入高 深宽比结构的底部,因此需要采用其他还原性气体如甲醇。采用 Cu(Ⅱ)(hfac)前驱体和甲 醇,ALD 沉积 Cu 的温度为 300℃,薄膜表面光滑,共形能力良好,但是由于含有较高含量的

术

第

杂质 C(5%)和 O(4%),电阻率较大,膜厚为 200nm 时仍高达 5.33 μ Ω・cm^[128]。采用乙醇 作为反应气体,铜薄膜表面光滑明亮,C和O的杂质含量下降为 3%,在 Ta、TaN和 TiN表 面沉积的 77nm 的 Cu 的电阻率分别为 2.1 μ Ω・cm、1.91 μ Ω・cm和 2.4 μ Ω・cm,TiN表面 沉积厚度为 20nm和 120nm 的 Cu 薄膜电阻率为 4.25 μ Ω・cm和 1.78 μ Ω・cm。

利用[Cu(^{*}Bu-Me-amd)]₂ 前驱体,ALD 的反应温度为 150~190[°]C,在 SiO₂和 SiN 表面的生长速率为 0.15~0.2nm/循环,在 Ru、Cu 和 Co 表面的生长速率为 0.01~0.05 nm/循环。ALD 沉积特性受很多因素影响,包括介质层的表面性质、前驱体的驻留程度、沉积温度等。图 3-78 为[Cu(^{*}Bu-Me-amd)]₂ 前驱体沉积特性^[120]。每循环的沉积速率与前驱体驻留程度(Torr・s)有关,超过 0.15 Torr・s 后达到饱和,约为 0.9Å/循环;但与 H₂的驻留程度基本无关。ALD 在 Al₂O₃和 SiO₂表面沉积 Cu 的厚度与循环次数为非线性关系,开始沉积较快,约为 2Å/周期,当铜膜进入连续状态后降低为约 0.5Å/周期;在 Ru 表面的沉积速率为恒定值,约为 0.11Å/周期。玻璃表面铜厚度达到 40nm 时才开始导电,电阻从 10⁸Ω 迅速下降到 5Ω,表明在氧化物表面成核较差。与 PVD 相比,ALD 沉积的电阻率稍高,80nm 厚度的电阻率约为 2.9µΩ・cm,杂质 C 的含量小于 1%。利用这种前驱体,可以在 35:1 的盲孔内沉积铜种子层。



图 3-78 ALD 沉积特性

三维集成技术(第2版)



图 3-78 (续)

ALD 沉积铜的 X 射线衍射峰值如图 3-79 所示^[120]。Cu(Ⅱ)(hfac)形成了较强的 (111)、(200)、(220)、(311)等衍射峰,以及较弱的(222)衍射峰,而[Cu(^{*}Bu-Me-amd)]₂ 前 驱体在不同温度下沉积的铜薄膜的主体晶向为(111)和(200)。前者是铜薄膜的主体结构, 具有较强的抗电迁移能力,适合作为铜种子层。



图 3-79 ALD 铜薄膜 X 射线衍射峰

哈佛大学开发了分步的 Cu 种子层沉积方法,如图 3-80 所示^[129]。首先采用金属脒化 合物[Cu(^sBu-Me-amd)]₂ 前驱体,与 H₂O 和 NH₃ 反应生成铜的氧化物 Cu₂O、氮化物 Cu₃N 或氮氧化物 CuON 薄膜,再通过远程氢等离子体将 Cu₂O、Cu₃N 或 CuON 还原为 Cu。反应温度在 160[°]C和 220[°]C时,CuON 的沉积速率约为 1nm/min 和 4nm/min,氢等离 子体还原温度从室温到 50[°]C,还原时间为 30~180s。这种方法可以在深宽比 35:1 的深孔 内获得良好的均匀性,沉积 Cu 厚度为 9nm 时,还原后的电阻率为 15 μ Ω·cm。

3.6.2.3 TSV 应用

MOCVD 沉积铜种子层具有良好的共形能力,适用于深宽比为 8:1~15:1 甚至 20:1。 如图 3-81 所示, Fraunhofer ENAS 利用 MOCVD 在 $2\mu m \times 16\mu m$ 的 TSV 内获得了近 98% 的共形沉积, RTI 在 $4\mu m \times 26\mu m$ 的 TSV 内获得了近 100%的共形沉积。

哈佛大学采用直接液体注入方式利用[Cu(^sBu-Me-amd)]₂前驱体提供 Cu,利用 bis(N,N-di-iso-propylpentylamidinato)Mn(Ⅱ)提供 Mn,在 0.5µm×13µm 的深孔内沉积



图 3-80 CVD 沉积铜的原理

厚度 58nm 的均匀 Cu-Mn 种子层,如图 3-82 所示^[112]。经过 350℃退火后,Mn 扩散到介质 层表面形成扩散阻挡层,剩余的 Cu 形成种子层,电阻率为 2.69μΩ・cm。





3.6.2.4 其他材料



图 3-82 MOCVD 沉积 CuMn 种子层

除了铜以外,低电阻率的材料如 MOCVD 沉积的 5nm 的 $Co^{[130]}$ 以及 $CVD^{[131]}$ 和 ALD 沉积的 $Ru^{[43,102]}$ 等都可以作为种子层使用。ALD 沉积 Ru 通常以 ECPR 作为前驱体,O₂ 作为反应物,并增加单独的 H₂ 清除过程。ALD 沉积时,典型沉积温度为 250°,大约前 15

个循环周期内 Ru 是一个成核的过程,无法生长 为连续薄膜;加之 Ru 的沉积速率较低,每 ALD 循环生长厚度不足单层分子,导致 Ru 的沉积速率 很低。经过约 20 个循环后 Ru 进入连续状态,从第 70 个循环开始沉积厚度与周期数呈线性关系,每 循环沉积厚度约为 0.06nm,如图 3-83 所示^[102]。

Ru 薄膜的电阻率比 Cu 大 5~10 倍,电阻率 随厚度的增加而降低,厚 20nm 和 30nm 的电阻



第 3 章

介质层与扩散阻挡层沉

积技

术

率分别为 $30\mu\Omega \cdot cm$ 和 $19\mu\Omega \cdot cm$,作为种子层时需要一定的厚度。此外,Cu 电镀液对 Ru 有一定的腐蚀作用,导致电阻率增大。即便如此,厚度 5~10nm 的 TaN 和厚度 10nm 的 Ru 仍足以形成稳定的扩散阻挡层和电镀种子层。

图 3-84 为 ALD 方法沉积的 Al₂O₃ 介质层、TaN 扩散阻挡层和 Ru 种子层^[43]。TSV 的深宽比为 20:1,采用 ALD 沉积具有优异的厚度均匀性。TaN 和 Ru 组合的问题是二者 之间的粘附性较低,为此,需要将 ALD 方法沉积 Ru 的温度降低到 200℃,导致较低的沉积 速率和较高的颗粒度。



(a) 开口

(b) 中部 图 3-84 Ru 种子层 TSV (c)底部

3.7 湿法沉积技术

化学镀(electroless plating)和电接枝(electrografting)等湿法化学反应也被应用于 TSV种子层和扩散阻挡层的制造。湿法化学反应具有较好的共形能力,能够在高深宽比结 构内获得厚度均匀的扩散阻挡层和铜种子层,并且设备和生产成本低、工艺温度低、易于实现,近年来获得了一定的应用。

3.7.1 化学镀

3.7.1.1 化学镀基本原理

化学镀是一种没有外部电势或电流参与而仅依靠自身电化学反应的金属沉积方式,可 以分为电流置换法和自催化法。电流置换法将高活性金属电极浸没在低活性金属的溶液 中,高活性金属通过电流置换的电化学反应,被氧化生成该金属的离子同时释放电子。这些 电子转移给溶液中的低活性金属离子,使其发生还原反应沉积在活性金属表面。例如,用铝 置换铜的化学反应式可以表示为

4Al+10OH⁻+6H₂O+3Cu²⁺→3H₂+4Al(OH)⁻₄+3Cu (3.11) 置换反应多数在金属之间进行,但也有在半导体表面进行金属沉积的,如在硅表面直接 沉积银和在锗表面直接沉积铜。多数电流置换反应伴随有氢气产生,氢气附着在反应表面, 影响置换反应的均匀性、反应速率和沉积质量。此外,多数活性金属会因为表面自然氧化而 在溶液中难以开始置换反应,需要高 pH 值(>10)溶液使表面氧化层溶解,或者在溶液中添 加特殊的络合剂去除表面氧化层。

自催化反应将基底放在含有待沉积金属的还原性溶液中,通过特定材料的催化反应,使 溶液中的金属离子发生还原反应将金属沉积在基底上。自催化反应只发生在具有催化活性 的表面,能够产生自催化反应的溶液必须包含被沉积的金属离子、络合剂和还原剂。金属离子一般由金属的硫酸盐、氯酸盐、硝酸盐或者氰酸盐提供,络合剂用于提高溶液的稳定性,需要根据溶液和金属特性以及环境等因素确定。还原剂取决于被沉积金属的特性,常用还原剂包括用于沉积 Ni、Co、Pd、Pt、Au 的次磷酸钠(Na₂ H₂ PO₂)、氢硼酸钠(NaBH₄)和二甲氨基甲硼烷(DMAB,(CH₃)₂NH・BH₃),用于沉积 Co(\blacksquare)、Ag(\blacksquare)、Ni(\blacksquare)、Pd(\blacksquare)的联氨(N₂H₄),用于沉积 Cu(\blacksquare)和 Ag(\blacksquare)离子的甲醛(H₂CO),以及用于沉积 Cu(\blacksquare)、Ag(\blacksquare)

某些情况下,自催化反应前需要触发过程。对于非导体基底如玻璃、陶瓷和高分子等以 及部分导体基底,需要首先通过表面吸附金属实现触发过程。常用的激活溶液包括 SnCl₂ 和 PdCl₂,通过基底浸没的方式使 Sn(Ⅱ)或 Pd(Ⅱ)离子吸附在基底表面,这些吸附的离子 触发后续的自催化反应。此外,将基底浸没在 CuSO₄ 溶液中吸附 Cu(Ⅱ)离子,再利用氢硼 酸钠将铜离子还原为铜,也可以触发催化反应。这种吸附离子再还原的方法也适用于 Ni、 Co、Pd、Pt、Ag 等金属。

触发金属沉积以后,作为自催化反应的起始点,触发还原剂与离子的自催化沉积过程。 自催化沉积时,还原剂与金属离子之间发生电子转移,还原剂如甲醛、次磷酸、DMAB等被 氧化后失去电子,金属离子得到电子被还原成原子沉积在基底上。持续的自催化反应过程 发生在金属基底表面或触发过程形成的金属颗粒表面。影响自催化反应速率的因素有离子 浓度、还原剂浓度、pH 值和温度。

化学镀可以采用酸性、中性或碱性电镀液,酸碱度在 pH 值超过 9 的碱性区对提高化学 镀层质量有利,反应温度通常在 70℃以上。化学镀铜以甲醛作为还原剂,在 pH>11 的强 碱镀液中具有沉积速率快、铜的力学性能好等优点;但甲醛的挥发性高并具有致癌性,而碱 性镀液的主要缺点是损害介质层和光刻胶,因此近年来开始采用无甲醛的低 pH 化学镀液。 这些镀液中通常以次磷酸盐作为还原剂,其优点是价格便宜、使用安全,但是它作为还原剂 的缺点是催化活性较低。采用硫脲和衍生物作为还原剂,可以克服次磷酸盐的缺点^[132]。 另外,可以首先使用酸性电镀液在自组装分子膜上成核,然后在碱性电镀液中沉积扩散阻挡 层,也可以获得良好的效果。

3.7.1.2 合金扩散阻挡层和种子层

Ni、NiB、CoW、CoWB、NiReP、WNiP、NiMoP和 CoWBP等镍基合金、钨基合金和钴基合金都可以通过化学电镀的方法沉积为扩散阻挡层^[133-135]。化学镀 NiB或 CoB等扩散阻挡层的典型镀液配比为 0.17mol/L 硫酸镍(或硫酸钴)、0.049mol/L 的 DMAB还原剂、0.63mol/L 柠檬酸络合剂,以及抑制剂 SPS。化学镀 CoWB时,使用 0.005mol/L 的钨酸钠提供钨离子。

化学镀以前,通常在介质层表面固定一层自组装分子膜作为粘附和催化层,然后在上方 通过化学反应沉积金属。催化反应通常采用大小均匀和容易吸附的纳米颗粒作为化学镀的 催化材料,如 Au 纳米颗粒^[136]、Pd 纳米颗粒^[137]或 PdCl₂ 溶液等。为了将催化剂纳米颗粒 固定在表面,首先需要生长一层自组装分子膜。通过硫酸和过氧化氢(双氧水)60℃清洗和 润湿后,在表面吸附一层由 1%溶液浓度形成的自组装分子膜 3-氨丙基三乙氧基硅烷 (APTES),然后在 110℃烘干 1h。最后浸泡在分散有直径 4nm 的 Pd 纳米颗粒的聚乙烯吡 咯烷酮(PVP)分散剂溶液中,使表面覆盖纳米颗粒。如果使用双组分纳米颗粒 Sn/Pd,则需要 两步覆盖催化剂:首先覆盖 Sn/Pd 颗粒;然后稀硫酸清洗去除 Sn 成分形成单一的 Pd 成分。

化学镀是一种原位溶液化学反应过程,这种特点使其具有很好的共形能力。图 3-85(a)~ 图 3-85(d)为采用 Pd 纳米颗粒作为催化剂,在 $2\mu m \times 24\mu m$ 的深孔内化学镀 CoWB 扩散阻 挡层^[137]。CoWB 与下方的介质层有良好的附着性,在深孔开口、中部和底部的 CoWB 扩层 厚度基本相同,都为 200nm,具有良好的共形能力。即使对于 0.25 $\mu m \times 0.6\mu m$ 的小直径盲 孔,底部的沉积厚度仍可以达到表面厚度的 75%^[138]。图 3-85(e)为 TEL 使用化学镀在 $5\mu m \times 50\mu m$ 的 TSV 内沉积 CoWB 扩散阻挡层和铜种子层^[139]。



(a)~(d) 2µm×24µm盲孔

(e) 5µm×50µm盲孔

图 3-85 化学镀沉积的 CoWB 扩散阻挡层

化学镀沉积的 NiB 电阻率通常为 $25\mu\Omega \cdot cm$,远低于 TiN 的 $100 \sim 250\mu\Omega \cdot cm$,并且电 阻率非均匀性小于 5%。NiB 具有良好的抗铜扩散能力,在 400℃下 2h 的抗扩散能力与 TiN 相同,比 TaN/Ta 高约 20%。此外,NiB 的残余应力只有 TiN 的 1/4 和 TaN 的 1/8,在 400℃时对 WN 和 Cu 具有良好的粘附性,因此 NiB 不仅可以作为扩散阻挡层,还可以作为 电镀种子层。图 3-86(a)、图 3-86(b)为 $3\mu m \times 50\mu m$ 的盲孔化学镀沉积 NiB 种子层^[69],扩 散阻挡层为热 ALD 沉积的 WN。图 3-86(c)、图 3-86(d)为 10.8 $\mu m \times 116\mu m$ 的盲孔内化学 镀沉积的 Ni 扩散阻挡层和种子层^[140]。化学镀镍先进行表面处理(如 Meltex 公司的 UN408),然后进行 Pd 催化剂吸附和触发(如 PA-7331 和 PA-7340),最后化学镀 Ni(如 UN-869)。这种方法可以在 $1\mu m \times 21\mu m$ 的盲孔内均匀化学镀 Ni,盲孔表面、中部和底部 的厚度分别为 147nm、142nm 和 132nm。镀镍液中往往含有一定的 P,用来抑制 Ni 的磁 矩,控制晶粒生长速率,以及晶格和晶向等。

3.7.1.3 铜种子层沉积

化学镀铜的镀液与电镀铜的镀液基本相同,一般包括硫酸铜、还原剂(如甲醛或水合乙 醛酸)、碱性溶液、络合剂(如乙二胺四乙酸(EDTA))、碱性调节剂(如四甲基氢氧化氨 (TMAH)),以及加速剂 SPS 和抑制剂 PEG 等。铜的化学镀液有商业产品,如 Atotech 的 CupraTech GI。

在强碱环境中,通过 Pd 催化,Cu(II)从还原剂获得电子沉积为 Cu,反应过程可以表示为

$$2Cu^{2+} + HCHO^{-} + 3OH^{-} \xrightarrow{ra} 2Cu^{+} + HCOO^{-} + 2H_{2}O$$

$$2Cu^{+} \rightarrow Cu + Cu^{2+}$$
(3.12)

Cu(Ⅱ)还原为Cu是通过Cu(Ⅰ)实现过渡的,过量的Cu(Ⅰ)会使反应难以控制。为



图 3-86 化学镀 Ni 合金

了抑制 Cu(I)的过量,需要增加络合剂使化学镀液成为螯合溶剂。由于化学镀的反应过程 消耗镀液中的有效成分,因此镀液需要经常更换或添加,以维持有效成分的浓度基本稳定。

当 TSV 的直径较小时,化学镀不仅可以沉积种子层,甚至可以直接填充铜柱形成 TSV。图 3-87 为利用化学镀制造 TSV 的主要流程包括:深孔刻蚀和介质层沉积;硅烷耦 合处理;化学镀扩散阻挡层;化学镀铜填充 TSV。以镍基合金为例,当介质层表面没有硅 烷的耦合作用时,无法通过化学镀沉积金属。





图 3-88 为在开口为 2µm×8µm、深度为 37µm 的盲孔内化学镀形成的铜层^[141]。化学 镀液包括 6.4g/L 的硫酸铜、18g/L 的还原剂乙醛酸、70g/L 的络合剂 EDTA、500mg/L 的 表面活性剂 PEG、0.1mg/L 的加速剂 SPS 和 5mg/L 的 Cl⁻,镀液 pH=12.5,化学镀时间 为 90min。化学镀形成了良好的共形电镀,开口和底部的厚度分别为 700nm 和 650nm。在 未使用添加剂时,化学镀速率较快,但是速率在盲孔侧壁不均匀,开口处过快。添加 Cl⁻ 可 以促进抑制剂在开口和表面的固定,并提高加速剂 SPS 的效果。添加 SPS 或 SPS+Cl⁻ 后, 化学镀速率降低。只添加 Cl⁻ 时,沉积速率明显降低,厚度达到 10nm 后甚至不再增长。在 给定 0.1mg/L 的 SPS 时,Cl⁻ 浓度为 5mg/L 时沉积速率较高,而当浓度超过 15mg/L 时出 现了过度抑制,导致化学镀达到饱和。因此,如果化学镀种子层需要适当降低 Cl⁻ 的浓度, 电镀填充盲孔则需要适当提高 Cl⁻ 的浓度。

图 3-89 为化学镀在 $2\mu m \times 30\mu m$ 的盲孔内沉积 Cu 种子层的过程^[131]。化学镀液包括 0.036mol/L 的硫酸铜、0.24mol/L 络合剂 EDTA、40 ppm 的稳定剂双吡啶(2-2' dipyridyl)、 0.19mol/L 的还原剂乙醛酸,以及 500ppm 的活性剂 PEG。沉积温度为 60°C,15min 沉积厚度

第3章

介质层与扩散阻挡层沉积技

术

三维集成技术(第2版)





80nm。扩散阻挡层为 ALD 沉积的 12nm TaN 和 ALD 沉积的 10nm 的 Ru。采用表面润湿 后,化学镀 280s 后铜膜进入连续状态,而无润湿的情况下 470s 铜膜进入连续态。电化学沉 积过程是一个逐渐成核的过程,沉积 400s 后种子层的 Cu 颗粒密度显著高于 340s 的情况。



图 3-89 化学镀沉积铜种子层过程

在 TiN 表面直接化学镀厚 50nm 的铜种子层,电阻率为 5.8μΩ • cm^[138]。采用 Pd 催 化剂时,铜薄膜中掺杂了很多大尺度的 Pd 颗粒,导致铜的电阻率达到 6~8μΩ • cm。采用 纳米尺度的 Pd 颗粒作为催化剂,可以降低铜薄膜的电阻率。如采用直径为 10nm 的 Pd 颗 粒催化剂,在 TaN 扩散阻挡层上化学镀厚度仅为 30nm 的铜薄膜,其电阻率降低到 1.77μΩ • cm^[142]。Ru 表面化学镀 Cu 主体为(111)晶向,厚度为 80nm 的种子层的电阻率 为 2.53μΩ • cm。

3.7.2 电接枝与化学接枝

Aveni(原 Alchimer)从 2008 年开始报道了电接枝(Electrical Graft, eG)和化学接枝 (Chemical Graft, cG)技术,使用特定的液态化学前驱体,以电化学方式用 $1 \sim 10 \mu A/cm^2$ 的 小电流密度,通过化学反应在盲孔内沉积铜种子层、介质层和扩散阻挡层^[143-147],并将其命 名为 eG ViaCoat。

3.7.2.1 电接枝原理

电接枝是利用电化学反应将有机分子层固定在固体表面的方法,是一种固体与反应物 之间通过电子转移的反应^[148]。前驱体中溶解的电活性有机单体,在电流的作用下与固态 金属或半导体表面发生电致聚合反应,通过固体表面和有机单体的碳之间形成的共价键,将 有机物以自对准的方式固定在固体表面形成薄膜^[149-150]。与电沉积等需要外部电源提供 持续的电势以形成氧化还原反应不同,电接枝仅需要电触发,即只在接枝时需要带电电极, 而后续单体不断聚合增厚的过程不需要外电势。电接枝是阴极反应过程,可以应用于多种 金属和半导体表面而不需要考虑氧化层,在生物相容性改性、防腐、润滑、焊接和模板化学中 应用广泛。

图 3-90 为自由基聚合反应的电接枝原理^[143]。电接枝过程包括电接枝和后续纯化学 扩增过程。电接枝是在高分子和固体表面形成化学键的关键步骤,特定的有机前驱体(B) 形成最早的引物接枝在固体表面,并进一步触发聚合物单体(A)的聚合反应,形成厚度的扩 增。因此,经过接枝和聚合反应后在第一层引物上形成大分子链(-A-A-A)_n-B。



图 3-90 电接枝原理

电接枝所需要的设备是双电极溶液槽,可以通过电镀设备简单改制实现,与现有扩散阻 挡层材料及标准 CMP 兼容,在高深宽比盲孔内沉积铜种子层的成本仅为 PVD 的 25%~ 40%。此外,电接枝的共形沉积能力好,在深孔内充分润湿后填充反应溶液,能够在小直径、 高深宽比的盲孔内共形沉积。电接枝需要沉积的基底通过铜板或铜箔与电源负极连接,另 一相对的铂电极连接电源正极,电接枝过程中施加反向脉冲电流。沉积过程中,凡是能够导 通电流的表面都会发生沉积,而不导通电流的表面不发生沉积。Aveni 开发多种化学溶液 用于 eG^{3D} Isolation、cG^{3D} Barrier、eG^{3D} Seed 和 eG^{3D} Filling 等电接枝和化学接枝方法,分别 实现介质层、扩散阻挡层、铜种子层的沉积,以及铜电镀填充。

3.7.2.2 介质层沉积

电接枝可以沉积高分子介质层,如聚-4-乙烯基吡啶(P4VP)^[151]。P4VP 具有良好的介电性能,介电常数为 3.0,击穿场强为 28MV/cm,0.25MV/cm 场强下漏电流为 15nA/cm²,相比

之下,SiO₂的介电常数为 3.9,击穿场强为 10MV/cm,漏电流为 10~20nA/cm²。P4VP 的 热膨胀系数为 30×10⁻⁶/K,厚度为 200nm 的残余应力为 10MPa,90%湿度下 168h 吸湿小 于 1%。P4VP 具有良好的热稳定性,在 350℃下 1h 的质量损失低于 1%。

eG^{3D} Isolation 是含有有机成分的水溶酸性溶液,是 Aventi 开发的 P4VP 的电接枝溶 液,包括 4-苯胺重氮盐(4-NBD)和 4-乙烯基吡啶(4VP)的单体。在水溶性介质中,重氮盐发 生还原反应进行电接枝沉积的原理很复杂,有研究表明可能是基于电化学触发的纯化学聚 合过程。在阴极电流周期,硅电极的费米电势足够低,电子转移到硅表面的化学溶液中,使 界面处的 NBD 发生还原,通过分裂四氧化二氮形成芳基自由基。部分芳基自由基通过电子 转移形成共价键连接在硅表面,形成聚苯薄膜。部分芳基自由基和 4VP 单体通过 C=C 连接 发生反应,引起 4VP 单体的聚合反应形成 P4VP 聚合物连接在聚苯薄膜表面。由于不同极 性基底的费米势的差异,p 型基底在反向脉冲电流的作用下,生长 P4VP 的速率更快。

利用 eG^{3D} Isolation 化学溶液,在脉冲反向电流的作用下,20min 可以沉积厚 130~160nm 的 P4VP,如图 3-91 所示^[151]。电接枝沉积 P4VP 具有良好的共形能力,能够在盲孔 开口处悬突的 SiO₂ 薄膜下方沉积。这是因为硅基底在盲孔内壁与化学溶液接触并导通电流,使内壁都会沉积,而其他位置由于不导通电流而不能沉积,这是其他方法不具备的 优势。



图 3-91 电接枝沉积 P4VP 介质层

3.7.2.3 扩散阻挡层沉积

电接枝可用于在硅表面沉积介质层和在扩散阻挡层表面沉积铜种子层,却无法在介质 层表面沉积扩散阻挡层,这是由于介质层不导电,无法提供电接枝所需要的电流通道。为 此,Aveni开发了在介质层表面沉积扩散阻挡层的化学接枝。化学接枝的原理与电接枝基 本相同,但采用还原剂替代电荷进行触发,因此不用外加电势,可用于非导体表面^[152]。 图 3-92 为化学接枝沉积扩散阻挡层的原理。将 Pd 络合物固定在分子链一端,分子链另一 端固定化学反应基团,通过化学反应基团与固体表面的反应形成化学键将 Pd 络合物固定 在固体表面。Pd 络合物作为还原剂,触发后续化学镀的过程完成沉积。

Aveni 开发的化学接枝扩散阻挡层为在 P4VP 介质层表面沉积的 NiB。由于 NiB 的电 阻率与常用的扩散阻挡层相比很低,厚度为 100~250nm 的 NiB 的电阻率可达 25μΩ・cm, 因此,合适的 NiB 厚度可以同时用于扩散阻挡层和种子层,而无须在 NiB 表面沉积铜种子





层,如图 3-93 所示。化学接枝沉积的 NiB 具有良好的均匀性,图中 I 为 eG 沉积的介质层, Ⅱ为 cG 沉积的 NiB 扩散阻挡层,Ⅲ为 eG 沉积的铜种子层。



图 3-93 电接枝沉积 NiB 扩散阻挡层

3.7.2.4 种子层沉积

电接枝可以在各种方法沉积的 Ta、TaN、Ti、TiN、WN、NiB、Ru 等扩散阻挡表面沉积铜 种子层。图 3-94 为电接枝沉积铜种子层的反应过程, Aveni 将其命名为 Rhea 技术, 其基本 原理与导电基底的电接枝相同。带有铜原子的有机前驱体通过电子传导, 在导体表面成核 并生长形成铜薄膜。通过外部电势使半导体硅基底处于偏置状态, 偏置基底的表面电子充 当前驱物分子的键籽晶, 在第一层籽晶前驱物和基底表面之间形成共价键, 通过引物将铜离 子在硅表面成核固定。

Rhea 沉积厚 100~500nm 的铜种子层的电阻率为 1.8~2μΩ・cm,当厚度小于 100nm 时,电阻率超过 10μΩ・cm。铜种子层的性质与 PVD 类似,Ta 扩散阻挡层表面 PVD 的铜 种子层为强烈的(111)取向,但是在 CVD 的 TiN 表面为较弱的(111)取向。厚度为 50~500nm 的铜种子层具有极佳的共形能力,在 5μm×25μm 的盲孔内共形能力超过 90%,在 直径 5μm×50μm 的盲孔内共形能力可达 70%,在 5μm×100μm 的盲孔内共形能力接近 60%,在 0.25μm×7μm 的盲孔内共形能力超过 40%^[153]。图 3-95 为电接枝沉积的铜种子 层,扩散阻挡层为 CVD 方法沉积的 TiN,盲孔表面、侧壁和底部的厚度分别为 109nm、 129nm 和 98nm。

第 3 章

介质层与扩散阻挡层沉积技

术
三维集成技术(第2版)



图 3-95 电接枝在 10µm×100µm 盲孔内沉积的铜种子层

电接枝的优点是对于起伏结构表面仍有很好的沉积能力,即使对于显著的 Bosch 刻蚀 引起的侧壁起伏,电接枝也可以充分覆盖侧壁的表面起伏,甚至在悬涂结构下方都可以沉积 均匀的铜种子层,如图 3-96 所示^[154]。这使得异形结构 TSV 的铜种子层完全连续,与 PVD 相比具有明显的优势。





Aveni 将包含电接枝制造介质层、化学接枝制造扩散阻挡层和及电接枝制造种子层的 一整套工艺流程称为 AquiVia,如图 3-97 所示。AquiVia 属于湿法技术,制造 TSV 的介质 层、扩散阻挡层和种子层在成本上具有突出的优势。AquiVia使用与铜电镀相同的设备,采购和使用成本仅为 PVD 和 CVD 设备的 50%甚至更低,因此采用 AquiVia 可以大幅降低成本,有助于实现在 300mm 晶圆上 TSV 的制造成本低于 100 美元的业界目标。此外,目前量产电镀设备中已经集成了 Aveni 的种子层修复模块,如 Applied Raider ECD4 中提供的 eGSeed 湿法种子层修复功能。



图 3-97 AquiVia 工艺流程及制造的 TSV

参考文献



第 3 章

介质层与扩散阻挡层沉积技术