

# 第5章

## 等离子体与刻蚀技术

## 5.1 刻蚀工艺介绍

刻蚀工艺是选择性地从晶圆表面去除不需要的材料以达到集成电路芯片制造要求的工艺过程。刻蚀工艺可以分为图案刻蚀(pattern)与无图案刻蚀(blanket)两类。图案刻蚀是在指定区域选择性地刻蚀材料,从而将晶圆表面上的光刻胶或硬掩模的图案转移到下方的薄膜上。无图案刻蚀则是去除晶圆表面全部或者部分薄膜。本章将介绍以上两种刻蚀工艺,其中重点介绍图案刻蚀。

光刻和湿法刻蚀工艺的结合在印刷行业已经应用了很长时间,并且现如今仍用于制造印制电路板(Printed Circuit Board, PCB)。这些技术在 20 世纪 50 年代开始被应用于半导体产业中制造晶体管和集成电路芯片。借助光刻工艺,在晶圆表面定义光刻胶的图案,再通过刻蚀或掺杂等工艺将器件和电路设计的图案转移到晶圆上。

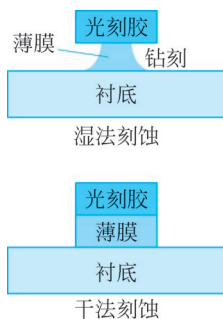


图 5.1 湿法刻蚀和干法刻蚀实现图案转移的剖面图

在 20 世纪 80 年代之前,集成电路芯片制造主要依赖湿法刻蚀工艺,即利用化学溶液溶解未被光刻胶覆盖的材料以实现图案转移;而当最小特征尺寸小于  $3\mu\text{m}$  之后,湿法刻蚀工艺逐渐被干法刻蚀(等离子体刻蚀)工艺所取代,其主要原因在于湿法刻蚀存在各向同性刻蚀过程,这会导致刻蚀图案的精度下降,即发生关键尺寸损失(Critical Dimension/CD loss),如图 5.1 所示。

在先进的半导体制造厂中,几乎所有的图案刻蚀都是通过等离子体刻蚀工艺完成的,但是湿法刻蚀工艺仍广泛用于薄膜剥离。

集成电路芯片制造过程中涉及许多刻蚀工艺(包括图案刻蚀与无图案刻蚀)。例如,需要刻蚀单晶硅以形成浅沟槽隔离(STI)结构,而多晶硅刻蚀则定义了栅极图案以及形成局部互连。氧化物刻蚀定义接触孔和通孔,金属刻蚀形成互连线。此外,还有一些无图案刻蚀工艺,如在制造 STI 结构过程中,在氧化物化学机械抛光(CMP)之后刻蚀去除氮化物终止层;介质层各向异性回蚀以形成侧墙(spacer)结构等。

本章主要介绍刻蚀工艺的基础知识:湿法与干法刻蚀;化学、物理和反应离子刻蚀;以及硅、多晶硅、介质和金属的刻蚀工艺。本章还将讨论刻蚀工艺的未来发展趋势。

## 5.2 刻蚀工艺基础

### 1. 刻蚀速率

刻蚀速率(Etch Rate)是衡量刻蚀过程中去除材料快慢的物理量。这是一个非常重要的指标,因为它直接影响刻蚀工艺的效率。刻蚀速率定义为单位时间刻蚀工艺引起的薄膜厚度变化。为了计算刻蚀速率,必须测量刻蚀前后的薄膜厚度,并记录刻蚀时间。

$$\text{刻蚀速率} = \frac{\text{刻蚀前的薄膜厚度} - \text{刻蚀后的薄膜厚度}}{\text{刻蚀时间}}$$

上述刻蚀速率是在无图案刻蚀薄膜上测量的,因此也称为无图案刻蚀速率。对于图案刻蚀,可以通过横截面扫描电子显微镜(SEM)、台阶仪(Profilometer)、原子力显微镜(AFM)等手段直接测量去除薄膜的厚度。

## 2. 刻蚀均匀度

保持刻蚀速率在整个晶圆上是均匀的,即晶圆内(WIthin-Wafer, WIW)均匀度好,或晶圆与晶圆之间(Wafer-To-Wafer, WTW)的均匀度好是非常重要的。刻蚀均匀度(Etch uniformity)是根据在晶圆某些点测得的刻蚀速率计算得出的。如果这些点处的刻蚀速率分别为  $X_1, X_2, X_3, \dots, X_N$ ,  $N$  为数据点的总数,则测量的刻蚀速率平均值为

$$\bar{X} = \frac{X_1 + X_2 + X_3 + \dots + X_N}{N}$$

刻蚀速率的标准差为

$$\sigma = \sqrt{\frac{(X_1 - \bar{X})^2 + (X_2 - \bar{X})^2 + (X_3 - \bar{X})^2 + \dots + (X_N - \bar{X})^2}{N - 1}}$$

标准差不均匀度(百分比)定义为

$$\text{NU}(\%) = (\sigma / \bar{X}) \times 100$$

最大不均匀度定义为

$$\text{NU}_M(\%) = \frac{X_{\max} - X_{\min}}{\bar{X}} \times 100$$

在刻蚀设备的工艺规格说明中,明确地定义刻蚀均匀度是非常重要的,因为不同的定义可能会产生不同的结果。

## 3. 刻蚀选择比

图案刻蚀工艺一般涉及三种材料:光刻胶、需要刻蚀的薄膜及其下方被覆盖的薄膜。在刻蚀过程中,上述三种材料都可以通过与刻蚀剂发生化学反应或被等离子体刻蚀过程中的离子轰击而刻蚀。刻蚀速率的差异被定义为刻蚀选择比(Etch Selectivity)。

刻蚀选择比是两种不同材料的刻蚀速率之比,特别是需要刻蚀去除的材料与不需要去除的材料之间的刻蚀速率比。

$$S = \frac{\text{ER}_1}{\text{ER}_2}$$

例如在多晶硅栅极刻蚀过程中,光刻胶是刻蚀过程的掩模,而多晶硅则需要刻蚀的材料。在等离子体刻蚀工艺中,光刻胶不可避免地会被刻蚀,因此我们需要多晶硅对光刻胶有足够高的刻蚀选择比,防止在刻蚀结束前光刻胶先被刻蚀完。另一方面,因为在多晶硅下方是超薄的栅氧化层(厚度仅为几纳米到几十纳米,具体取决于器件要求),要求多晶硅对栅氧化层的选择比要足够高,以防止在过刻多晶硅的时候刻穿栅氧化层。

## 4. 刻蚀形貌

刻蚀形貌(Etch Profile)也是刻蚀工艺的重要特征之一,它会影响后续的薄膜沉积等工艺。刻蚀的形貌可以通过横截面 SEM 测量,图 5.2 展示了不同类型的刻蚀形貌。

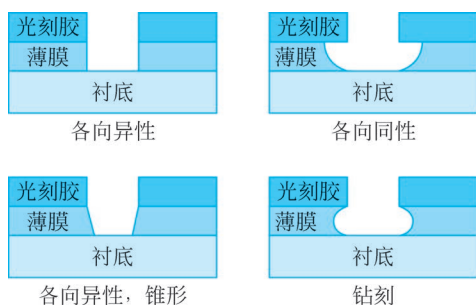


图 5.2 不同类型的刻蚀形貌

理论上,理想的刻蚀形貌应该是边界完全垂直于刻蚀平面,因为这样可以将图案从光刻胶转移到薄膜底部而不会造成关键尺寸损失。然而,在许多情况下(尤其是用于接触孔和通孔的刻蚀),各向异性的锥形轮廓是最优解,因为锥形的接触孔和通孔会产生较大的入射角,使随后的钨 CVD 沉积工艺能够更好地填充而不会产生空隙。纯化学刻蚀工艺具有各向同性的特点,会导致光刻胶下方的侧向侵蚀(undercut)并造成关键尺寸损失。反应离子刻蚀(RIE)结合了物理和化学两种刻蚀方法。RIE 中侧向侵蚀的成因主要是工艺过程中过多的化学刻蚀或过多的离子散布到侧壁上。我们希望尽量避免侧向侵蚀,因为这会导致在随后的薄膜沉积工艺中更容易形成难以填充的空隙。

#### 5. 刻蚀的负载效应

在等离子体刻蚀工艺中,刻蚀速率和刻蚀形貌会受刻蚀图案的影响。这种现象称为刻蚀的负载效应(load effect)。刻蚀负载效应有两种类型:宏观负载效应与微观负载效应。

##### 1) 宏观负载效应

具有大开孔面积图案的晶片的刻蚀速率与具有小开孔面积图案的晶片不同,这种不同晶圆之间的刻蚀速率差异称为宏观负载效应。宏观负载效应主要影响批量刻蚀工艺,而对单个晶圆的工艺影响很小。

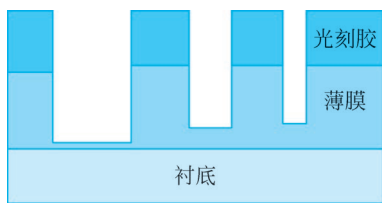


图 5.3 刻蚀工艺中的微观负载效应

##### 2) 微观负载效应

对于接触孔和通孔的刻蚀,较小的孔的刻蚀速率会低于较大的孔的刻蚀速率,如图 5.3 所示,这就是微观负载效应。这是由于刻蚀剂相对更难通过尺寸较小的孔到达需要刻蚀的薄膜,同时刻蚀的副产物也更难扩散出去,导致刻蚀速率变小。

在 RIE 刻蚀过程中,降低工艺气压可减小微观负载效应。在较低气压下,刻蚀剂更容易穿过小孔到达需要刻蚀的薄膜处,刻蚀的副产物也更容易从小孔中扩散出去并被去除。此外,稀疏图案区域的刻蚀形貌通常比密集图案区域的更宽,其主要原因是在刻蚀过程中光刻胶会被离子溅射沉积在侧壁上。较密集图案区域而言,稀疏图案区域相对缺少了来自相邻图案的离子散射,侧壁受离子轰击不

足会导致光刻胶在图案侧壁上的聚集,进而导致更宽的刻蚀形貌,如图 5.4 所示。

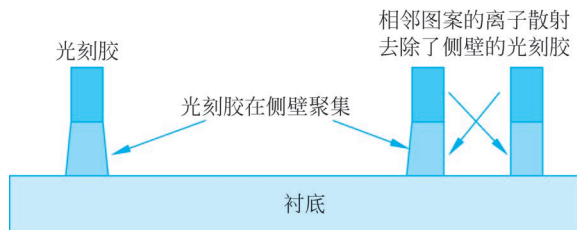


图 5.4 稀疏图案区域比密集图案区域的刻蚀形貌更宽

## 6. 过刻蚀

在薄膜刻蚀(包括多晶硅、介质和金属刻蚀)过程中,晶片内的刻蚀速率并非完全均匀,而且晶片不同位置处的薄膜厚度也不尽相同。因此,无法保证晶片上所有位置的被刻蚀薄膜同时被去除干净,即有部分区域可能存在残留。去除残留部分薄膜的过程称为过刻蚀(over etch),而除去大部分区域薄膜的刻蚀过程称为主刻蚀。

在过刻蚀过程中,刻蚀的薄膜与衬底材料的刻蚀选择比需要足够高,以防衬底材料被刻蚀过多。使用与主刻蚀不同的刻蚀条件可以明显提高过刻蚀过程中薄膜与衬底的刻蚀选择比。对于等离子体刻蚀工艺,过刻蚀可以由光学刻蚀终点检测器(optical endpoint detector)自动触发,因为主刻蚀工艺中的刻蚀剂开始刻蚀衬底时,等离子体的化学组分会发生变化。例如,在多晶硅栅刻蚀过程中,主刻蚀去除了大部分的多晶硅薄膜,且没有过多地刻蚀掉二氧化硅。当多晶硅被刻蚀掉且等离子体中的刻蚀剂开始刻蚀二氧化硅时,等离子体中氧的辐射强度增加,这会触发电信号从而结束主刻蚀过程并将其切换到过刻蚀过程,此时的刻蚀工艺条件可保证多晶硅对二氧化硅有很高的刻蚀选择比。

图 5.5 展示了主刻蚀和过刻蚀的过程。 $\Delta d$  是待刻蚀膜厚的不均匀度, $\Delta d'$  是刻蚀后所能容忍的衬底厚度的最大损失。如果在图 5.5 中所示区域刻蚀速率均匀,则过刻蚀过程中需刻蚀的薄膜对衬底的最低选择比要求为  $S > \Delta d / \Delta d'$ 。

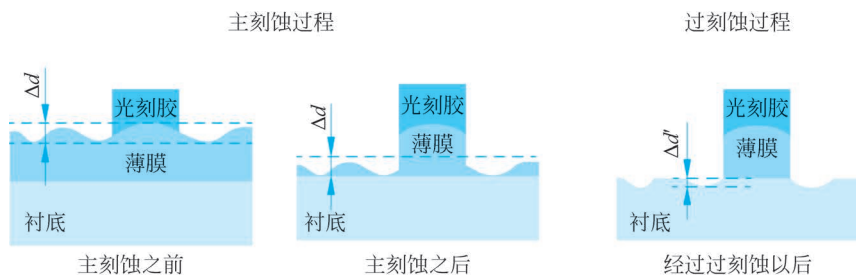


图 5.5 主刻蚀和过刻蚀过程

## 7. 刻蚀残留物

刻蚀工艺结束后,侧壁和晶圆表面可能会残留一些多余的材料,这些多余的材料称

为刻蚀残留物(residue)。刻蚀残留物可能是由于具有复杂表面形貌的膜的过刻蚀不足造成或者是刻蚀反应形成的副产物聚集。图 5.6 展示了具有台阶型形貌的薄膜由于过刻蚀不足导致在台阶侧面形成残留物的示意图。在多晶硅刻蚀工艺中,该类侧墙状残留物是十分致命的缺陷,它会引起多晶硅之间的短路。

适当的过刻蚀可以去除大多数的侧墙状残留物;离子轰击通常可以有效去除晶片表面的残留物,而非挥发性的刻蚀副产物通常利用化学刻蚀的方法去除;有机残留物可以通过氧等离子体灰化工艺清除,这个工艺也可以用来去除残留的光刻胶;湿法化学刻蚀工艺则往往有助于去除无机残留物。

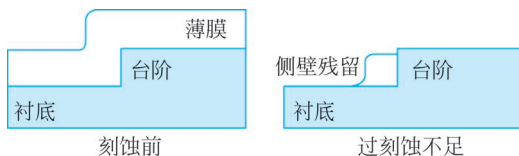


图 5.6 过刻蚀不足在台阶处形成残留物

## 5.3 湿法刻蚀工艺

### 5.3.1 介绍

湿法刻蚀是一种使用化学溶液溶解晶片表面上的材料以达到集成电路芯片制造要求的工艺。湿法刻蚀化学反应的副产物是气体、液体或可溶于刻蚀剂溶液的物质。在完成湿法刻蚀工艺之后,通常需要对晶圆进行冲洗和干燥。

20 世纪 80 年代之前,当特征尺寸大于  $3\mu\text{m}$  时,湿法刻蚀工艺已广泛应用于集成电路芯片制造中。湿法刻蚀通常具有较高的刻蚀速率,刻蚀速率主要受刻蚀剂温度和浓度的控制。湿法刻蚀工艺具有很好的选择性。例如,氢氟酸(HF)可以非常快速地刻蚀二氧化硅却几乎不会刻蚀硅,因此,使用 HF 刻蚀在硅晶片上生长的二氧化硅层可以实现非常高的选择比。与干法刻蚀相比,湿法刻蚀设备由于不需要真空、射频功率和复杂的气体输送系统而成本低廉。然而在特征尺寸缩小到小于  $3\mu\text{m}$  之后,其各向同性的刻蚀形貌导致很难继续使用湿法刻蚀工艺进行图案刻蚀处理。对于特征尺寸小于  $3\mu\text{m}$  且密集分布的图形,湿法刻蚀几乎无法胜任。因此,自 20 世纪 80 年代以来,因为等离子刻蚀可以刻出具有各向异性形貌的图案,湿法刻蚀工艺已逐渐被取代。由于湿法刻蚀工艺具有高刻蚀选择比的优点,其仍广泛用于集成电路芯片工艺中,如薄膜整体去除等。

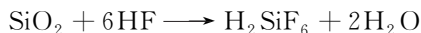
### 5.3.2 氧化物的湿法刻蚀

氢氟酸(HF)通常用于二氧化硅湿法刻蚀。由于浓 HF 在室温下刻蚀氧化物的速度太快,因此很难用浓 HF 控制氧化物刻蚀工艺。将 HF 在水或者其他缓冲溶液进行稀释[例如,氟化铵( $\text{NH}_4\text{F}$ )]以减慢氧化物刻蚀速度,从而更好地控制刻蚀速率和刻蚀均匀性。HF 的 6 : 1 缓冲溶液(Buffered oxide etchants, BOE)、10 : 1 和 100 : 1 的 HF 水溶



液(Diluted HF, DHF)是氧化物湿法刻蚀的常用溶液。

氧化物湿法刻蚀的化学反应是



$\text{H}_2\text{SiF}_6$  是水溶性的,因此 HF 溶液很容易刻蚀掉二氧化硅,这就是无法将 HF 溶液保存在玻璃容器中,并且无法在玻璃烧杯或试管中进行 HF 刻蚀实验的原因。

一些集成电路芯片制造厂使用 HF 氧化物湿法刻蚀和等离子体氧化物干法刻蚀工艺相结合的方式刻蚀“酒杯”状的通孔(如图 5.7 所示),这可以让后续 PVD 沉积的铝能更容易地填充通孔。

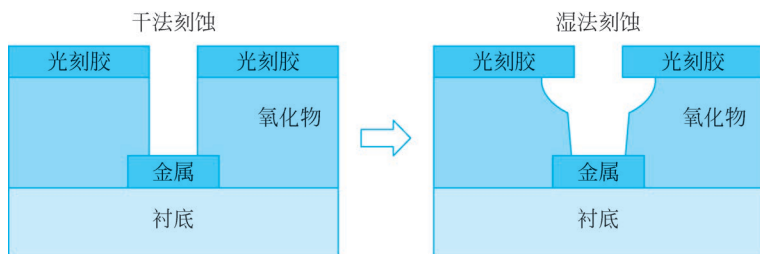


图 5.7 干法和湿法刻蚀工艺结合形成“酒杯”状的通孔

BOE 和 100 : 1 稀释的 DHF 刻蚀剂使用较广泛。可以通过比较 CVD 生长和热氧化的二氧化硅的湿法刻蚀速率(称为湿法刻蚀速率比,简称 WERR)来监控 CVD 生长的氧化膜的质量。同时 10 : 1 的 HF 还用于在热氧化工艺之前从硅片表面去除本征的表面氧化物。

HF 具有腐蚀性,并且可能在皮肤或眼睛接触 HF 24 小时后,当 HF 开始侵蚀骨骼时才感觉到剧烈疼痛。HF 与骨骼中的钙反应形成氟化钙。含钙溶液注射液可预防或减少骨骼中钙的流失,以达到缓解接触 HF 的症状的目的。集成电路芯片制造厂要求员工将所有透明液体视为 HF——永远不要当作水来对待。如果怀疑直接接触了 HF,应立即彻底冲洗接触的区域,并去医院进行进一步检查和治疗。

### 5.3.3 硅的湿法刻蚀

单晶硅刻蚀可以用于在相邻晶体管之间形成隔离,而多晶硅刻蚀则形成栅极和局部互连。可以利用硝酸( $\text{HNO}_3$ )和氢氟酸(HF)混合物刻蚀单晶硅和多晶硅。首先, $\text{HNO}_3$  氧化表面上的硅以形成二氧化硅薄层,阻止了进一步的氧化过程。然后, HF 与二氧化硅发生反应并溶解二氧化硅,从而暴露出下方的硅,之后被  $\text{HNO}_3$  再次氧化,然后氧化物再被 HF 刻蚀掉,重复以上过程。总体化学反应可表示为



氢氧化钾(KOH)、异丙醇( $\text{C}_3\text{H}_8\text{O}$ )和水的混合物可以选择性地刻蚀单晶硅的不同晶向。在 80 ~ 82℃ 下,使用 23.4wt% 的 KOH、13.3wt% 的  $\text{C}_3\text{H}_8\text{O}$  和 63.3wt% 的  $\text{H}_2\text{O}$ ,沿<100>面的刻蚀速率大约比沿<111>面的刻蚀速率高 100 倍。

硝酸具有很强的腐蚀性,当浓度超过 40% 时会变成氧化剂。直接接触会严重灼伤皮

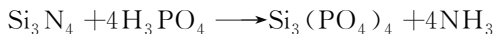
肤和眼睛,并可能在皮肤上留下黄色的痕迹。硝酸蒸气具有强烈的气味,低浓度接触会刺激喉咙。如果吸入高浓度硝酸蒸气,则可能导致窒息、咳嗽和胸痛。

KOH 同样具有腐蚀性,接触皮肤可造成严重灼伤。食入、吸入或触摸均对人体有害。如果 KOH 固体或溶液与眼睛接触,可能会导致严重的伤害。

#### 5.3.4 氮化物的湿法刻蚀

热磷酸( $\text{H}_3\text{PO}_4$ )常用于刻蚀氮化硅。在  $180^\circ\text{C}$ 、 $\text{H}_3\text{PO}_4$  浓度为 91.5% 时,氮化硅刻蚀速率约为  $100\text{\AA}/\text{min}$ 。该氮化硅刻蚀工艺对热氧化生长的二氧化硅 ( $>10:1$ ) 和硅 ( $>33:1$ ) 具有非常高的选择比。当  $\text{H}_3\text{PO}_4$  浓度增加到 94.5%,温度增加到  $200^\circ\text{C}$  时,氮化硅的刻蚀速率增加到  $200\text{\AA}/\text{min}$ ,此时对二氧化硅的选择比下降到大约  $5:1$ ,而对硅的选择比下降到大约  $20:1$ 。

氮化硅刻蚀的化学反应是



两种副产物——磷酸硅和氨都是水溶性的,该刻蚀工艺现在主要用于非选择性地去除氮化硅。

磷酸是无味的液体,具有一定的腐蚀性,直接接触会严重灼伤皮肤和眼睛。低浓度的雾气会刺激眼睛、鼻子和喉咙,高浓度的雾气则会引起皮肤、眼睛和肺的灼伤。长期接触也会造成牙齿被腐蚀。

#### 5.3.5 金属的湿法刻蚀

铝可以使用多种酸性溶液进行刻蚀。最常用的配方之一是磷酸( $\text{H}_3\text{PO}_4$ , 80%)、乙酸( $\text{CH}_3\text{COOH}$ , 5%)、硝酸( $\text{HNO}_3$ , 5%)和水( $\text{H}_2\text{O}$ , 10%)的混合物。在  $45^\circ\text{C}$  下,纯铝的刻蚀速率约为  $3000\text{\AA}/\text{min}$ 。铝的刻蚀机理与硅刻蚀非常相似:  $\text{HNO}_3$  将铝氧化形成氧化铝,而  $\text{H}_3\text{PO}_4$  溶解  $\text{Al}_2\text{O}_3$ ,铝氧化和氧化物溶解过程同时进行。

在先进的集成电路芯片制造厂中,湿法工艺不再用于铝图案刻蚀。但是,一些小型厂和实验室仍在使用此工艺。

乙酸( $\text{CH}_3\text{COOH}$ , 4%~10%的溶液)是一种具有腐蚀性的易燃液体,具有强烈的醋味。直接与乙酸接触会引起灼伤,高浓度的乙酸蒸气会引起咳嗽、胸痛、恶心和呕吐。过氧化氢( $\text{H}_2\text{O}_2$ )是强氧化剂,接触可能会引起刺激并灼伤皮肤和眼睛。高浓度的蒸气会严重刺激鼻子和喉咙以及肺部。 $\text{H}_2\text{O}_2$  不稳定,在储存时会自分解。

### 5.4 等离子体(干法)刻蚀



#### 5.4.1 介绍

干法刻蚀工艺使用气态化学刻蚀剂与待刻蚀的材料反应形成挥发性副产物,再将其从衬底表面去除。等离子体产生化学反应自由基,可以显著提高化学反应速率并增强化学刻蚀,同时等离子体还会对晶片表面造成离子轰击。离子轰击通过物理方法从表面去



除材料,也可以破坏表面上原子之间的化学键,从而大大加快刻蚀过程的化学反应速率。这就是大多数干法刻蚀工艺采用等离子体刻蚀工艺的原因。

20 世纪 80 年代以后,当特征尺寸小于  $3\mu\text{m}$  时,等离子体刻蚀工艺逐渐取代了湿法刻蚀,成为了主要的图案刻蚀工艺,这主要是因为湿法刻蚀工艺的各向同性刻蚀无法满足 IC 电路对特征尺寸的要求。由于等离子体的离子轰击作用,等离子体刻蚀是各向异性的。因此,与湿法刻蚀工艺相比,它的刻蚀偏差和关键尺寸损失要小得多。表 5.1 比较了湿法和干法刻蚀工艺的特点。

表 5.1 湿法和干法刻蚀工艺特点比较

| 比较项目  | 湿法刻蚀 | 干法刻蚀         |
|-------|------|--------------|
| 刻蚀偏差  | 大    | 小            |
| 刻蚀形貌  | 各向同性 | 各向同性到各向异性,可控 |
| 刻蚀速率  | 高    | 中,可控         |
| 选择性   | 高    | 中,可控         |
| 设备成本  | 低    | 高            |
| 产率    | 高    | 中            |
| 化学品消耗 | 高    | 低            |

#### 5.4.2 等离子体

等离子体是具有相等数量的负电荷和正电荷的电离气体,更准确地说,等离子体是一种由带电粒子和中性粒子组成的准中性气体,它由离子、电子和中性原子或分子组成。产生等离子体需要使用外部能源,在半导体工艺中有几种产生等离子体的方法,半导体加工工艺中最常用的等离子体源是射频等离子体源。在大多数等离子体增强化学气相沉积(PECVD)和等离子体刻蚀腔体中,通过在真空室中的两个平行板电极之间施加射频功率产生等离子体,如图 5.8 所示,由于两个平行的电极像一个电容器的电极,因此被称为电容耦合等离子体源。

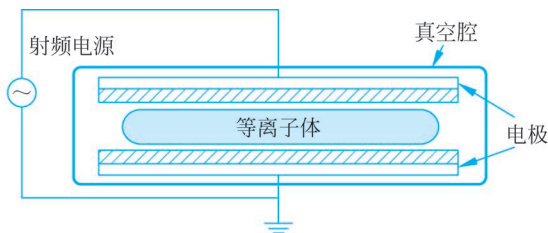


图 5.8 电容耦合等离子体源

当在电极两端施加射频电源时,电极之间会产生一个变化的电场。如果射频功率足够高,那么自由电子可以被变化的电场加速直到获得足够的能量与腔体中原子或分子碰撞产生离子以及自由电子。由于电离碰撞的级联作用,整个电离室很快会被等量的电子和离子充满,这就是等离子体。在等离子体中,一些电子和离子因与电极和腔壁碰撞以

及电子和离子之间的复合碰撞而不断被消耗。当电离碰撞产生电子的速率等于电子的损失速率时,可以称该等离子体稳定。对于半导体加工中使用的等离子体,一般关注电离、激发弛豫和解离碰撞三种碰撞。这些碰撞会产生并维持等离子体,导致气体释放出辉光,并产生化学反应自由基,从而增强化学反应。

平均自由程(Mean Free Path,MFP)是等离子体最重要的概念之一,定义为一个粒子在与另一个粒子碰撞之前可以运动的平均距离。MFP 可以通过腔体压力来控制,而这会影响最后的加工结果,特别是对于等离子体刻蚀工艺影响很大。当等离子体处理腔体中的压力改变时,MFP 也会改变,同时离子轰击能量和离子方向也会改变,这会影响刻蚀速率和刻蚀形貌。如降低压力会增加 MFP,增加离子轰击能量,并减少碰撞引起的离子散射,从而有助于实现垂直刻蚀形貌。射频功率的增加会同时增加电容耦合等离子体中的离子轰击通量和离子轰击能量,同时射频功率的增加也会增加自由基的浓度。

由于刻蚀是去除材料的工艺,因此一般期望能降低腔体压力。在较低压力下 MFP 一般较长,这有利于离子轰击和副产物的去除。一些刻蚀工艺还使用电磁线圈产生磁场以在低气压( $<100$  mTorr)环境中增加等离子体密度。作为刻蚀工艺的一种,等离子体刻蚀工艺比 PECVD 工艺需要更多的离子轰击。因此,在大多数刻蚀工艺中,将晶片放在较小的电极上,以利用自偏压(self-bias)的优势接受更多的高能离子轰击。

#### 5.4.3 刻蚀工艺的分类:化学、物理和反应离子刻蚀

刻蚀工艺分为 3 种:纯化学刻蚀、纯物理刻蚀以及介于两者之间的反应离子刻蚀(Reactive Ion Etch,RIE)。

湿法刻蚀是纯化学刻蚀工艺。纯化学刻蚀的另一个例子是远程等离子体去除光刻胶的工艺。纯化学刻蚀没有物理轰击过程,仅通过化学反应除去材料。对于不同的工艺,纯化学刻蚀的刻蚀速率可能会很高或很低。纯化学刻蚀具有各向同性刻蚀形貌,因此当特征尺寸小于  $3\mu\text{m}$  时,纯化学刻蚀便不再适用于图案刻蚀。由于通常具有很好的刻蚀选择性,因此纯化学刻蚀工艺可用于薄膜去除工艺,例如,光刻胶、氮化硅、垫层氧化物、掩蔽氧化层和牺牲层氧化物的去除。

氩溅射刻蚀工艺是纯物理刻蚀。它广泛用于介质层溅射回刻工艺中,可以逐渐减小开口,从而在后续材料沉积过程中更容易填充间隙。同时它也用于金属 PVD 工艺之前的预清洗以去除原先的氧化层,从而降低接触电阻。由于氩气是惰性气体,因此在溅射过程中不会发生化学反应。通过高能氩离子将需要刻蚀的材料从表面利用物理轰击的方式移出。纯物理刻蚀的刻蚀速率非常低,主要取决于离子轰击的通量和能量。由于离子会轰击并清除所有物体,因此纯物理刻蚀的选择比非常差。在等离子体刻蚀工艺中,离子轰击的方向大多垂直于晶圆表面。因此,纯物理刻蚀是各向异性刻蚀工艺,主要在垂直方向上进行刻蚀。

RIE 的准确名称应该是离子辅助刻蚀(ion-assisted etch),因为这种刻蚀工艺中的离子不一定是反应性的。例如,在许多情况下会使用氩离子来增加离子轰击,作为惰性气体的氩气根本不具有化学反应性。在大多数刻蚀工艺中,反应物是中性自由基,其浓度

比半导体刻蚀工艺等离子体中的离子浓度高得多。先进的集成电路芯片制造中几乎所有的图案刻蚀工艺都是 RIE 工艺。RIE 具有合理且可控的刻蚀速率和刻蚀选择比,同时它还具有各向异性的刻蚀形貌。

#### 5.4.4 等离子体刻蚀机理

在等离子体刻蚀工艺中,首先将刻蚀剂引入真空室。等腔体压力稳定后,使用射频功率激发等离子体辉光。一些刻蚀剂分子与电子碰撞后解离产生自由基,自由基扩散到达晶片表面,并吸附在表面。在离子轰击的帮助下,这些自由基与表面原子或分子迅速地反应并形成气态副产物。挥发性副产物从表面扩散进入对流区,并被泵出腔体。图 5.9 展示了等离子体刻蚀的过程。

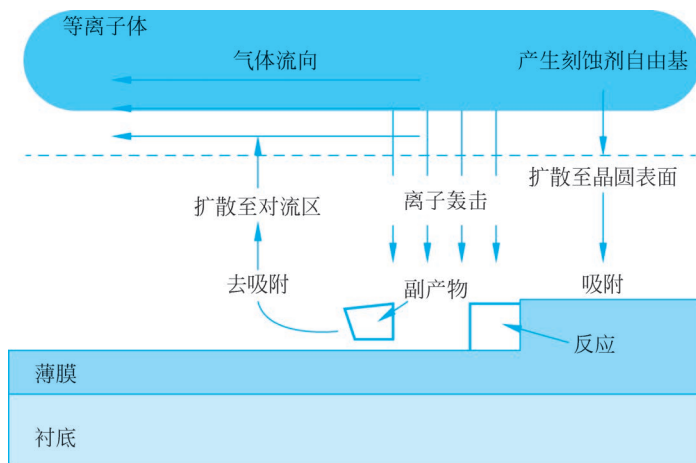


图 5.9 等离子体刻蚀的过程

由于离子轰击的存在,等离子体刻蚀可实现各向异性刻蚀形貌。各向异性刻蚀的机制有两种:损伤和阻挡,均与离子轰击有关。

对于损伤机制,高能离子轰击会破坏晶圆表面原子之间的化学键。表面具有悬空键的原子容易受到刻蚀剂自由基的影响,它们易于与自由基结合,形成挥发性副产物。因为离子主要在垂直方向上轰击,所以垂直方向上的刻蚀速率比水平方向上的刻蚀速率高得多,因此离子轰击可以实现各向异性刻蚀形貌。具有损伤机制的刻蚀工艺在 RIE 中更靠近物理刻蚀一侧,各向异性刻蚀的损伤机制如图 5.10 所示。

介质刻蚀工艺(主要是二氧化硅、氮化硅和低  $K$  介质刻蚀工艺)通常使用损伤机制,更接近物理刻蚀。为了利用损伤机制改善各向异性刻蚀形貌,需要增加离子轰击。通过在高射频功率和低压下使用重离子轰击,可以实现接近垂直的刻蚀轮廓。但是重离子轰击也会带来器件损坏的风险,特别是对于多晶硅栅极的刻蚀。因此我们需要另一种离子轰击占比较小的各向异性刻蚀来满足刻蚀工艺的要求。

在单晶硅刻蚀工艺的发展历程中,有人忘记在刻蚀硅之前除去作为二氧化硅掩模图案化的光刻胶(正常工艺流程要求在刻蚀硅之前去除光刻胶以防止污染)。后来发生的

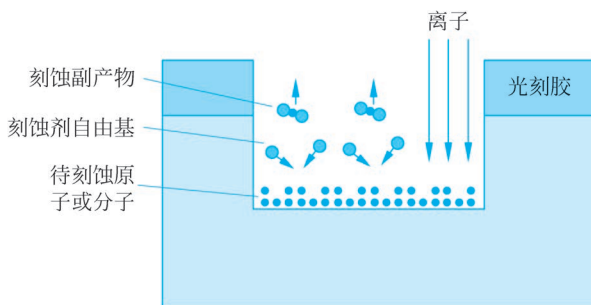


图 5.10 等离子体刻蚀中各向异性刻蚀的损伤机制

事情导致了另一种各向异性刻蚀机制的发展,即阻挡机制。在等离子刻蚀过程中,离子轰击将部分光刻胶溅射到刻蚀间隙中,侧壁上的光刻胶在水平方向上阻止了刻蚀,而沉积在底部的光刻胶通过离子轰击不断被去除,使表面暴露给刻蚀剂,如图 5.11 所示,导致刻蚀工艺大部分是在垂直方向上发生。这种机制已经被用于开发各向异性刻蚀工艺,刻蚀期间的化学沉积保护了侧壁,从而阻止了水平方向的刻蚀。与使用损伤机制的刻蚀过程相比,使用阻挡机制的刻蚀过程通常离子轰击的占比更小。单晶硅刻蚀、多晶硅刻蚀和金属刻蚀工艺都可以使用这种机制。侧壁沉积物需要在刻蚀工艺完成后再通过专门的干法或湿法工艺(或两者结合)去除。

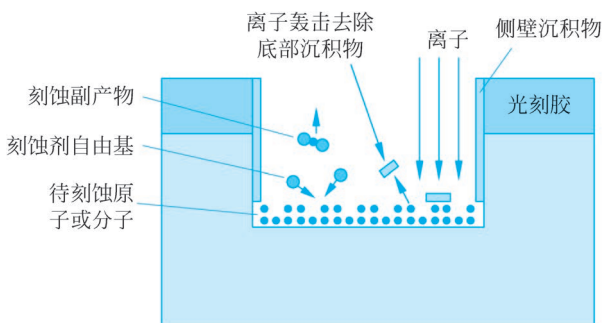


图 5.11 形成等离子体刻蚀各向异性刻蚀形貌的阻挡机制

#### 5.4.5 等离子体刻蚀的腔室

等离子体工艺最早是在氧等离子体中刻蚀碳质材料,如光刻胶,这一工艺也称为等离子体去胶或等离子体灰化。等离子体中与电子碰撞产生的氧自由基和含碳材料中的碳和氢迅速反应,形成挥发性的  $\text{CO}$ 、 $\text{CO}_2$  和  $\text{H}_2\text{O}$ ,高效地将含碳材料从表面去除。

这一概念在 20 世纪 60 年代末被扩展到硅和硅化合物刻蚀,硅刻蚀工艺使用含氟气体,如  $\text{CF}_4$  作为腐蚀剂, $\text{SiF}_4$  则是刻蚀工艺的气体腐蚀副产物。

远程等离子体刻蚀工艺是一种纯化学的干法刻蚀工艺,它是在远程腔室中产生等离子体。刻蚀剂气体可以流过等离子体腔室并离解,自由基可以流入刻蚀腔室与晶圆上的材料发生反应并刻蚀,图 5.12 显示了远程等离子体刻蚀系统的示意图。

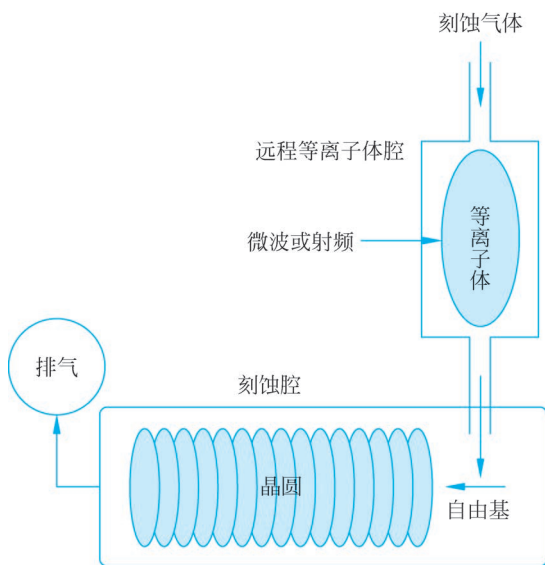


图 5.12 远程等离子体刻蚀系统示意图

为了获得特定的刻蚀形貌,研究人员开发了不同的刻蚀系统。平行板等离子体刻蚀系统就是其中之一。其腔室工作气压通常为  $0.1 \sim 10 \text{ Torr}$ ,晶圆置于接地电极上,如图 5.13 所示。由于射频电极和接地电极具有相似的面积,所以晶圆上几乎没有自偏压,射频等离子体的直流偏压导致两个电极受到的离子轰击量大致相同。

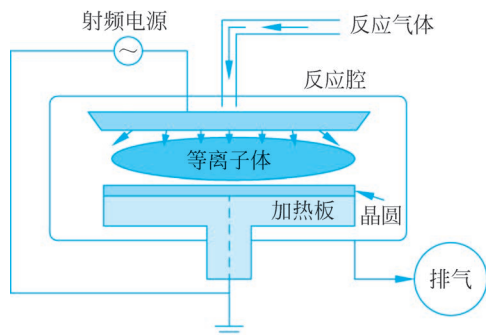


图 5.13 平行板等离子体刻蚀系统示意图

增加离子轰击可以提高刻蚀速率,更重要的是可以改善各向异性刻蚀形貌。为了增加离子轰击,需要增加射频功率并降低压力。对于具有等面积电极的平行板等离子体刻蚀系统,增加射频功率会提高晶圆表面以及另外一个电极上的离子轰击和刻蚀速率,这其实并不可取,因为这样做会缩短腔室内零件的使用寿命,并增加颗粒污染。通过设计一个具有较小射频电极的刻蚀系统,将晶圆放置在射频电极上,可以利用自偏压,使晶圆表面受到明显的高能离子轰击,而腔体上受到的离子轰击能量要低得多。离子轰击晶圆的能量是等离子体直流偏压和自偏压的总和,而轰击腔体的离子能量只来自于直流偏



压,当晶圆侧电极面积小于接地腔盖面积的一半时,直流偏压远低于自偏压。自 20 世纪 80 年代以来,该类多片式反应离子刻蚀系统一直较为流行。但是,随着器件尺寸的不断缩小,人们对刻蚀均匀性(尤其是 WTW 均匀性)的要求也越来越高。单晶圆加工由于具有更好的 WTW 均匀性控制性能,逐渐成为刻蚀工艺的主流。

随着集成电路最小特征尺寸的不断缩小,为了减少离子散射,图案刻蚀工艺需要在更低的腔室气压下进行,以获得更好的刻蚀形貌和更严格的 CD 控制。而电容耦合等离子体源产生的电子 MFP 太长,无法获得足够的电离碰撞,故其不能在几毫托(mTorr)的低压下产生并维持等离子体。电感耦合等离子体(ICP)或电子回旋共振(ECR)系统是半导体工业中两种最常用的高密度等离子体源,可以在低腔室气压下产生高密度等离子体,适用于深亚微米特征尺寸图形的刻蚀。这些高密度等离子体系统最突出的优点就是离子轰击通量和能量可以分别由源和偏置射频功率独立控制,图 5.14 展示了这两种等离子体源的示意图。

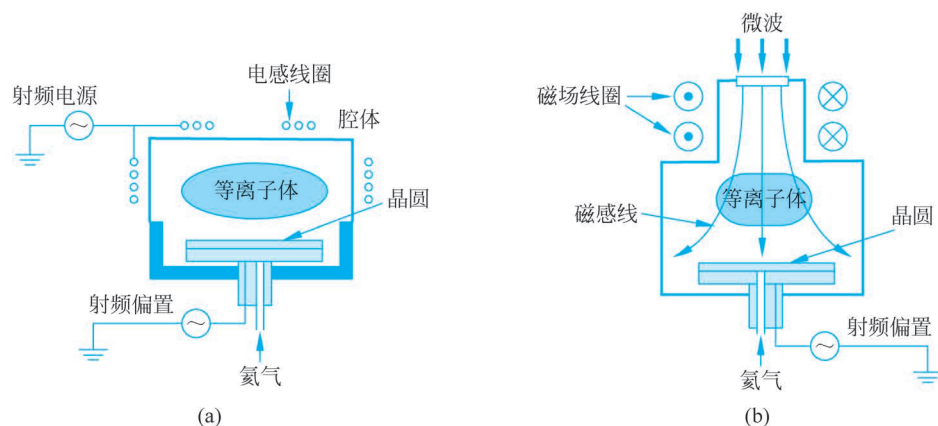


图 5.14 电感耦合等离子体(a)和电子回旋共振等离子体源示意图(b)

重离子轰击会产生大量的热量,如果没有及时冷却晶圆,则会导致晶圆温度过高。对于图案刻蚀,晶圆表面会涂上一层薄薄的光刻胶作为图形掩模,当温度超过  $150^{\circ}\text{C}$  时光刻胶可能会被烧焦。此外,化学腐蚀速率对晶圆温度也较为敏感,因此,刻蚀腔体需要一个冷却系统来控制晶圆温度,一方面防止光刻胶被烧焦,另一方面便于控制刻蚀速率。由于刻蚀工艺需要较低压力,但是低压不利于传热,因此通常是在晶圆背面使用压缩氦气来帮助晶圆散热的,如图 5.14 所示。氦具有很高的热导率,通常用于从晶圆到水冷基座的传热。为了防止氦气将晶圆吹离底座,需要一个机械夹环将晶圆固定在基座上或采用静电卡盘利用静电力固定晶圆。因为具有更好的刻蚀均匀性和更少的颗粒污染,所以静电卡盘从 20 世纪 90 年代开始被广泛应用。因为它不会有夹环对晶圆边缘的阴影效应,所以有着更好的刻蚀均匀性。此外,它还具有更好的温度均匀性,因为它有助于整个晶圆均匀冷却而无中心翘曲效应。由于静电卡盘没有机械接触,也有利于减少刻蚀过程中的颗粒污染。

在等离子体刻蚀过程中难免会有一些刻蚀副产物的沉积,因此通常需采用定期的等



离子体清洗工艺来去除残留在腔室中的沉积物。然而,经过了几千微米的薄膜刻蚀工艺之后,腔室内会沉积一层较厚的沉积物,从而增加了颗粒污染的风险。因此,需要定期对腔室进行预防性维护和湿法清洗,手动清除腔室壁和腔室内零件表面的沉积物。一些刻蚀室内设计有衬垫结构,在维护期间,技术人员只需更换衬垫,并将使用过的衬垫送到专门的车间进行清洁,以备再次使用,这样可以大大减少系统停机时间,并提高生产能力。

#### 5.4.6 刻蚀终止点

对于湿法刻蚀,一般刻蚀过程的终止点由刻蚀时间决定,刻蚀时间由预先测量的刻蚀速率和所需的刻蚀厚度计算得出。由于没有足够精确的方法来自动确定刻蚀终止点,所以实验人员有时也会采用目测的方式确定刻蚀终止点。然而湿法刻蚀速率对刻蚀剂的温度和浓度非常敏感,不同批次之间的温度和浓度可能略有不同。因此一般还需要实验人员刻蚀后检测确认刻蚀结果。

等离子刻蚀的优点之一是可以利用光学系统自动确定刻蚀终止点。当到达刻蚀终止点时,等离子体中的化学成分会发生变化,导致等离子体发光的颜色和强度随之产生一定变化。通过使用光谱仪监测特定波长光的发射并检测信号变化(即间接检测刻蚀过程结束时等离子体化学组分的变化),可以向控制刻蚀系统的计算机发送电信号,从而自动停止刻蚀过程。例如,在铝刻蚀工艺结束时,因为大部分铝已经被刻蚀,导致刻蚀副产物  $\text{AlCl}_3$  的减少,则  $\text{AlCl}_3$  所对应波长的光线强度会随之降低,这种强度的变化可被认为结束刻蚀过程的信号。

其他一些方法如压力变化、偏压变化、质谱等也可用于刻蚀终止点的检测。然而从加工的角度来看,在加工过程中压力和偏压的变化是不利于工艺的,因为它们会影响加工的可重复性。质谱法是测量刻蚀过程结束时不同化学物质的浓度,因此它可以用于刻蚀终止点的检测。但是由于质谱法需要一个真空室和泵系统,相比于光学方法需要更高的成本,所以它一般很少用于 RIE 过程的刻蚀终止点检测。而对于远程等离子体刻蚀系统,腔体内没有等离子体,因此没有辉光来提供光学的刻蚀终止点检测,质谱法成为了首选方案。

### 5.5 等离子体刻蚀工艺



#### 5.5.1 介质的等离子体刻蚀

自 20 世纪 60 年代初以来,硅化合物介质如二氧化硅、氮化硅和氮氧化硅已广泛应用于集成电路芯片制造中。介质刻蚀主要用于在不同的导体层之间建立接触孔和通孔以实现互连。在第一层金属和晶体管源/漏以及多晶硅栅极之间形成接触孔的过程称为接触孔刻蚀。接触孔刻蚀通常需要刻蚀掺杂的硅酸盐玻璃,如磷硅玻璃(PSG)或硼磷硅玻璃(BPSG)。

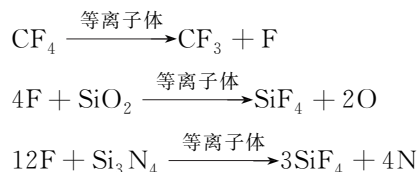
通孔刻蚀与接触孔刻蚀非常相似,主要刻蚀金属互连层之间的介质,材料主要为未掺杂的硅酸盐玻璃(USG)、氟化硅酸盐玻璃(FSG)、低  $K$  介质(如  $\text{SiCOH}$ )或更低  $K$  的

电介质(如多孔 SiCOH),具体是哪一种取决于技术节点。通孔刻蚀通常刻蚀到金属表面,而接触孔刻蚀则一般刻蚀到硅或硅化物表面。

其他介质刻蚀工艺有硬掩模刻蚀,例如 LOCOS 和 STI 工艺都需要刻蚀氮化硅硬掩模。在 LOCOS 工艺中氮化硅层用作氧化工艺的硬掩模,而在 STI 工艺中氮化硅层则作为硅刻蚀的硬掩模和后续氧化物 CMP 工艺的终止层。二氧化硅也用于硅对准标记刻蚀的硬掩模,以及铜、金和铂的刻蚀硬掩模。

介质刻蚀工艺通常使用氟基重离子轰击,并采用损伤机制获得各向异性刻蚀轮廓。最常用的气体是氟碳化合物,如  $\text{CF}_4$ 、 $\text{CHF}_3$ 、 $\text{C}_2\text{F}_6$  和  $\text{C}_3\text{F}_8$ 。有些刻蚀氧化物的工艺也使用  $\text{SF}_6$  作为氟源气体。正常条件下氟化碳非常稳定,不会与二氧化硅或氮化硅发生反应,但是在等离子体中,氟化碳会解离并产生非常活泼的自由基,这些自由基会与二氧化硅和氮化硅反应形成易挥发的四氟化硅,可以非常容易被泵出。

等离子体刻蚀二氧化硅和氮化硅的化学反应式如下:



氟在介质刻蚀中用来增加离子轰击,通过破坏 Si—O 键和 Si—N 键实现各向异性刻蚀并提高刻蚀速率。也可以引入氧气与碳反应以释放更多的氟自由基,进一步提高刻蚀速率。然而引入氧会影响硅和光刻胶的刻蚀选择比,为了解决这个问题,可以引入氢以提高对硅的刻蚀选择比。

对于介质刻蚀,氟碳的比例对刻蚀选择比起到重要的作用。当氟碳的比例小于 2 时,会发生聚合反应,并在腔室内沉积一层类似聚四氟乙烯的聚合物。 $\text{CF}_4$  的氟碳比为 4,在等离子体刻蚀过程中, $\text{CF}_4$  会分解成  $\text{CF}_3$  和 F; F 在刻蚀过程中被消耗,而  $\text{CF}_3$  可以继续分解成  $\text{CF}_2$ ,这些反应会逐步降低腔室中的氟碳比。当聚合过程开始时,许多  $\text{CF}_2$  自由基链接成长链。与直流偏压相关的离子轰击可以在沉积的聚合物形成连续薄膜之前去除聚合物以抑制聚合反应。图 5.15 显示了氟碳比、直流偏压和聚合过程之间的关系。

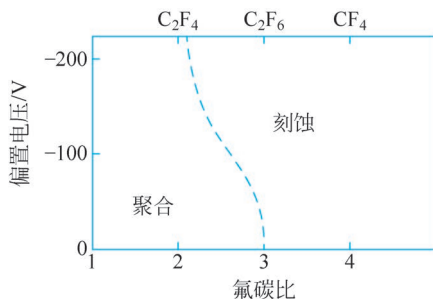


图 5.15 介质的等离子体刻蚀过程中氟碳比、直流偏压和聚合过程之间的关系

氧化物刻蚀,特别是接触孔刻蚀,刻蚀区一般选择氟碳比靠近聚合区边界的区域。当氟取代氧与硅结合刻蚀氧化物时,氧被置换出来与氟化碳中的碳反应生成 CO 和 CO<sub>2</sub>,这会释放更多的氟自由基以维持刻蚀区的氟碳比。当刻蚀到硅或硅化物表面时,刻蚀的薄膜不含氧元素,因此刻蚀副产物中没有氧化物,故而氟会被消耗而碳不会被消耗。表面的氟碳比降低,因此反应迅速转向聚合反应并沉积聚合物,这会阻碍进一步的刻蚀,这样便实现了非常高的二氧化硅对硅或硅化物的刻蚀选择比。沉积在硅或硅化物表面的聚合物可以通过氧等离子体灰化工艺或湿法刻蚀工艺去除。

由于介质刻蚀主要采用损伤机制,因此刻蚀过程主要偏物理刻蚀一侧,当刻蚀晶圆时,重离子轰击晶圆表面,此时反应必须非常接近聚合区的边界以实现硅或硅化物的高选择比。为了防止聚合物膜破裂引起的颗粒污染,沉积在等离子体刻蚀腔室中的聚合物需要使用 O<sub>2</sub>/CF<sub>4</sub> 等离子体来清洗。当对刻蚀腔体进行清洁时,可能需要在卡盘上放置一个晶圆,以防卡盘因受到离子轰击而被损伤。在清洁完成后,又需要在腔体内沉积一层薄薄的聚合物,防止残留物从腔体侧壁脱落并使工艺保持在相似的工艺条件下,防止出现“第一晶圆”效应。

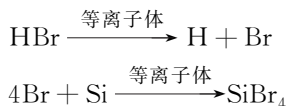
### 5.5.2 单晶硅刻蚀

20 世纪 90 年代中期,当集成电路芯片技术节点发展到亚微米尺度时,就开始使用单晶硅刻蚀工艺来形成 STI 结构了。STI 取代 LOCOS 工艺作为相邻器件之间的隔离方式,主要是因为 STI 没有“鸟嘴效应”,所以尺寸可以控制到更小,并且 STI 结构的表面形貌要比 LOCOS 平坦得多。STI 的形成需要用到单晶硅刻蚀工艺。

制作三维器件如 FinFET 也需要单晶硅刻蚀工艺。FinFET 器件的鳍型硅需要用单晶硅刻蚀工艺来形成。使用 SOI 晶片比使用大块晶片更容易形成鳍型硅,因为氧化物埋层可以作为刻蚀终点,并且由于鳍型硅的高度与氧化物埋层上硅的厚度相同,故其高度非常容易控制。

单晶硅刻蚀通常使用二氧化硅(或二氧化硅和氮化硅一起)作为硬掩模代替光刻胶以避免刻蚀污染。通常采用阻挡机制,以 HBr 为主要刻蚀剂,O<sub>2</sub> 为侧壁钝化剂。在等离子体中,HBr 分解并释放出游离的 Br 自由基,这些 Br 自由基可以与硅反应形成挥发性的四溴化硅(SiBr<sub>4</sub>)。氧气会氧化侧壁上的硅形成二氧化硅,保护硅免受游离 Br 自由基的刻蚀。在沟槽底部,离子轰击则阻止氧化物的形成,因此刻蚀主要在垂直方向上继续。

单晶硅等离子体刻蚀的主要化学反应是



O<sub>2</sub> 有助于提高氧化物硬掩模的刻蚀选择比,还会与刻蚀副产物 SiBr<sub>x</sub> 反应,在沟槽侧壁上形成并沉积 SiBr<sub>x</sub>O<sub>y</sub> 保护侧壁,而沟槽底部的 SiBr<sub>x</sub>O<sub>y</sub> 则不断被离子轰击去除,故而可以将刻蚀限制在垂直方向。氟基气体如 SiF<sub>4</sub> 和 NF<sub>3</sub> 可被用于改善沟槽侧壁和底部刻蚀形貌的控制。

单晶硅的刻蚀分为氧化物破除和主刻蚀两步。简单而言,氧化物破除是用重离子轰击和氟化学反应刻蚀去除硅表面的自然氧化物薄层,主刻蚀步骤是用 HBr 和  $O_2$  刻蚀硅。刻蚀完成后,晶圆需要进行湿法清洗以去除侧壁沉积的保护层。单晶硅刻蚀与其他材料的等离子体刻蚀的一个显著区别是不会刻蚀到其他的底层材料,故而无法用光信号判定刻蚀终止点,通常需要利用刻蚀时间来计算刻蚀终止点。

单晶硅刻蚀腔体通常会在侧壁上沉积一些硅、溴、氧和氟的复杂化合物,这些化合物必须定期通过等离子体清洗工艺和氟化学刻蚀去除以控制颗粒污染。

### 5.5.3 多晶硅刻蚀

多晶硅刻蚀工艺一般用于定义 MOSFET 的栅极,可以说是最重要的刻蚀工艺之一。同时多晶硅栅刻蚀是所有刻蚀工艺中关键尺寸最小的工艺。在过去,当人们谈论几微米工艺技术时,其实是指栅极的特征尺寸是几微米。当特征尺寸缩小到纳米级时,栅极的特征尺寸和技术节点就不再保持相同。

$Cl_2$  是多晶硅刻蚀工艺中最常用的刻蚀剂。在等离子体中, $Cl_2$  分子被解离产生氯自由基,这些自由基非常活泼,可以与硅发生反应形成气态四氯化硅( $SiCl_4$ )。氯倾向于与光刻胶材料结合,并在侧壁上沉积一层薄薄的聚合物层,这有助于实现各向异性刻蚀形貌并减少关键尺寸损失。而  $O_2$  的加入则可用于提高对氧化物的刻蚀选择比。

多晶硅栅刻蚀工艺的最大困难之一是实现对二氧化硅的高刻蚀选择比,因为多晶硅栅极下方是超薄的栅氧化层,对于 45nm 的器件,栅氧化层的厚度约为  $12\text{\AA}$ ,仅相当于两层二氧化硅分子的厚度。由于刻蚀速率和多晶硅膜厚度都不完全均匀,多晶硅的某些部分可能会先被刻蚀完,而其他部分的刻蚀过程仍在进行。栅氧化层非常薄,不能被刻蚀,否则用于刻蚀多晶硅的刻蚀剂也会刻蚀氧化层下方的单晶硅,导致出现刻蚀损伤。因此,在多晶硅过刻蚀的过程中,对氧化物的刻蚀选择比需要足够高。

多晶硅刻蚀有 3 个步骤:氧化层破除、主刻蚀和过刻蚀。与单晶硅刻蚀类似,氧化层破除步骤是通过高密度离子轰击去除多晶硅表面的自然薄氧化层( $10\sim 20\text{\AA}$ ),有时也使用氟进行刻蚀。主刻蚀是从指定区域刻蚀多晶硅并形成栅极和局部互连图案。在过刻蚀过程中,改变刻蚀条件以除去残留的多晶硅,同时要保证栅极氧化物损耗尽量小,主刻蚀需要高速刻蚀多晶硅,由于还没有刻到氧化物,故而不需要考虑与二氧化硅的刻蚀选择比。当刻蚀剂开始刻蚀栅氧化层,氧就会从薄膜中被释放出来并扩散到等离子体中。光谱传感器检测到氧对应的光线强度增加,触发刻蚀终止点以停止主刻蚀过程,并开始过刻蚀过程。过刻蚀工艺需要流动的氧气气氛,降低射频功率并减少  $Cl_2$  流量以提高多晶硅对氧化物的刻蚀选择比。

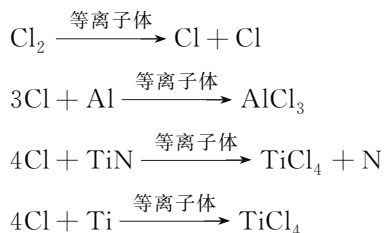
氟也可以用来刻蚀多晶硅,有时多晶硅刻蚀工艺也使用  $SF_6$  和  $O_2$ 。因为氟刻蚀二氧化硅的速度比氯快,所以它对氧化物的刻蚀选择比较低,因此大多数集成电路芯片制造厂更喜欢采用氯作为主刻蚀工艺的刻蚀剂。

### 5.5.4 金属刻蚀

金属刻蚀工艺主要被用来制作连接晶体管和电路单元的集成电路互连线。对于一

些技术成熟的 CMOS 集成电路芯片,金属层由 3 层组成: TiN 层、Al-Cu 合金层、TiN/Ti 或 TiW 层。TiN 层可以减少铝表面的反射,这样有助于提高光刻分辨率;铝铜合金层是承载电流和形成互连的主要材料;TiN/Ti 或 TiW 层有助于降低 Al-Cu 和钨塞之间的接触电阻,同时能防止铝中的铜扩散到硅酸盐玻璃中造成器件损坏。

金属刻蚀最常用的化学物质是氯。在等离子体中,Cl<sub>2</sub> 解离产生自由基 Cl,自由基 Cl 与 Ti、Al 反应形成 TiCl<sub>4</sub> 和 AlCl<sub>3</sub> 的挥发性副产物:

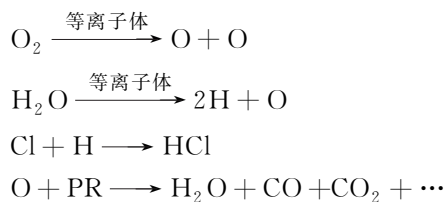


金属刻蚀通常使用 Cl<sub>2</sub> 作为主要刻蚀剂,BCl<sub>3</sub> 常用于侧壁钝化,同时还可用作二次氯源并为离子轰击提供 BCl<sub>3</sub><sup>+</sup> 离子。在某些情况下,氩也会被用来增加离子轰击,而 N<sub>2</sub> 和 CF<sub>4</sub> 则用于改善侧壁钝化。

金属刻蚀工艺对形貌控制、残留控制和金属腐蚀的预防要求很高。在金属刻蚀过程中,因为 CuCl<sub>2</sub> 的挥发性非常低,会留在晶圆表面,故而铝中的少量铜会导致残留问题。这些残留可以通过离子轰击将其从表面去除,也可以通过化学腐蚀来去除表面的 CuCl<sub>2</sub>。由于 CuCl<sub>2</sub> 粒子和晶圆表面都因为等离子体轰击而带上了负电荷,因此 CuCl<sub>2</sub> 可以被静电力推离晶圆表面。

### 5.5.5 光刻胶的去除

在刻蚀工艺完成之后,需要去除剩下的光刻胶,可以采用湿法或干法刻蚀去除。氧气常用于干法刻蚀去除光刻胶,在刻蚀过程中会向等离子体中释放水蒸气(H<sub>2</sub>O)以提供额外的氧化剂(HO),更高效地去除光刻胶,同时可以引入氢自由基(H)帮助去除侧壁和光刻胶中的氯。对于金属刻蚀工艺来说,在晶圆暴露于大气中的湿气之前需要先剥离光刻胶。因为侧壁沉积物和光刻胶吸收的氯会与水分发生反应形成盐酸而引起金属腐蚀。去除光刻胶过程中涉及的基本反应是



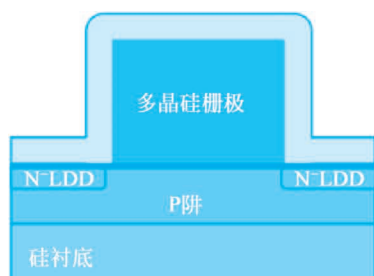
### 5.5.6 无图案干法刻蚀工艺

无图案等离子体刻蚀会去除整个晶圆表面的材料,主要应用是回刻、侧墙(spacer)结构的形成以及薄膜去除等。

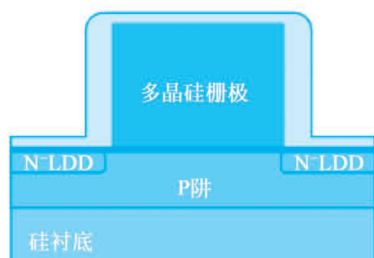


氩溅射回刻是一种纯物理刻蚀工艺,通过高能离子从材料表面轰击出微小碎片从而去除材料,被广泛地应用于制作介质薄膜的倒锥形开孔,有利于增加后续 CVD 的前驱体分子与衬底的接触并提高间隙填充能力。此外,氩溅射还被用于在金属沉积之前去除晶圆表面的自然氧化层。

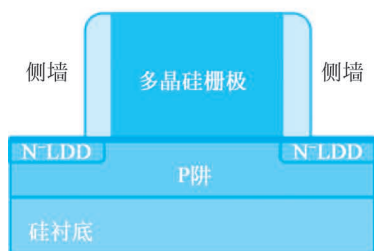
RIE 刻蚀结合了物理和化学刻蚀工艺,可与介质的化学气相沉积(CVD)工艺搭配用于制作侧墙结构,使用 CVD 工艺在图案上沉积保型的介质薄膜,如图 5.16(a)所示。图 5.16(b)和图 5.16(c)则展示了通过 RIE 刻蚀出的侧墙结构的过程。RIE 刻蚀工艺也可以与钨 CVD 工艺搭配用于制作钨塞。通过 CVD 工艺将钨沉积到接触孔或通孔中并覆盖晶圆表面,采用含氟等离子体的 RIE 刻蚀工艺去除表面大部分的钨。RIE 刻蚀工艺也可被用于回刻光刻胶或旋涂玻璃(Spin-On-Glass,SOG)以实现介质的平坦化。



(a) 沉积保型介质薄膜



(b) 介质薄膜回刻



(c) 形成侧墙结构

图 5.16 RIE 刻蚀形成侧墙结构

### 5.5.7 等离子体刻蚀的安全性

因为涉及一些腐蚀性和有毒的化学物质,如  $\text{Cl}_2$ 、 $\text{BCl}_3$ 、 $\text{SiF}_4$  和  $\text{HBr}$ ,所以等离子体刻蚀

工艺也存在一些安全问题。吸入高浓度( $>1000\text{ppm}$ )的上述气体中的任何一种都是致命的。一氧化碳(CO)是无色无味的气体,易燃,会引起明火。吸入它会导致其与血液中的血红蛋白结合,减少输送到组织中的氧气量,导致呼吸困难甚至死亡。射频电源可能会引起操作人员触电,在高功率下可能致命。对于所有可移动的部件,如机械结构和真空阀也可能造成伤害。

## 5.6 化学机械抛光

在进入亚微米技术代之后,大规模集成电路采用多层金属互连技术,多层的加入给芯片表面带来较大起伏,使亚微米图形的制作面临极大的困难,其主要原因是受到光学光刻过程中透镜焦深的限制。化学机械抛光(Chemical-Mechanical Polishing, CMP),又称化学机械平坦化(Chemical-Mechanical Planarization),是 IBM 于 20 世纪 80 年代后期开发的一种用于集成电路芯片制造的全局平坦化工艺,现已成为先进半导体制造中平坦化的标准工艺。对于应用于先进集成电路芯片制造的双层大马士革结构铜互连技术, CMP 是实现多层互连的关键工艺。

图 5.17 是 CMP 工艺的示意图。硅晶圆片被固定在一个旋转的载片头上,面向转盘上的抛光垫安装并施加一定的压力,同时会在抛光垫上加入磨料,通过硅片和抛光垫之间的相对运动来实现表面平坦化。抛光垫通常具有一定的粗糙度,有助于新的磨料进入硅片与抛光垫之间并排出研磨出的副产物。

从机理角度讲, CMP 平坦化工艺是化学和机械作用的结合:

- (1) 待抛光材料与磨料发生化学反应生产一种相对较容易去除的表面层;
- (2) 反应生成的表面层通过磨料中的研磨剂与抛光垫的相对运动被机械地磨去。

这种化学加机械相结合的作用方式,有助于降低平坦化过程对晶圆表面的损伤,减少研磨的沟槽和擦伤等。

CMP 的抛光速率(Removal Rate, RR)是指在平坦化过程中材料被去除的速度,可由如下公式简单描述:

$$RR = k_p P v$$

式中,  $k_p$  是一个常数,与设备和工艺有关,包括所抛光材料的硬度、磨料和抛光垫参数等;  $P$  是晶圆片对抛光垫的压力;  $v$  是晶圆片与抛光垫之间的相对速度。抛光速度的典型值是每分钟几千埃。

CMP 工艺的主要作用是减小硅片表面的形貌变化,最重要的两个指标是平坦度和均匀性。平坦度是描述微米到毫米范围内硅片表面的起伏变化,而均匀性是在相对大范围下(毫米到厘米尺度)测量的,反映整个硅片上膜厚的变化。可见,经过 CMP 平坦化之后,硅片表面的局部区域可能具有较好的平坦度,但是其整体的均匀性有可能会较差;反之亦然。

平坦度的定义是,相对于 CMP 之前的某处台阶高度,在做完 CMP 之后这个特殊台阶位置处硅片表面的平整程度,可通过下式计算:

$$P(\%) = \left(1 - \frac{SH_{\text{post}}}{SH_{\text{pre}}}\right) \times 100\%$$

其中,  $SH_{\text{post}}$  是 CMP 之后硅片上一个特殊位置的台阶高度,  $SH_{\text{pre}}$  是 CMP 之前硅片上一个特殊位置的台阶高度, 如图 5.18 所示。如果 CMP 之后测得的硅片表面起伏完全消失, 则  $SH_{\text{post}} = 0$ ,  $P = 1$ , 意味着 CMP 工艺平坦化效果完美。

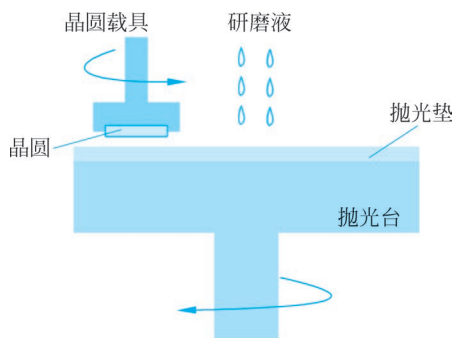


图 5.17 化学机械抛光工艺示意图

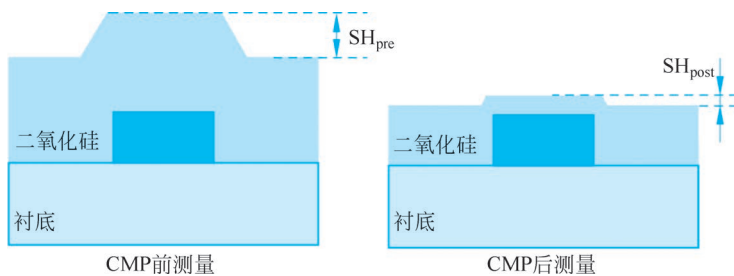


图 5.18 化学机械抛光工艺后硅片的平坦度测量

CMP 工艺在集成电路芯片制造过程中的应用主要包括 STI 氧化硅抛光、互连介质氧化层抛光、钨塞抛光和双大马士革铜抛光等。

## 5.7 刻蚀工艺受参数影响的变化趋势

湿法刻蚀工艺的刻蚀速率主要由温度和刻蚀剂浓度决定。随着温度的升高, 化学反应速率加快, 刻蚀剂和刻蚀副产物的扩散速率提高, 增加刻蚀剂浓度也会提高刻蚀速率。刻蚀选择比主要由刻蚀剂的化学性质和刻蚀过程中涉及的材料决定, 湿法刻蚀通常具有很好的刻蚀选择比。湿法刻蚀的刻蚀形貌总是各向同性并且较难有效控制, 刻蚀速率的均匀性主要取决于刻蚀剂溶液温度和浓度的均匀性, 搅拌有助于提高刻蚀均匀性。湿法刻蚀工艺的刻蚀终止点一般通过控制刻蚀时间来确定, 有时也会通过操作员目测刻蚀结果确定。

等离子体刻蚀工艺, 尤其是常用的平行板射频等离子体, 其刻蚀速率对射频功率最为敏感, 增加射频功率会增加离子轰击的通量和能量, 可以提高物理刻蚀速率和物理轰

击效果。增加射频功率同时也会增加自由基浓度,这也会增强化学刻蚀的效果。因此,如果等离子刻蚀系统的刻蚀速率超出预计,则应首先检查射频系统。射频系统包括源、电缆和连接以及射频匹配。增加射频功率会使 RIE 刻蚀更接近物理刻蚀。而物理溅射通常会降低刻蚀选择比,特别是对光刻胶的刻蚀选择比。

腔体压力主要控制刻蚀均匀性以及刻蚀形貌,同时也会影响刻蚀速率和刻蚀选择性,改变压力会改变电子和离子的 MFP,进而影响等离子体的均匀性和刻蚀速率。通过增加压力,MFP 变短,可以引起更多的离子碰撞,导致离子能量降低,离子碰撞散射增加,增加了 RIE 过程中的化学刻蚀比例。如果刻蚀工艺占主导地位的是化学刻蚀,则增加压力会提高刻蚀速率;如果刻蚀占主导地位的是物理刻蚀,则增加压力会降低刻蚀速率。

增加磁场则会增加等离子体密度,也就增加了离子轰击的通量,进而加大了物理刻蚀比例。但是,磁场的增加会降低离子能量而增加自由基浓度,又导致刻蚀过程向接近化学刻蚀的方向移动。通常,在低压且磁场较弱的情况下,物理刻蚀的增加是高于化学刻蚀的,所以增加磁场强度会使刻蚀变得更加接近物理刻蚀。而当磁场强度达到一定值后,直流偏压的减小导致离子能量减小,使刻蚀过程更加偏向化学刻蚀。

如果刻蚀腔体密封不好,则会导致等离子体中进入氧气,使得光刻胶的刻蚀速率增加,刻蚀选择比降低。光刻时光刻胶坚膜时间不足也会导致对光刻胶的刻蚀速率变快,使得刻蚀过程中光刻胶的损失过大。

由于每种刻蚀工艺都需要不同的腔体设计,使用不同的化学品以及在不同的条件下实验,其受工艺参数影响的变化趋势可能会有很大的不同。通常设备供应商会提供设备的基本信息以及故障排除指南。

## 5.8 等离子体刻蚀技术的发展



为了得到更好的各向异性刻蚀形貌并减少关键尺寸损失,需要较低的压力(增加 MFP 和减少离子散射)和增加等离子体密度(提高离子轰击通量);对于需要固定量的离子轰击,增加离子轰击通量可以降低对离子能量的要求,这样可以减小对器件的刻蚀损伤。在较低压力下实现较高密度等离子体的腔室是获得高刻蚀速率和更好形貌控制的理想设计。目前,人们已经开发出了符合上述要求的 ICP 和 ECR 刻蚀腔体,两者都能在低压下产生高密度等离子体,并能独立控制等离子体的密度和离子轰击能量,这对刻蚀工艺参数的控制非常重要。但是,ICP 和 ECR 两种等离子体源的电离率都不是很高,为 1%~5%。等离子体的均匀性控制(特别是对于较大尺寸晶圆的加工)是另外一个值得关注的问题。此外,随着集成电路芯片制造引入了新材料,如 HKMG 和 ULK 介质等,这些新材料的刻蚀也是工艺开发中面临的重要挑战之一。