

在数字电路中,实现各种逻辑运算电路的基本单元是门电路。本章重点讨论目前使用最多的 TTL 和 CMOS 集成逻辑门电路的工作原理、逻辑功能,并以反相器为例,讨论集成门电路的电气特性——传输特性、输入特性和输出特性,目的是为正确使用这些门电路打下一定的基础。由于组成门电路的基本元件(二极管、三极管、MOS 管)通常工作在开关状态,本章也对这些元件的开关特性和由它们组成的分立元件门电路进行简要的讨论。

### 3.1 概述

实现基本逻辑运算和复合逻辑运算的电子电路称为逻辑门电路,简称门电路。常用的门电路有与门、或门、非门、与非门、或非门、与或非门、异或门、同或门等,在数字电路中,它们分别实现与、或、非、与非、或非、与或非、异或、同或等逻辑运算。

集成门电路主要有 TTL 门电路和 CMOS 门电路。TTL 集成电路使用的基本开关元件是半导体三极管,其优点是工作速度快,缺点是功耗大,制作大规模集成电路尚有一定困难,在中、小规模集成电路中至今仍是使用较广泛的一种电路。TTL 门电路是一种小规模集成电路。CMOS 集成电路使用的基本开关元件是 N 沟道增强型 MOS 管和 P 沟道增强型 MOS 管,因电气特性具有互补对称性而得名。CMOS 集成电路的优点是功耗小,无论是在小规模、中规模还是大规模集成电路中均占有一定优势;缺点是工作速度比 TTL 电路慢。CMOS 门电路是一种小规模集成电路。

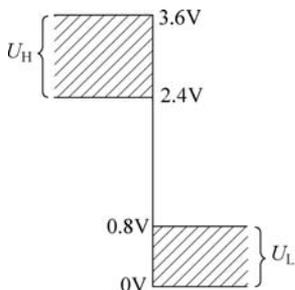


图 3.1.1 高电平和低电平示意图

数字电路中的信号只有高电平  $U_H$  和低电平  $U_L$  两种状态。电平与电位的区别是:在数字电路中,电位是一个确定的值,而高电平和低电平是两种状态,是两个不同的、可以明确区别开来的电位范围,因为在实际工作中,只要电路能够确切地区分出高、低电平就足够了。例如,在 TTL 门电路中,2.4~3.6V 的电位范围都称为高电平,0~0.8V 的电位范围都称为低电平,如图 3.1.1 所示。

在数字电路中,用 1 表示高电平,用 0 表示低电平时,称为正逻辑;用 0 表示高电平,用 1 表示低电平时,称为负逻辑。在本书中,若不作特别说明,则一律采用正逻辑规定。

## 3.2 半导体器件的开关特性

由于组成门电路的基本元件(半导体二极管、三极管、MOS 管)通常工作在开关状态,熟悉它们在开关状态下的电气特性,对于学习集成门电路是非常有帮助的。

### 3.2.1 二极管的开关特性

一个理想的开关在接通时,其接触电阻为 0,在开关上不产生压降;在开关断开时,其电阻为无穷大,在开关中没有电流。由于二极管具有单向导电的特性,即加正向电压导通,加反向电压截止,因此,在数字电路中,可以将二极管作为一个受电压控制的开关来使用。二极管作开关使用时和理想开关相比,虽然存在一定差异(导通时电阻不为 0,截止时电流不为 0),但在实际工程中的绝大多数情况下,这些差异都是可以忽略的。

#### 1. 静态特性

半导体二极管的符号及伏安特性如图 3.2.1 所示。

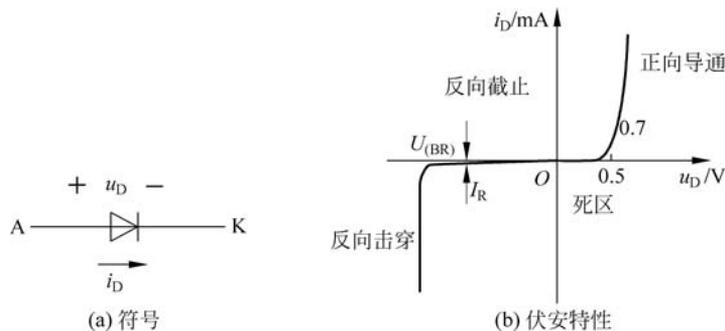


图 3.2.1 半导体二极管及伏安特性

由图 3.2.1 可见,外加反向电压时,二极管处于截止状态,电流基本为 0,相当于开关断开。当反向电压达到  $U_{(BR)}$  时,二极管被反向击穿。

外加正向电压小于 0.5V 时,二极管工作在死区,仍处于截止状态。只有在  $u_D > 0.5V$  后二极管才导通,且当  $u_D$  达到 0.7V 后,即使  $i_D$  在很大范围内变化,  $u_D \approx 0.7V$ 。理想情况下,相当于开关闭合。

#### 1) 导通条件及导通时的特点

$u_D > 0.7V$ ,看成是二极管导通的条件,而且一旦导通,  $u_D \approx 0.7V$ ,二极管如同一个具有 0.7V 压降的闭合开关。当二极管的正向导通压降和正向导通电阻比外加电压和外接电阻小很多时,甚至连 0.7V 也忽略不计,可将二极管看成理想开关。二极管导通时的直流等效电路如图 3.2.2 所示。

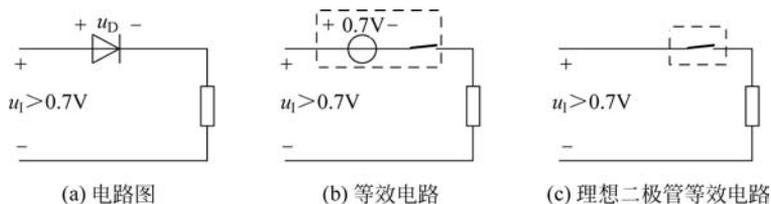


图 3.2.2 二极管导通时的直流等效电路

## 2) 截止条件及截止时的特点

$u_1 < 0.5V$ , 看成是二极管截止的条件, 而且一旦截止,  $i_D \approx 0$ , 如同开关断开。二极管截止时的直流等效电路如图 3.2.3 所示。

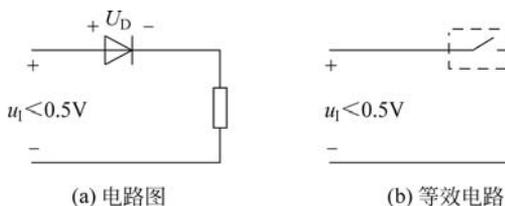


图 3.2.3 二极管截止时的直流等效电路

## 2. 动态特性

由 PN 结的导电原理知, 在 PN 结中存在电容效应, 在动态情况下, 即加到二极管两端的电压突然反向时, 无论二极管是导通还是截止, 都要经过一段延迟时间才能完成。加到二极管两端的电压突然反向时电流的变化情况如图 3.2.4 所示。

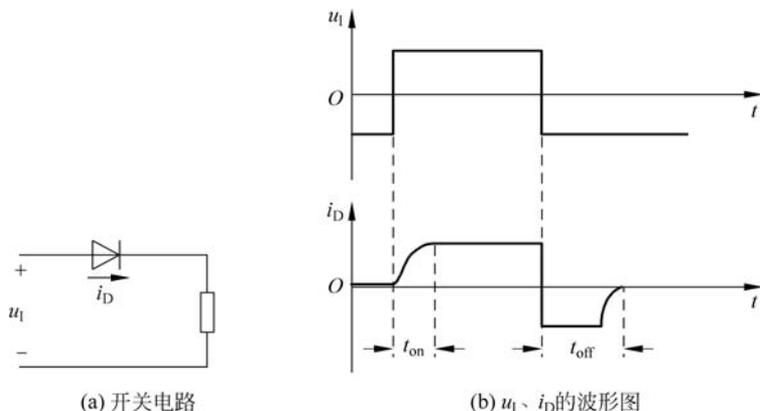


图 3.2.4 二极管开关电路及波形图

需要注意的是:

(1) 当  $u_1$  由高电平变为低电平时, 二极管并未立即截止, 还有很大的反向电流。只有经过  $t_{off}$  关断时间后才真正截止。

(2) 由于开通时间  $t_{on}$  比关断时间小得多, 所以通常将关断时间作为二极管的开关时间, 一般为几纳秒。

**例 3.2.1** 二极管电路如图 3.2.5 所示,  $u_1 = 10\sin\omega t V$ , 画出  $u_O$  的波形(设二极管为理

想二极管,即没有死区电压且导通时二极管上电压为0)。

解 因为二极管为理想二极管,对于图 3.2.5(a),当  $u_1 > 5V$  时,二极管 D 导通,相当于开关合上,使得  $u_O = 5V$ ; 当  $u_1 < 5V$  时,二极管 D 截止,相当于开关断开,有  $u_O = u_1$ 。

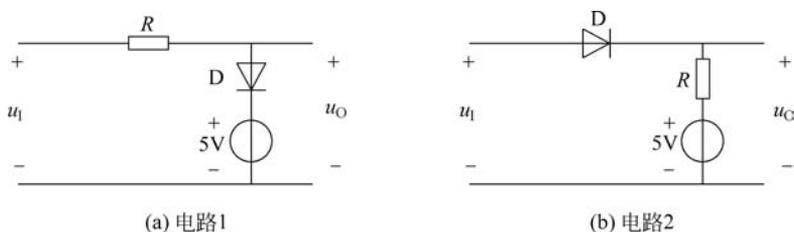


图 3.2.5 例 3.2.1 的图

对于图 3.2.5(b),当  $u_1 > 5V$  时,二极管 D 导通,有  $u_O = u_1$ ; 当  $u_1 < 5V$  时,二极管 D 截止,有  $u_O = 5V$ 。

根据以上分析,可画出  $u_O$  的波形,如图 3.2.6 所示。

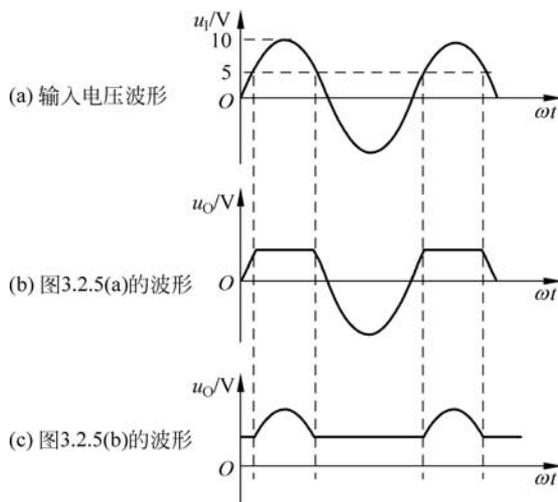


图 3.2.6 例 3.2.1 的解

### 3.2.2 三极管的开关特性

半导体三极管的特点是具有电流放大能力,能通过基极电流控制其工作状态。三极管有截止、饱和和放大 3 个工作区。在数字电路中,三极管作为开关元件,通常工作在截止区和饱和区。下面以硅 NPN 管为例讨论其开关特性。

#### 1. 静态特性

三极管的符号、开关电路、输入特性及输出特性如图 3.2.7 所示。

##### 1) 截止条件及截止时的特点

从输入特性看,当  $u_{BE} < 0.5V$  时,三极管处于截止状态。因此在数字电路的分析、估算中,将  $u_{BE} < 0.5V$  作为三极管截止的条件,然而这种截止并不可靠。为了使三极管可靠截止,应使发射结处于反向偏置,因此,三极管可靠截止的条件为

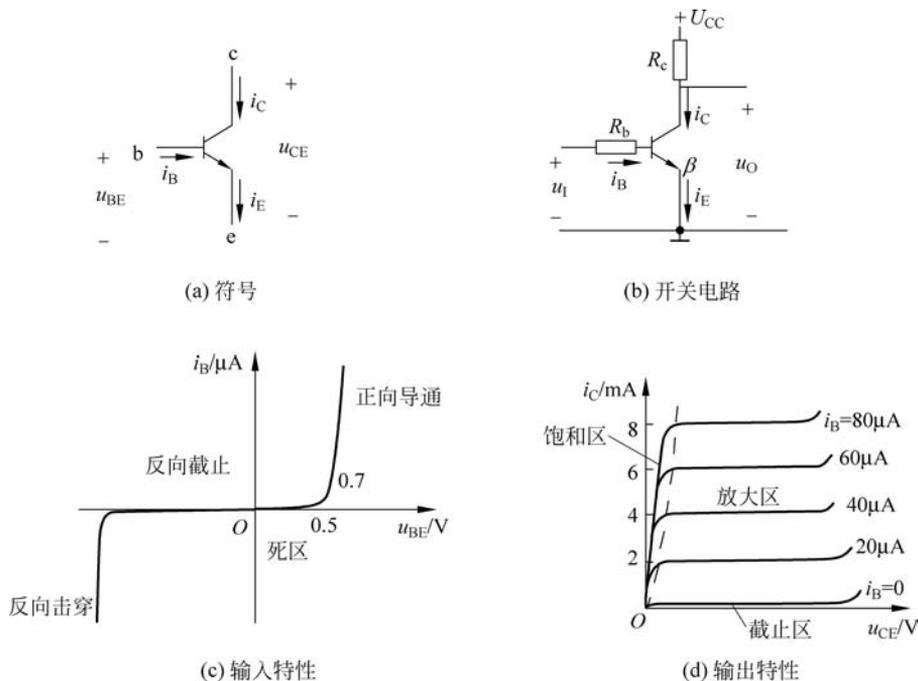


图 3.2.7 三极管的符号、开关电路、输入特性及输出特性

$$u_{BE} < 0V \tag{3.2.1}$$

截止时的特点： $i_B = 0, i_C \approx 0, u_{CE} \approx U_{CC}$ ，如同开关断开一样。三极管截止时的直流等效电路如图 3.2.8 所示。

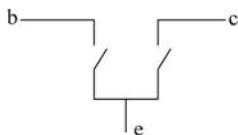


图 3.2.8 三极管截止时的直流等效电路

2) 饱和条件及饱和时的特点

在图 3.2.7(b)中，若输入电压  $u_I$  增大，当  $i_B = I_{BS} = I_{CS}/\beta$  时，三极管进入临界饱和状态。

若  $i_B > I_{BS}$ ，则三极管饱和，即三极管饱和的条件为

$$i_B > I_{BS} \tag{3.2.2}$$

三极管饱和时，电路中各电流、电压有如下关系：

$$I_{CS} = \frac{U_{CC} - U_{CES}}{R_C} \approx \frac{U_{CC}}{R_C} \tag{3.2.3}$$

$$I_{BS} \approx \frac{I_{CS}}{\beta} \tag{3.2.4}$$

$$i_B = \frac{u_I - U_{BE}}{R_b} \tag{3.2.5}$$

以上关系式中,  $i_B$  是三极管的实际基极电流;  $I_{CS}$  是三极管临界饱和时的集电极电流;  $\beta$  是放大器;  $I_{BS}$  是相应的基极电流;  $U_{CES}$  是三极管的饱和压降,  $U_{CES} \approx 0.3V$ , 可忽略不计;  $U_{BE}$  是发射结正向压降, 约为  $0.7V$ 。

三极管饱和时的特点:  $U_{BE} \approx 0.7V$ ,  $U_{CE} = U_{CES} \approx 0.3V$ 。因此, 三极管饱和后集电极与发射极之间如同开关闭合一样, 其等效电路如图 3.2.9 所示。

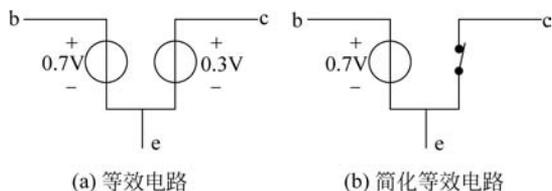


图 3.2.9 三极管饱和时的直流等效电路

## 2. 动态特性

三极管的开关过程与二极管相似, 也存在开通时间  $t_{on}$  和关断时间  $t_{off}$ 。在如图 3.2.7(b) 所示的三极管开关电路中输入理想脉冲  $u_I$  时, 集电极电流  $i_C$  和输出电压  $u_O$  滞后于  $u_I$  变化, 如图 3.2.10 所示。

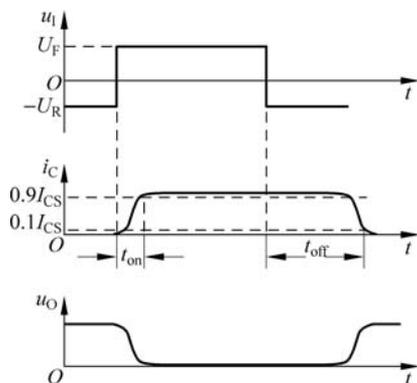


图 3.2.10 三极管的开关时间

在图 3.2.10 中可以看到, 当  $u_I$  由  $-U_R$  跳变到  $U_F$  时, 三极管要经过开通时间  $t_{on}$  后才能由截止状态转换到饱和和导通状态。当  $u_I$  由  $U_F$  跳变到  $-U_R$  时, 三极管要经过关断时间  $t_{off}$  后才能由饱和和导通状态转换到截止状态。由于开通时间  $t_{on}$  比关断时间小得多, 所以通常将关断时间作为三极管的开关时间, 一般为纳秒量级。

三极管开关时间的存在, 影响了三极管的开关速度, 开关时间的长短与三极管饱和深度—— $i_B/I_{BS}$  关系很大, 饱和深度越深, 关断时间越长。为了加快三极管的开关速度, 就需要限制饱和深度, 即减小  $i_B/I_{BS}$ 。在某些系列的门电路中, 采用了抗饱和三极管。抗饱和三极管由普通三极管和肖特基二极管(简称 SBD)组合而成, 如图 3.2.11 所示。由于 SBD 的开启电压只有  $0.3 \sim 0.4V$ , 所以当三极管的 b-c 结进入正向偏置后, SBD 首先导通, 并将 b-c 结的电压钳位在  $0.3 \sim 0.4V$ , 使  $u_{CE}$  保持在  $0.4V$  左右, 从而有效地制止了三极管进入深度饱和状态。

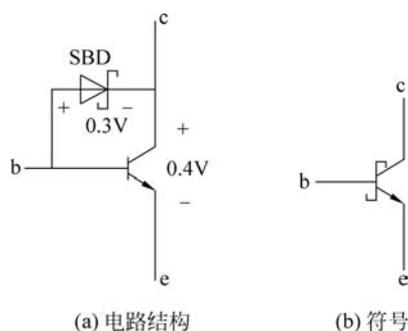


图 3.2.11 抗饱和三极管

### 3.2.3 MOS 管的开关特性

场效应管的特点是通过栅、源电压控制其工作状态。在数字电路中,场效应管作为开关元件,一般工作在截止区和可变电阻区。

#### 1. N 沟道增强型绝缘栅场效应管的工作原理

N 沟道增强型绝缘栅场效应管的结构和符号如图 3.2.12 所示。

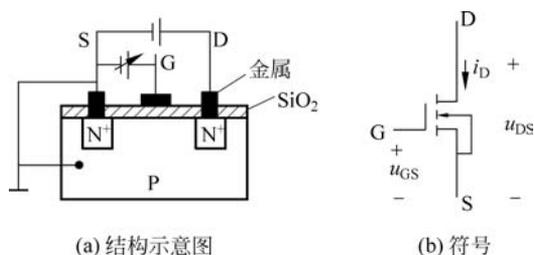


图 3.2.12 NMOS 管的结构及符号

#### 1) 当 $u_{GS}=0$ 时

若在 D、S 间加电压,由于两个 PN 结中总有一个是反向偏置,所以 D、S 间不会形成电流  $i_D$ ——MOS 管处于截止状态。

#### 2) 若加大 $u_{GS}$ ,满足 $0 < u_{GS} < U_{TN}$ (开启电压)

在  $u_{GS}$  电场作用下,P 衬底中少量少数载流子被吸引到  $SiO_2$  与 P 衬底交界面处,但不足以将两个 N 区接通,即不能形成导电沟道——场效应管仍处于截止状态。

#### 3) 若继续加大 $u_{GS}$ ,满足 $u_{GS} > U_{TN}$

在  $u_{GS}$  电场作用下,P 衬底中大量少数载流子被吸引到  $SiO_2$  与 P 衬底交界面处,将两个 N 区接通,形成导电沟道——场效应管处于导通状态。

#### 2. 静态特性

N 沟道增强型 MOS 管的转移特性和漏极特性如图 3.2.13 所示。

#### 1) 截止条件及截止时的特点

从特性曲线可见, $u_{GS} < U_{TN}$  时,MOS 管截止。因此在数字电路的分析和估算中,将  $u_{GS} < U_{TN}$  作为 NMOS 管截止的条件。

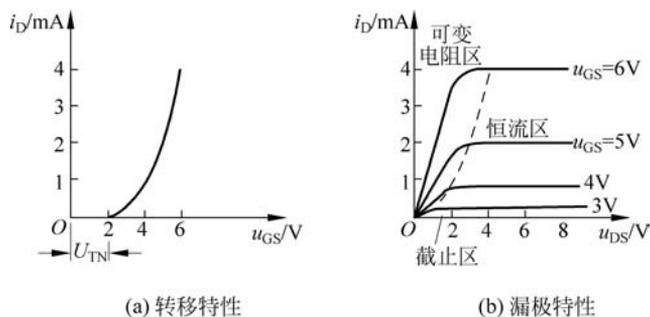


图 3.2.13 NMOS 管的特性曲线

截止时的特点： $i_D=0$ ，D、S 间的电阻  $R_{off}$  非常大，可达  $10^9\Omega$  以上，如同开关断开。其等效电路如图 3.2.14 所示。

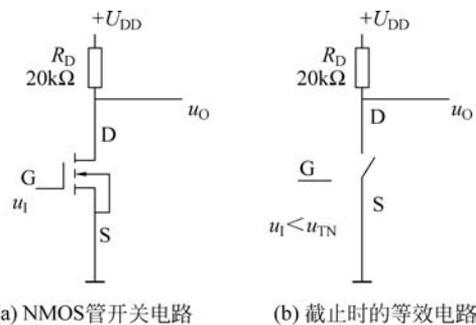


图 3.2.14 NMOS 管开关电路及截止时的等效电路

## 2) 导通条件及导通时的特点

$u_{GS} > U_{TN}$  时，MOS 管导通。在数字电路中，MOS 管导通时，一般工作在可变电阻区。因此在分析和估算中，将  $u_{GS} > U_{TN}$  作为 NMOS 管导通的条件。

导通时的特点：D、S 间的导通电阻  $R_{on}$  较小，只有几百欧姆，如同一个具有一定电阻的闭合了的开关，如图 3.2.15 所示。

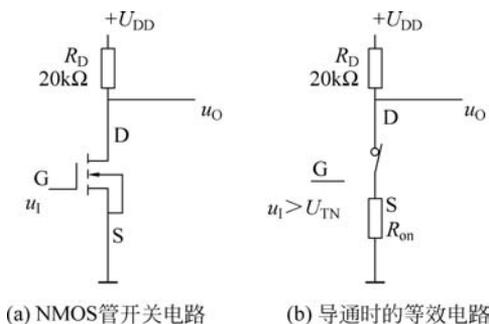


图 3.2.15 NMOS 管开关电路及导通时的等效电路

在图 3.2.15 中，若  $R_D$  选得合适，即满足  $R_{on} \ll R_D \ll R_{off}$ ，则截止时，有

$$u_O = U_{DD} \times \frac{R_{off}}{R_D + R_{off}} \approx U_{DD}$$

导通时,有

$$u_O = U_{DD} \times \frac{R_{on}}{R_D + R_{on}} \approx 0$$

实现了高、低电平输出。

### 3. 动态特性

和三极管一样,在 MOS 管栅极加上跳变输入电压时,其状态转换也是要一定时间的,而且由于 MOS 管输入电阻高、3 个电极间均存在电容,导通时电阻达几百欧姆,所以状态转换所需要的时间比半导体三极管更长。

### 4. P 沟道增强型绝缘栅场效应管

与 N 沟道 MOS 管相比,P 沟道 MOS 管在结构、符号、工作原理、特性曲线等方面与前者具有对偶关系,这里不再赘述。但需要注意如下几点:

- (1) P 沟道 MOS 管中,  $u_{GS}$ 、 $U_{TP}$ 、 $u_{DS}$  均为负值。
- (2) 截止条件及特点:  $u_{GS} > U_{TP}$  截止,相当于开关断开。
- (3) 导通条件及特点:  $u_{GS} < U_{TP}$  导通,相当于开关闭合。

## 3.3 分立元件门电路

由分立的半导体二极管、三极管、MOS 管及电阻等元件组成的门电路称为分立元件门电路。虽然现在分立元件门电路已被集成门电路所取代,但通过它们不但可以具体体会到逻辑运算与电路的联系,而且对后面集成门电路的学习是很有帮助的。

### 3.3.1 二极管与门

二极管与门电路如图 3.3.1(a)所示,它是一个二输入端的与门电路。

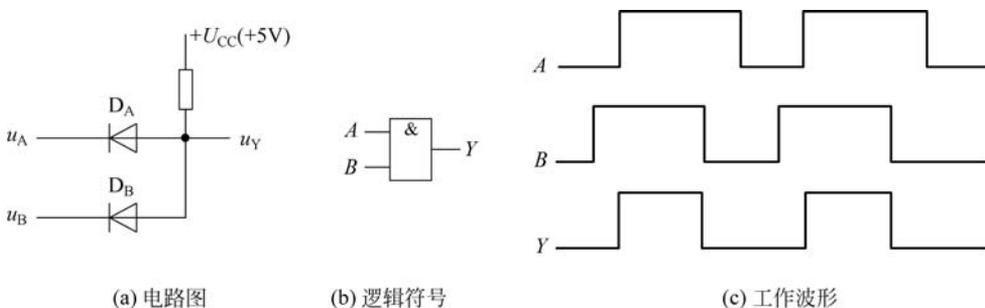


图 3.3.1 二极管与门

#### 1. 工作原理

设  $u_A$ 、 $u_B$  为输入信号,高电平为 3V,低电平为 0V。 $u_Y$  为输出信号。

1)  $u_A = u_B = 0V$

$D_A$ 、 $D_B$  都处于正向偏置,都导通,  $u_Y = u_A + u_{D_A} = u_B + u_{D_B} = 0.7V$  (低电平)。

2)  $u_A = 0V, u_B = 3V$

$D_A$  优先导通,  $u_Y = u_A + u_{D_A} = 0.7V$  (低电平)。

因为  $D_A$  优先导通,使得  $u_{D_B} = u_Y - u_B = 0.7V - 3V = -2.3V$ ,故  $D_B$  截止。

3)  $u_A = 3V, u_B = 0V$

$D_B$  优先导通, $D_A$  截止, $u_Y = 0.7V$ (低电平)。

4)  $u_A = 3V, u_B = 3V$

$D_A$ 、 $D_B$  都处于正向偏置,都导通, $u_Y = u_A + u_{D_A} = u_B + u_{D_B} = 3.7V$ (高电平)。

在对有多个二极管的一端连在同一点的电路(如二极管与门、或门等电路)进行定性分析和估算时,通常要判别哪个二极管优先导通,方法是:将各二极管看成理想二极管,在电路中将二极管断开,分别比较各管阳极和阴极的电位,阳极到阴极电位差大的二极管优先导通。

## 2. 真值表和逻辑关系

若将低电平看成 0,高电平看成 1,输入、输出信号分别用变量  $A$ 、 $B$ 、 $Y$  表示,则与门的真值表如表 3.3.1 所示。

表 3.3.1 与门的真值表

输 入		输 出
$A$	$B$	$Y$
0	0	0
0	1	0
1	0	0
1	1	1

表 3.3.1 和图 3.3.1(c)都表明:如图 3.3.1(a)所示电路的输入端只要有一个 0,输出就是 0,输入端全为 1,输出才为 1,实现的是与逻辑功能,即  $Y = AB$ 。

## 3.3.2 二极管或门

二极管或门电路如图 3.3.2(a)所示,它是一个二输入端的或门电路。

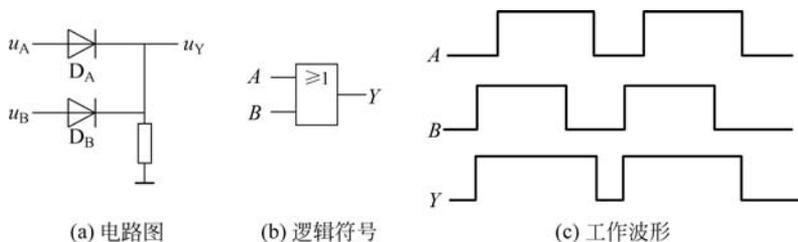


图 3.3.2 二极管或门

### 1. 工作原理

设  $u_A$ 、 $u_B$  为输入信号,高电平为 3V,低电平为 0V, $u_Y$  为输出信号。

1)  $u_A = u_B = 0V$

$D_A$ 、 $D_B$  都处于 0 偏置,都截止, $u_Y = 0V$ (低电平)。

$$2) u_A = 0V, u_B = 3V$$

$D_B$  导通,  $D_A$  截止,  $u_Y = u_B - u_{D_B} = 2.3V$ (高电平)。

$$3) u_A = 3V, u_B = 0V$$

$D_A$  导通,  $D_B$  截止。  $u_Y = u_A - u_{D_A} = 2.3V$ (高电平)。

$$4) u_A = 3V, u_B = 3V$$

$D_A$ 、 $D_B$  都正向偏置, 都导通,  $u_Y = u_A - u_{D_A} = u_B - u_{D_B} = 2.3V$ (高电平)。

## 2. 真值表和逻辑关系

若将低电平看成 0, 高电平看成 1, 输入、输出信号分别用变量  $A$ 、 $B$ 、 $Y$  表示, 则有或门的真值表如表 3.3.2 所示。

表 3.3.2 或门的真值表

输 入		输 出
$A$	$B$	$Y$
0	0	0
0	1	1
1	0	1
1	1	1

表 3.3.2 和图 3.3.2 (c) 都表明: 图 3.3.2(a) 所示电路输入端只要有一个 1, 输出就是 1; 输入端全为 0, 输出才为 0, 实现的是或逻辑功能, 即  $Y = A + B$ 。

## 3.3.3 三极管非门(反相器)

半导体三极管非门电路如图 3.3.3(a) 所示。

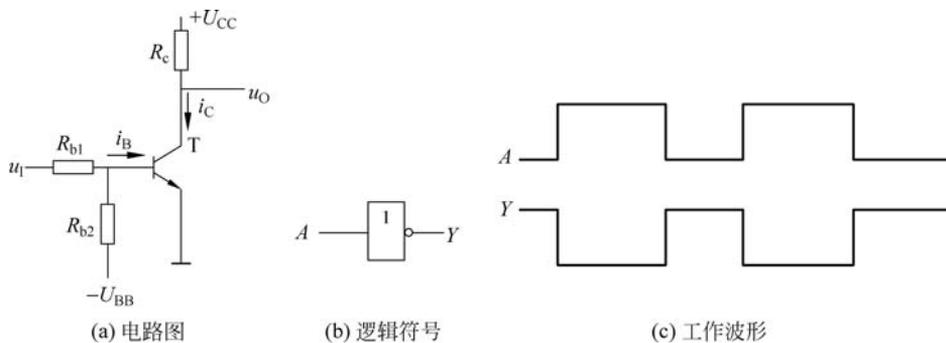


图 3.3.3 半导体三极管非门

### 1. 工作原理

设  $u_I$  为输入信号,  $u_O$  为输出信号, 高电平、低电平分别用  $U_H$ 、 $U_L$  表示。

$$1) u_I = U_L \text{ (例如, } u_I = 0V \text{)}$$

三极管基极电位  $u_B < 0$ , T 截止,  $i_B = 0$ ,  $i_C = 0$ ,  $u_O = U_{CC} = U_H$ 。

$$2) u_I = U_H \text{ (例如, } u_I = 3V \text{)}$$

只要合理选择  $R_{b1}$ 、 $R_{b2}$  参数, 保证  $i_B > I_{BS}$ , 三极管饱和导通, 有  $u_O = U_{CES} = U_L$ 。

### 2. 真值表和逻辑关系

若将低电平看成 0, 高电平看成 1, 输入、输出信号分别用变量  $A$ 、 $Y$  表示, 则有非门的真

值表如表 3.3.3 所示。

表 3.3.3 非门的真值表

输 入	输 出
A	Y
0	1
1	0

表 3.3.3 和图 3.3.3 (c) 都表明: 如图 3.3.3(a) 所示电路输入、输出是反相的, 电路实现了非逻辑功能, 即  $Y = \bar{A}$ 。

图 3.3.4 是 NMOS 管非门电路及逻辑符号。设 MOS 管的开启电压  $U_{TN} = 2V$ ,  $u_I$  为输入信号, 高电平为  $U_{DD}$ , 低电平为  $0V$ ,  $u_O$  为输出信号。

当  $u_I = 0V$  时, 则  $u_{GS} < U_{TH} = 2V$ , MOS 管截止,  $i_D = 0$ ,  $u_O = U_{DD}$  (高电平); 当  $u_I = U_{DD}$  时, 则  $u_{GS} > U_{TH} = 2V$ , MOS 管导通, 且工作在可变电阻区, 导通电阻  $R_{on}$  只有几百欧姆, 只要  $R_D \gg R_{on}$ , 有

$$u_O = U_{DD} \times \frac{R_{on}}{R_D + R_{on}} \approx 0V$$

若将低电平看成 0, 高电平看成 1, 输入、输出信号分别用变量 A、Y 表示, 则可得到与表 3.3.3 相同的真值表。可见, 如图 3.3.4(a) 所示的电路实现了非逻辑功能。

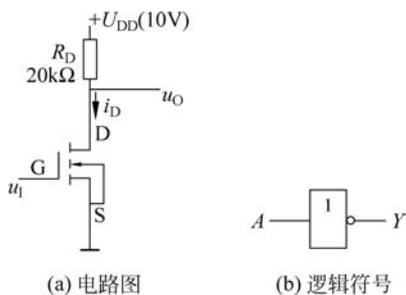


图 3.3.4 NMOS 管非门

### 3.4 TTL 集成门电路

TTL 集成电路使用的基本开关元件是半导体三极管, 由于输入端和输出端均为三极管结构, 所以称为三极管-三极管逻辑电路, 简称 TTL 电路。与 MOS 集成电路相比, TTL 集成电路功耗较大, 但因为具有工作速度快且稳定可靠等优点, TTL 门电路至今仍是使用范围最广的一种电路。

TTL 门电路种类较多, 本节以 TTL 反相器为例, 重点讨论其电路组成、工作原理和电气特性, 它关系到对 TTL 电路的正确使用。需要指出的是, 虽然 TTL 反相器是 TTL 门电路中最简单的一种电路, 但从结构、电气特性方面看, 在 TTL 电路中具有代表性, 这些特点对于其他功能的 TTL 门电路也是适用的。

### 3.4.1 TTL 反相器

#### 1. TTL 反相器的工作原理

##### 1) 电路组成

TTL 反相器电路组成及逻辑符号如图 3.4.1 所示,它主要由输入级、中间级和输出级 3 部分组成。

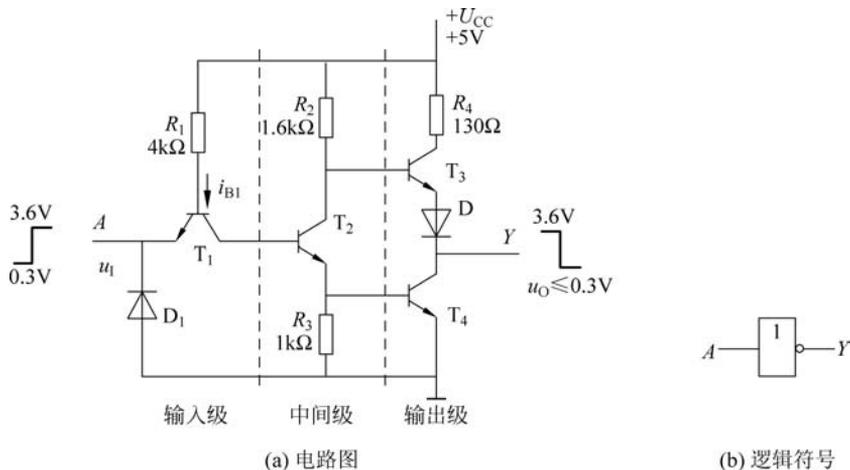


图 3.4.1 TTL 反相器

输入级由电阻  $R_1$ 、三极管  $T_1$ 、二极管  $D_1$  组成。 $T_1$  的发射极为电路的输入端, $D_1$  是保护二极管,为防止输入端电压过低而设置的。当输入端出现负极性电压时,保护二极管导通,输入端电位被钳位在  $-0.7\text{V}$ ,使  $T_1$  的发射极电位不至于过低而造成损坏。正常情况下,输入电压大于  $0\text{V}$ ,保护二极管不起作用。

中间级由  $T_2$ 、 $R_2$ 、 $R_3$  组成。 $T_2$  集电极和发射极分别输出两个不同逻辑电平的信号,分别用来驱动输出级的  $T_3$  和  $T_4$ 。

输出级由  $T_3$ 、 $T_4$ 、 $D$  和  $R_4$  组成。 $T_3$ 、 $T_4$  分别由  $T_2$  集电极和发射极输出两个不同的逻辑电平控制,因此, $T_3$ 、 $T_4$  必然工作在两个不同的状态,任何时刻只有一个三极管导通(或截止)。

##### 2) 工作原理及逻辑功能

(1) 当  $u_1 = U_{\text{IL}} = 0.3\text{V}$  时, $T_1$  发射结导通,电流从反相器的输入端流出。电流路径为:  $U_{\text{CC}} \rightarrow R_1 \rightarrow \text{be}_1 \rightarrow u_1$ ,由于  $T_1$  发射结的钳位作用,  $u_{\text{B1}} = u_1 + u_{\text{BE1}} = 1.0\text{V}$ ,它不足以使两个串联的 PN 结( $\text{bc}_1$ 、 $\text{be}_2$ )导通,所以  $T_2$ 、 $T_4$  截止; 因为  $T_2$  截止,  $u_{\text{C2}} \approx 5\text{V}$ ,使  $T_3$ 、 $D$  导通。

由于流经  $R_2$  上的电流为  $T_3$  的基极电流,因此  $R_2$  上的电压可忽略,有

$$u_{\text{O}} = U_{\text{CC}} - u_{\text{R2}} - u_{\text{BE3}} - u_{\text{D}} \approx U_{\text{CC}} - u_{\text{BE3}} - u_{\text{D}} = 5 - 0.7 - 0.7 = 3.6\text{V} = U_{\text{OH}}$$

(2) 当  $u_1 = U_{\text{IH}} = 3.6\text{V}$  时, $T_1$  发射结导通。假设  $T_1$  集电极与  $T_2$  基极断开,则  $u_{\text{B1}} = u_1 + u_{\text{BE1}} = 3.6 + 0.7 = 4.3\text{V}$ ,但由于  $T_2$ 、 $T_4$  接在电路中,即  $4.3\text{V}$  电压加在  $\text{bc}_1$ 、 $\text{be}_2$ 、 $\text{be}_4$  3 个串联的 PN 结上,3 个 PN 结均导通,这时  $T_2$ 、 $T_4$  饱和导通,使  $u_{\text{B1}}$  被钳位在  $2.1\text{V}$  电位上,同时  $u_{\text{C2}} = u_{\text{CES2}} + u_{\text{BE4}} = 0.3 + 0.7 = 1.0\text{V}$ ,它不足以使两个串联的 PN 结( $\text{be}_3$ 、 $D$ )导

通,所以  $T_3$ 、 $D$  截止,有

$$u_O = U_{CES4} = 0.3V = U_{OL}$$

当  $u_1 = U_{IH} = 3.6V$  时,  $T_1$  的射极电位最高(3.6V),基极电位次之(2.1V),集电极电位最低,这种状态称为  $T_1$  处于倒置状态(集电极、发射极交换使用),在倒置状态下  $\beta$  极小( $\beta$  约为 0.01~0.02)。要注意的是,反相器输入端同样有电流,电流路径为:  $u_1 \rightarrow T_1$  发射极  $\rightarrow T_1$  集电极,即电流从外部流进输入端。

若用  $A$ 、 $Y$  分别表示  $u_1$ 、 $u_O$ ,则有  $Y = \bar{A}$ ,电路实现了非逻辑功能。

通常,用  $T_4$  的状态表示反相器的工作状态,当  $T_4$  截止时,就称反相器处在截止或关断状态,输出为高电平;当  $T_4$  饱和导通时,就称反相器处在导通状态,输出为低电平。

## 2. TTL 反相器的电气特性

### 1) 电压传输特性

电压传输特性指  $u_O$  与  $u_1$  的关系曲线。TTL 反相器的电压传输特性如图 3.4.2 所示。

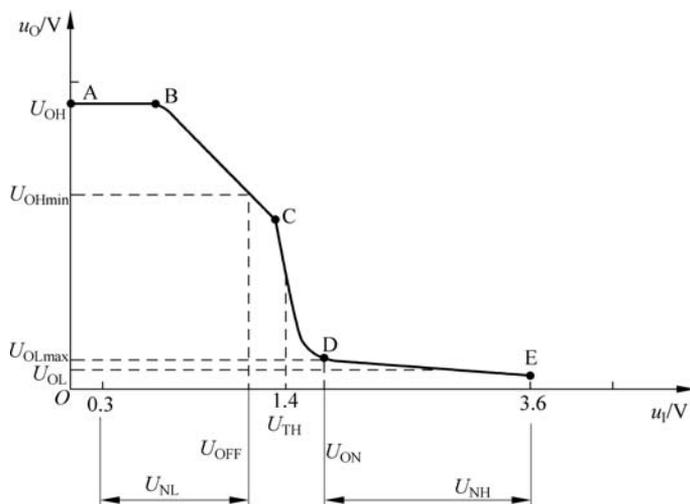


图 3.4.2 TTL 反相器的电压传输特性

(1) 在 AB 段:  $u_1 < 0.6V$ ,  $T_1$  的基极电位  $u_{B1} < 0.6V + 0.7V = 1.3V$ , 它不能使  $T_1$  集电结和  $T_2$  发射结导通,  $T_2$  和  $T_4$  截止,  $T_3$  和  $D$  导通, 输出为高电平,  $u_O = U_{OH} = 3.6V$ 。由于  $T_4$  截止, 故称 AB 段为截止区。

(2) 在 BC 段:  $0.6V \leq u_1 \leq 1.3V$  时,  $1.3V \leq u_{B1} \leq 2.0V$ ,  $T_4$  仍截止, 由于  $T_2$  发射极通过电阻  $R_3$  接地, 所以工作在放大区,  $T_2$  集电极电流  $i_{C2}$  随  $u_1$  的增加而增大,  $R_2$  上的压降增大,  $U_{C2}$  随之下降。因此, 输出  $u_O$  随输入  $u_1$  的增加而线性下降, 故 BC 段称为线性区。

(3) 在 CD 段: 当  $u_1$  增加到接近 1.4V 时, 则  $u_{B1}$  接近 2.1V,  $T_4$  开始导通, 若  $u_1$  继续增加,  $u_O$  急剧下降, 这一段称为转折区。转折区中点对应的输入电压为阈值电压  $U_{TH}$ ,  $U_{TH} \approx 1.4V$ 。

在近似分析和估算中, 常把  $U_{TH}$  当作输出状态的关键值。认为  $u_1 < U_{TH}$  时, 反相器是关断的,  $u_O = U_{OH}$ ;  $u_1 > U_{TH}$  时, 反相器是开通的,  $u_O = U_{OL}$ 。

(4) 在 DE 段: 当输入  $u_1 > 1.4V$  时,  $u_{B1} = 2.1V$ ,  $T_2$ 、 $T_4$  均饱和导通, 使  $T_3$ 、 $D$  均截止。

此时,输出  $u_O$  保持为低电平,  $u_O = U_{OL} \approx 0.3V$ ,故 DE 段称为饱和区。

## 2) 输入端噪声容限及有关参数

### (1) 输入端噪声容限 $U_N$ 。

噪声容限描述的是电路的抗干扰能力,它表示门电路在正常工作的前提下,允许在输入信号上叠加噪声电压的能力大小。由于在输入高、低不同电平时,噪声容限不尽相同,因此又将噪声容限  $U_N$  分为高电平噪声容限  $U_{NH}$  和低电平噪声容限  $U_{NL}$ 。

根据传输特性可知,当  $u_1$  偏离标准低电平  $0.3V$  时,  $u_O$  并不立即下降;当  $u_1$  偏离标准高电平  $3.6V$  时,  $u_O$  并不立即上升。因此,在数字电路中,即使有噪声电压叠加在输入信号的高、低电平时,只要噪声电压的幅度不超过允许的界限,输出端的逻辑状态就不会受到影响。显然,电路的噪声容限越大,其抗干扰能力越强。

### (2) 与噪声容限有关的参数。

① 输出高电平  $U_{OH}$ : 典型值为  $3.6V$ ,手册上会给出输出高电平最小值  $U_{OHmin}$ 。

② 输出低电平  $U_{OL}$ : 典型值为  $0.3V$ ,手册上会给出输出低电平最大值  $U_{OLmax}$ 。

③ 输入高电平  $U_{IH}$ : 典型值为  $3.6V$ ,手册上会给出输入高电平最小值  $U_{IHmin}$ 。

④ 输入低电平  $U_{IL}$ : 典型值为  $0.3V$ ,手册上会给出输入低电平最大值  $U_{ILmax}$ 。

⑤ 关门电平  $U_{OFF}$ : 当输出高电平降低到  $U_{OHmin}$  时,允许输入低电平的最大值  $U_{ILmax}$ 。由图 3.4.2 可见,  $u_1 \leq U_{OFF}$  时,反相器关闭,输出高电平。

⑥ 开门电平  $U_{ON}$ : 当输出低电平上升到  $U_{OLmax}$  时,允许输入高电平的最小值  $U_{IHmin}$ 。由图 3.4.2 可见,  $u_1 \geq U_{ON}$  时,反相器开通,输出低电平。

图 3.4.2 直观地反映了以上参数。

**例 3.4.1** 两级 TTL 反相器按图 3.4.3 进行连接。已知反相器高电平输出电压  $U_{OHmin} = 2.4V$ ,低电平输出电压  $U_{OLmax} = 0.4V$ ,高电平输入电压  $U_{IHmin} = 2V$ ,低电平输入电压  $U_{ILmax} = 0.8V$ 。计算反相器的高电平噪声容限  $U_{NH}$  和低电平噪声容限  $U_{NL}$ 。



图 3.4.3 例 3.4.1 的图

**解** 由图 3.4.3 可见,  $G_1$  的输出电压  $u_O$  是  $G_2$  的输入电压  $u_1$ 。这里要注意的是:由于  $G_1$ 、 $G_2$  间的相互影响,  $G_1$  的输出电压  $u_O$  不再是标准的高、低电平,高电平将会下降,低电平将会上升,计算时应按最坏的情况考虑。

$G_2$  输入高电平信号的最小值就是  $G_1$  输出高电平信号的最小值,因此  $G_2$  输入为高电平的噪声容限

$$U_{NH} = U_{OHmin} - U_{IHmin} = 2.4V - 2V = 0.4V$$

$G_2$  输入低电平信号的最大值就是  $G_1$  输出低电平信号的最大值,因此  $G_2$  输入为低电平的噪声容限

$$U_{NL} = U_{ILmax} - U_{OLmax} = 0.8V - 0.4V = 0.4V$$

## 3) 输入特性

输入特性指输入电流与输入电压的关系曲线,又称为伏安特性曲线或伏安特性。如

图 3.4.4(a)所示为输入端等效电路。

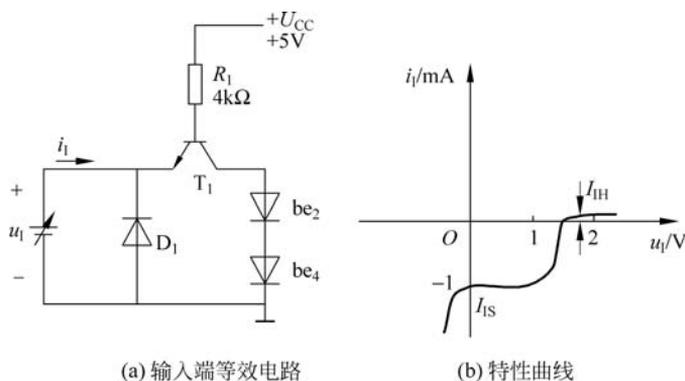


图 3.4.4 输入特性

(1) 当  $u_1 = U_{IL} = 0.3\text{V}$  时,  $T_1$  发射结导通,  $u_{B1} = 1\text{V}$ ,  $T_2$ 、 $T_4$  截止, 电流由  $U_{CC}$ 、 $R_1$ 、 $be_1$  流出, 有

$$i_1 = I_{IL} = -\frac{U_{CC} - u_{BE1} - U_{IL}}{R_1} = -\frac{5 - 1}{4}\text{mA} = -1\text{mA} \quad (3.4.1)$$

由于电流的真实方向与图中规定的参考方向相反, 所以结果是负值。

$u_1 = 0$  时的输入电流称为输入短路电流  $I_{IS}$ , 手册会给出。在近似分析和估算中, 通常用  $I_{IS}$  代替  $I_{IL}$  使用。

(2) 当  $u_1 = U_{IH} = 3.6\text{V}$  时,  $u_{B1} = 2.1\text{V}$ ,  $u_{C1} = 1.4\text{V}$ ,  $u_{E1} = 3.6\text{V}$ ,  $T_1$  处于倒置状态。在倒置状态下,  $\beta \approx 0.02$ 。输入端电流从发射极流入, 从集电极流出, 有

$$i_1 = I_{IH} = \beta i_{B1} = \beta \times \frac{U_{CC} - u_{B1}}{R_1} = 0.02 \times \frac{5 - 2.1}{4}\text{mA} = 0.0145\text{mA} \quad (3.4.2)$$

式中,  $I_{IH}$  称为输入高电平电流。由于电流的真实方向与图中规定的参考方向相同, 所以结果是正值。

(3) 当  $u_1$  介于高、低电平之间时, 这种情况通常只发生在输入信号电平转换的瞬间, 故在此不做分析。

根据图 3.4.4(a)所示的输入端等效电路和以上分析, 可画出 TTL 反相器的输入特性曲线, 如图 3.4.4(b)所示。

#### 4) 输入端负载特性

在具体使用门电路时, 有时需要在输入端与地之间或输入端与信号的低电平之间接入电阻  $R_1$ , 如图 3.4.5 (a)所示。

输入端负载特性指  $u_1$  与  $R_1$  阻值间的关系曲线。

在图 3.4.5(a)中,  $R_1$  变化时, 会影响反相器的工作状态。例如,  $R_1 = 0$  时, 即  $u_1 = 0$ , 则  $u_O = U_{OH}$ ;  $R_1 \rightarrow \infty$  (悬空) 时,  $U_{CC}$  通过  $R_1$  加在 3 个串联的 PN 结  $bc_1$ 、 $be_2$ 、 $be_4$  上, 3 个 PN 结均导通,  $u_{B1} = 2.1\text{V}$ , 相当于输入高电平,  $u_O = U_{OL}$ 。可见, 反相器输入端对地所接电阻的大小是有要求的。

图 3.4.5(b)是输入端负载特性曲线, 由图可见, 在一定的范围内, 当  $R_1$  由小逐渐增大时,  $R_1$  上的电压即  $u_1$  也随之增大。当  $R_1$  增大到使  $u_1 = 1.4\text{V}$  时, 因为  $T_2$ 、 $T_4$  均导通,  $u_{B1}$

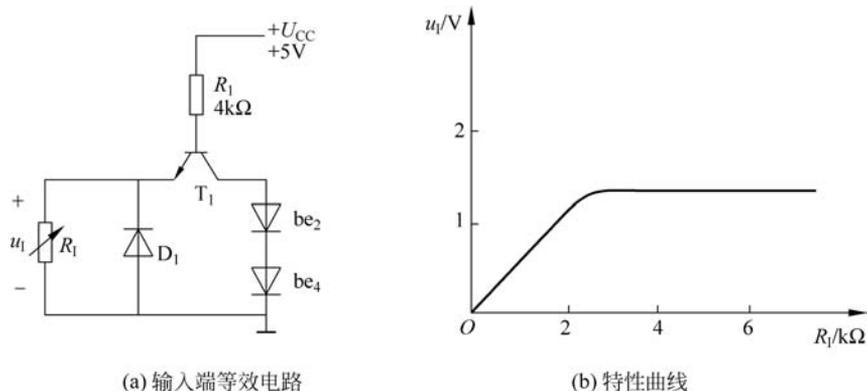


图 3.4.5 TTL 反相器输入端负载特性

被钳位在 2.1V, 相当于输入高电平, 此后,  $u_1$  不再随  $R_1$  的增大而升高。至于对  $R_1$  的界定, 通常用关门电阻和开门电阻来表示。

(1) 关门电阻。当  $u_1$  上升到  $U_{OFF}$  时所对应的  $R_1$  值称为关门电阻, 用  $R_{OFF}$  表示。只要  $R_1 < R_{OFF}$ , 相当于输入低电平, 反相器处于关闭状态。对于绝大多数 TTL 门电路, 只要  $R_1 < 0.7\text{k}\Omega$ , 就相当于输入低电平。

(2) 开门电阻。当  $u_1$  上升到  $U_{ON}$  时所对应的  $R_1$  值称为开门电阻, 用  $R_{ON}$  表示。只要  $R_1 > R_{ON}$ , 相当于输入高电平, 反相器处于开通状态。对于绝大多数 TTL 门电路, 只要  $R_1 > 2.5\text{k}\Omega$ , 就相当于输入高电平。

#### 5) 输出特性

输出特性指输出端  $u_O$  与  $i_O$  之间的关系曲线, 如图 3.4.6 所示。

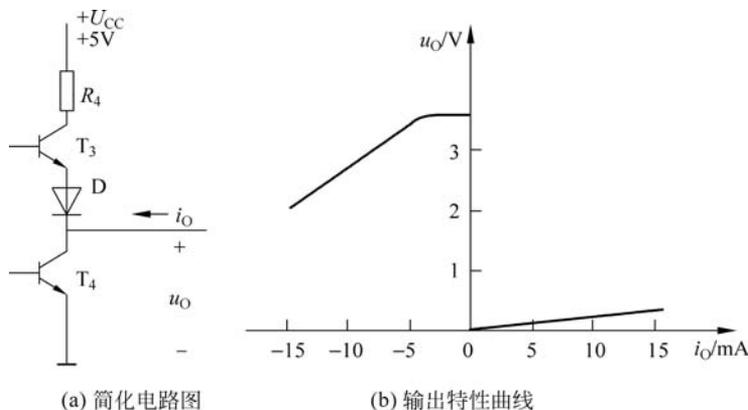


图 3.4.6 TTL 反相器的输出特性

#### (1) 低电平输出特性。

当反相器输出低电平  $U_{OL}$  时,  $T_3$ 、 $D$  截止,  $T_4$  饱和和导通, 各外接负载门的输入端电流流入  $T_4$  的集电极, 称这种负载为灌电流负载, 反相器输出低电平时输出端电流为  $I_{OL}$ 。

当外接负载门的数量增多时, 流入  $T_4$  集电极电流随之增大, 输出低电平略有上升, 如图 3.4.6(b) 的右边曲线所示。需要指出的是,  $I_{OL}$  为正值, 是因为  $I_{OL}$  的真实方向与

图 3.4.6(a)中电流的参考方向是一致的。此外,为了防止输出低电平高出反相器允许输出低电平的上线值  $U_{OLmax}$ ,必须对输出电流有所限制,这就是所谓的扇出系数  $N_O$ ,即一个门电路能够带同类门电路的个数。扇出系数是反映门电路带负载能力的一个重要指标。

设反相器输出低电平允许  $T_4$  最大集电极电流为  $I_{OLmax}$ ,每个负载门输入低电平电流为  $I_{IL}$ ,则输出端外接灌电流负载门的个数为

$$N_{OL} = \frac{I_{OLmax}}{I_{IL}} \quad (3.4.3)$$

其中,  $N_{OL}$  称为输出低电平扇出系数。

### (2) 高电平输出特性。

当反相器输出高电平  $U_{OH}$  时,  $T_4$  截止  $T_3$ 、D 导通,反相器输出高电平电流  $I_{OH}$  从  $T_3$ 、D 流向各外接负载门的输入端,称这种负载为拉电流负载。

当外接负载门的数量增多时,从反相器输出端流出的电流随之增大,  $R_4$  上的压降上升,输出高电平随之下落,如图 3.4.6(b)的左边曲线所示。需要指出的是,  $I_{OH}$  为负值,是因为  $I_{OH}$  的真实方向与图 3.4.6(a)中电流的参考方向相反。此外,为了防止输出高电平低于反相器允许输出高电平的上线值  $U_{OHmin}$ ,必须对输出电流有所限制。

设反相器输出高电平最大允许电流为  $I_{OHmax}$ ,每个负载门输入高电平电流为  $I_{IH}$ ,则输出端外接拉电流负载门的个数为

$$N_{OH} = \frac{|I_{OHmax}|}{I_{IH}} \quad (3.4.4)$$

其中,  $N_{OH}$  称为输出高电平扇出系数。

### 6) 平均传输延迟时间

在 TTL 电路中,由于电容效应,三极管从导通变为截止或从截止变为导通都需要一定的时间。当把理想的矩形脉冲加到 TTL 反相器的输入端时,输出电压的波形不仅要比输入信号滞后,而且波形的上升沿和下降沿也变得不再陡峭,如图 3.4.7 所示。

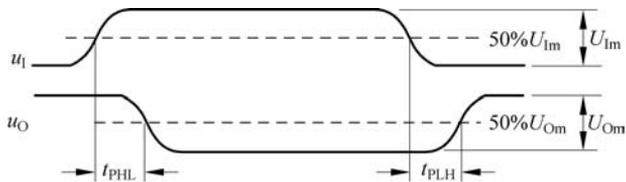


图 3.4.7 TTL 反相器的传输延迟时间

(1)  $t_{PHL}$ : 导通延迟时间,指输入  $u_i$  波形从上升沿  $50\%U_{im}$  处到输出  $u_o$  波形下降沿  $50\%U_{om}$  处对应的时间。

(2)  $t_{PLH}$ : 截止延迟时间,指输入  $u_i$  波形从下降沿  $50\%U_{im}$  处到输出  $u_o$  波形上升沿  $50\%U_{om}$  处对应的时间。

(3)  $t_{pd}$ : 平均传输延迟时间,指导通延迟时间  $t_{PHL}$  和截止延迟时间  $t_{PLH}$  的平均值,即

$$t_{pd} = \frac{t_{PHL} + t_{PLH}}{2} \quad (3.4.5)$$

任何一个门电路的平均传输延迟时间都是存在的,  $t_{pd}$  越小,门电路的开关速度越快,其工作频率也越高。对于 CT74H(高速)系列,其平均传输延迟时间一般在几纳秒到十几纳秒之间。

### 3.4.2 其他逻辑功能的 TTL 门电路

TTL 门电路除了反相器,还有与门、或门、与非门、或非门、与或非门、异或门等各种电路。与反相器相比,这些电路只是在逻辑功能上存在差异,而从电路的结构看,其输入、输出部分与反相器基本相同。因此,其电气特性(传输特性、输入特性、输出特性)与反相器也必然相同。下面仅从逻辑功能上对 TTL 与非门、TTL 或非门做简要介绍。

#### 1. TTL 与非门

##### 1) 电路组成

三输入端 TTL 与非门电路如图 3.4.8 所示。其中  $T_1$  是多发射极三极管,在逻辑上可等效成图 3.4.8 (b) 的形式,相当于分立元件构成的与门。 $T_1$  的这种结构使得与非门能够有 3 个输入信号, $T_1$  也可做成两发射极的形式。除  $T_1$  外,电路的其他部分与 TTL 反相器电路完全相同。 $D_1$ 、 $D_2$ 、 $D_3$  是保护二极管,其作用与反相器的保护二极管完全相同。

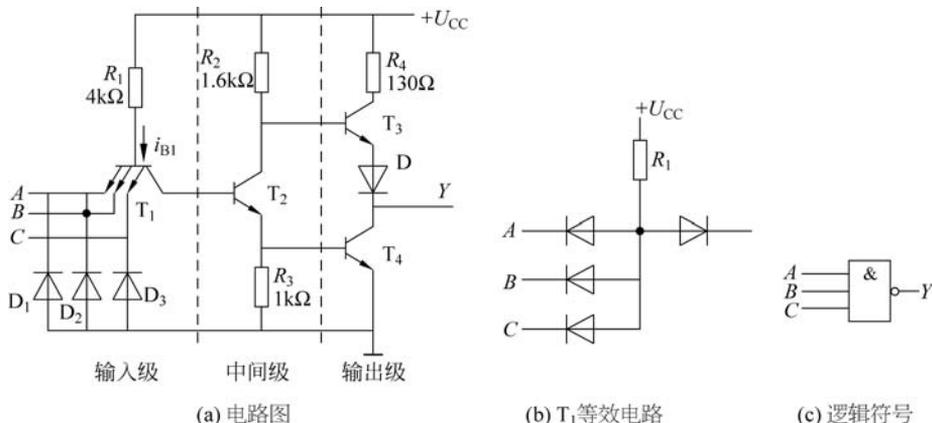


图 3.4.8 TTL 与非门

##### 2) 工作原理

如图 3.4.8 所示电路中,当输入信号  $A$ 、 $B$ 、 $C$  中有一个低电平,则  $T_1$  与低电平对应的发射结必然导通, $u_{B1}$  被钳位在  $1V$ (设低电平为  $0.3V$ ),这时  $T_2$ 、 $T_4$  截止, $T_3$ 、 $D$  导通,输出高电平;只有当  $A$ 、 $B$ 、 $C$  全为高电平时,3 个串联的 PN 结  $bc_1$ 、 $be_2$ 、 $be_4$  导通,即  $T_2$ 、 $T_4$  导通, $u_{B1}$  被钳位在  $2.1V$ , $T_3$ 、 $D$  截止,输出低电平。由此可见, $Y$  与  $A$ 、 $B$ 、 $C$  之间是与非逻辑关系,即  $Y = \overline{ABC}$ 。

需要指出的是,在计算与非门输入端电流时,必须结合电路的结构,根据输入端的不同工作状态分别计算。在图 3.4.8(a)中,无论  $A$ 、 $B$ 、 $C$  中有一个为低电平,还是  $A$ 、 $B$ 、 $C$  全为低电平,电流都是从输入端往外流,总电流为  $I_{IL}$ ,与输入端个数无关;当  $A$ 、 $B$ 、 $C$  全为高电平时, $T_1$  处于倒置状态,三个输入端的电流分别为倒置三极管的三个集电极电流,电流流入输入端,若每端的电流为  $I_{IH}$ ,则总电流为  $nI_{IH}$ , $n$  为输入端个数。

#### 2. TTL 或非门

##### 1) 电路组成

二输入端 TTL 或非门电路如图 3.4.9 所示。图中  $T_1$ 、 $R_1$ 、 $D_1$ 、 $T_2$  组成的电路与  $T_1'$ 、

$R'_1$ 、 $D'_1$ 、 $T'_2$ 组成的电路相同,  $T_1$ 、 $T'_1$ 的发射极是或非门的两个输入端,  $D_1$ 、 $D'_1$ 是保护二极管, 其作用与反相器的保护二极管完全相同。

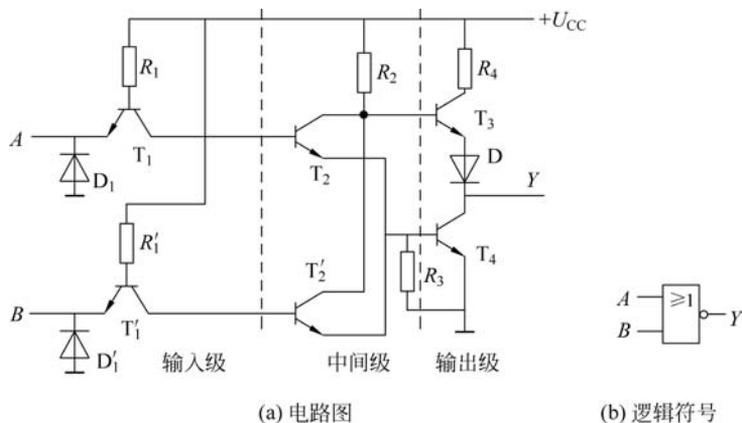


图 3.4.9 TTL 或非门

## 2) 工作原理

输入  $A$ 、 $B$  中只要有一个为高电平, 都有  $T_2$  (或  $T'_2$ )、 $T_4$  导通,  $T_3$ 、 $D$  截止, 输出低电平。当  $A$ 、 $B$  全为低电平时, 都有  $T_2$ 、 $T'_2$ 、 $T_4$  截止,  $T_3$ 、 $D$  导通, 输出高电平。由此可见,  $Y$  与  $A$ 、 $B$  之间是或非逻辑关系, 即  $Y = \overline{A+B}$ 。

**例 3.4.2** 在如图 3.4.10 所示的 TTL 门电路中,  $I_{IH} = 40\mu\text{A}$ ,  $I_{IL} = -1\text{mA}$ ,  $I_{OL} = 10\text{mA}$ ,  $I_{OH} = -400\mu\text{A}$ 。计算图 3.4.10(a)、图 3.4.10(b) 中  $G_1$  带拉电流和灌电流的具体数值, 负载电流是否超过  $G_1$  的允许范围?

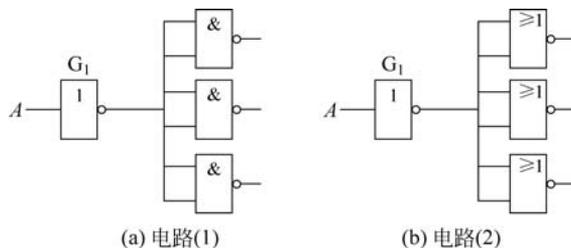


图 3.4.10 例 3.4.2 的图

**解** (1)  $G_1$  输出高电平时, 图 3.4.10(a)、图 3.4.10(b) 各输入端  $T_1$  处于倒置状态, 为拉电流负载, 有

$$|i_O| = 6 \times I_{IH} = 6 \times 40\mu\text{A} = 240\mu\text{A} < |I_{OH}|$$

(2)  $G_1$  输出低电平时, 由电路结构知 (见图 3.4.8 和图 3.4.9), 在图 3.4.10(a) 中, 与非门将输入端并联后, 总的低电平输入电流和每个输入端单独接低电平时电流相同, 有

$$i_O = 3 \times |I_{IL}| = 3 \times 1\text{mA} = 3\text{mA} < I_{OL}$$

在图 3.4.10(b) 中, 或非门的输入端来自不同的三极管, 并联后, 每个门电流为 2 个三极管电流的和, 有

$$i_O = 6 \times |I_{IL}| = 6 \times 1\text{mA} = 6\text{mA} < I_{OL}$$

### 3.4.3 TTL 集电极开路门和三态门

#### 1. 推拉式结构门电路的局限性

之前讨论的 TTL 门电路的输出级结构为推拉式结构,即工作时  $T_3$ 、 $T_4$  总有一个导通,一个截止,其局限性为:

- (1) 不能驱动电流较大或电压较高的负载。
- (2) 不能实现线与与运算。

在实际工程中,有时需将几个门电路的输出端连在一块接成线与结构。若将推拉式结构门电路输出端直接相连,当其中一个门输出高电平( $T_3$  导通),另一个门输出低电平( $T_4$  导通)时,就会有一个电流由  $U_{DD}$  → 导通管 → 地形成回路,由于导通管输出电阻极小,回路电流极大,将造成导通管因电流过大而损坏。

- (3) 输出高电平不可调。

对于推拉式结构门电路,当电源电压确定后,输出的高电平也就确定了,不能满足其他电路对不同高电平的需求。

推拉式结构门电路的这些局限性可以由集电极开路结构的门电路解决。

#### 2. 集电极开路门(OC 门)

##### 1) 电路组成

具有集电极开路结构的 TTL 门电路有反相器、与非门、或非门、异或门等多种功能的电路,其共同的特点是输出管  $T_4$  的集电极是开路的。图 3.4.11 是集电极开路与非门的电路图及逻辑符号。

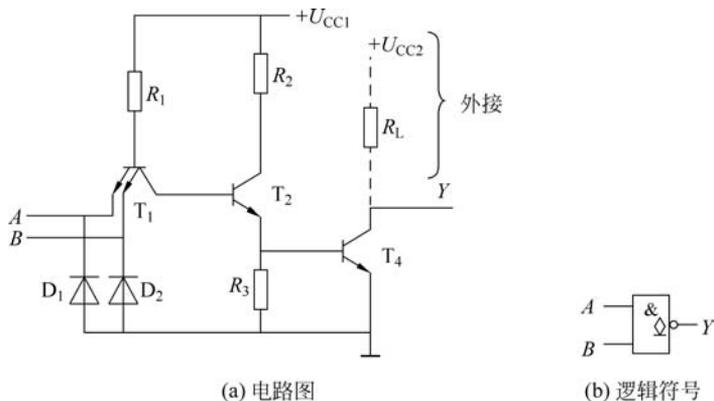


图 3.4.11 集电极开路与非门

##### 2) 工作原理

由于输出级三极管  $T_4$  的集电极是开路的,工作时必须外接上拉电阻  $R_L$  和电源  $U_{CC2}$ ,才能正常输出高、低电平。

当输入信号  $A$ 、 $B$  有一个低电平时, $T_4$  截止, $Y=U_{CC2}$ ,即输出高电平;当  $A$ 、 $B$  均为高电平时, $T_4$  饱和导通,输出低电平。因此 OC 门具有与非逻辑功能,其逻辑式为  $Y=\overline{AB}$ 。

##### 3) OC 门的应用

###### (1) 实现电平变换。

由于 OC 门输出高电平为  $U_{CC2}$ , $U_{CC2}$  是外接电源,其值可直接决定输出高电平的值。

(2) 实现线与。

用 OC 门实现线与的电路如图 3.4.12 所示。在图 3.4.12 中,当  $Y_1$ 、 $Y_2$  中任一个为低电平时,  $Y$  都为低电平; 当  $Y_1$ 、 $Y_2$  全为高电平时,  $Y$  为高电平。所以,  $Y$  与  $Y_1$ 、 $Y_2$  之间为与逻辑关系, 即

$$Y = Y_1 Y_2 = \overline{A_1 B_1} \cdot \overline{A_2 B_2}$$

当  $Y$  为低电平时, 电流是由  $U_{CC2}$  经  $R_L$  流入 OC 门导通管的, 只要  $R_L$  选得合适, 就不会因电流过大而损坏器件; 在  $Y$  为高电平时, 两个门的  $T_4$  管都截止, 没有电流流入 OC 门输出端。

(3) 做驱动器。

在计算机控制系统中, 通常用 OC 门做接口电路来驱动外设。图 3.4.13 是 OC 门做驱动器的例子(图中未画续流二极管)。图中, 当 OC 门  $T_4$  管导通时, 继电器线圈通电, 开关闭合, 使电机通电而转动; 当 OC 门  $T_4$  管截止时, 线圈断电, 开关断开, 电机停止转动。

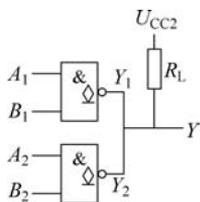


图 3.4.12 OC 门实现线与的电路

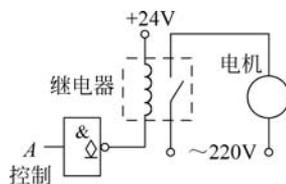


图 3.4.13 OC 门做驱动器

### 3. 三态门(TS 门)

#### 1) 电路组成

三态门是指能输出高电平、低电平和高阻 3 种状态的门电路, 它是在普通门电路基础上, 通过增加控制电路和控制信号形成的。具有三态输出结构的 TTL 门电路有反相驱动器、同相驱动器、与非门等多种形式。由于三态门通常接在集成电路的输出端, 故称为驱动器或缓冲器。控制方法有高电平有效和低电平有效两种。图 3.4.14(a) 为高电平有效的三态与非门的电路图, EN 为控制端, 又称使能端, 图 3.4.14(b) 是对应的逻辑符号。

#### 2) 工作原理

(1)  $EN=1$ , C 点为高电平, 若  $A$ 、 $B$  全为高电平,  $T_2$ 、 $T_4$  饱和导通,  $u_{C2}$  被钳位在 1V 左右,  $D_1$ 、 $T_3$ 、 $D$  截止, 输出低电平; 若  $A$ 、 $B$  中有一个低电平,  $u_{B1}=1V$ ,  $T_2$ 、 $T_4$  截止,  $D_1$  的状态不影响  $T_3$ 、 $D$  导通, 输出高电平。可见, 使能端  $EN=1$  时, 输入、输出间是与非关系, 即  $Y = \overline{AB}$ 。

(2)  $EN=0$ , C 点为低电平,  $D_1$  导通,  $u_{B1}$ 、 $u_{C2}$  均被钳位在 1V 左右,  $T_3$ 、 $D$ 、 $T_4$  截止, 输出端呈高阻状态。

图 3.4.14(c) 是使能端低电平有效的三态与非门的逻辑符号, 即  $EN=0$ , 为正常与非门,  $EN=1$ , 电路呈高阻。

#### 3) 三态门的应用

图 3.4.15 是三态门应用的例子。通过三态门可实现用一根总线传输多个信息, 但要注意的是, 三态门必须分时操作, 否则将会造成混乱。在图 3.4.15(a) 中, 若要将信息  $A_1$  传送

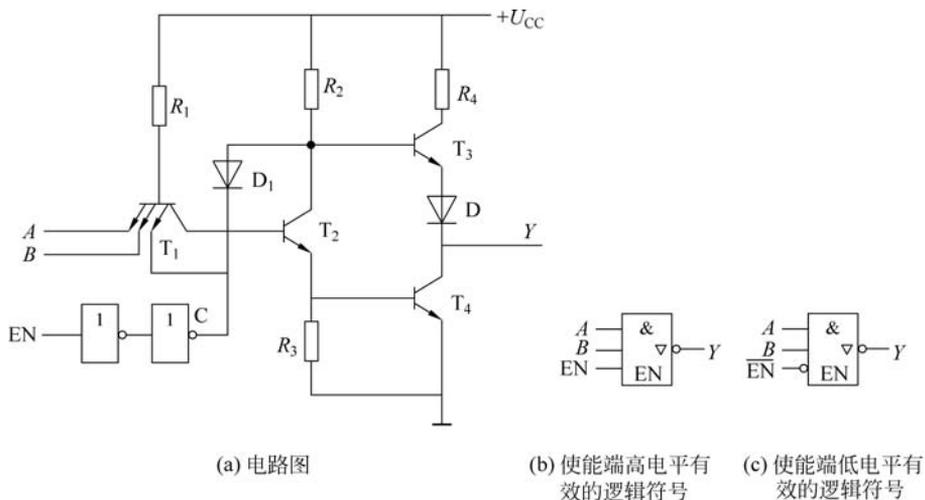


图 3.4.14 三态与非门

到总线,使能信号  $\overline{EN}_1=0, \overline{EN}_2 \sim \overline{EN}_n=1$ 。图 3.4.15(b) 则为双向传送的例子。当控制信号  $X=1$ , 信息  $A$  通过门  $G_1$  反相后传送到总线; 控制信号  $X=0$ , 总线信息  $B$  通过门  $G_2$  反相后送出。

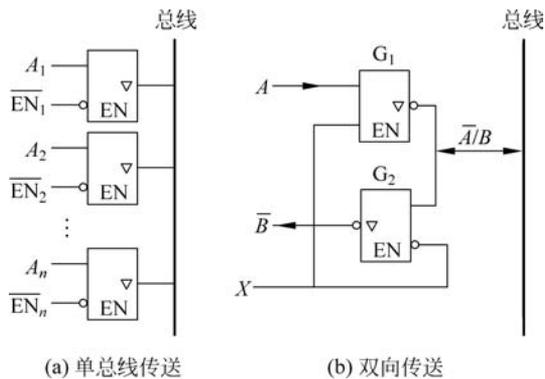


图 3.4.15 三态门应用举例

### 3.5 CMOS 集成门电路

CMOS 集成电路的许多最基本的逻辑单元都是用 P 沟道增强型 MOS 管和 N 沟道增强型 MOS 管按照互补对称形式连接起来构成的, 并因此而得名。由于 CMOS 集成电路具有低功耗、抗干扰能力强、工作稳定等突出优点, 无论在小规模、中规模集成电路, 还是在大规模、超大规模集成电路中都有着广泛的应用。

和 TTL 反相器一样, CMOS 反相器也是 CMOS 门电路中的典型电路, 其电气特性同样具有代表性。

### 3.5.1 CMOS 反相器

#### 1. CMOS 反相器的工作原理

##### 1) 电路组成

CMOS 反相器的电路如图 3.5.1(a)所示。

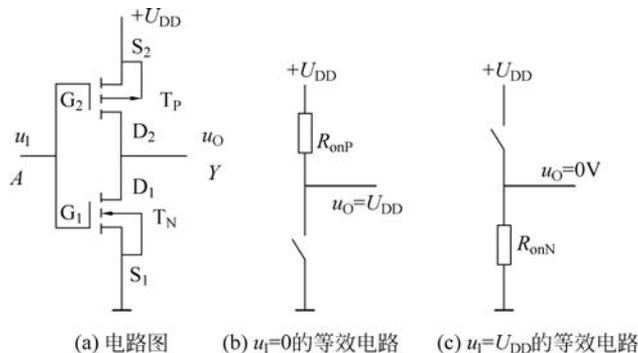


图 3.5.1 CMOS 反相器

需要指出的是：

(1) CMOS 电路的高、低电平与 TTL 电路有所区别。在 CMOS 电路中，通常以电源电压  $U_{DD}$  为高电平，以“地”(0V)为低电平。

(2) 为使 CMOS 反相器能正常工作，要求  $T_P$  与  $T_N$  特性对称，即  $U_{TN} = |U_{TP}|$ ，如  $U_{TN} = 2V$ ， $U_{TP} = -2V$ 。

(3) CMOS 电路一般满足  $U_{DD} > U_{TN} + |U_{TP}|$ 。

##### 2) 工作原理

(1) 当  $u_I = 0V$  (低电平) 时， $u_{GSN} = 0V < U_{TN}$ ， $T_N$  截止； $u_{GSP} = u_I - U_{DD} = -U_{DD} < U_{TP}$ ， $T_P$  导通，等效电路如图 3.5.1(b)所示， $u_O = U_{DD}$  (高电平)。

(2) 当  $u_I = U_{DD}$  (高电平) 时， $u_{GSN} = U_{DD} > U_{TN}$ ， $T_N$  导通； $u_{GSP} = u_I - U_{DD} = 0V > U_{TP}$ ， $T_P$  截止，等效电路如图 3.5.1(c)所示， $u_O = 0V$  (低电平)。

若将输入、输出信号分别用逻辑变量  $A$ 、 $Y$  表示，有  $Y = \bar{A}$ 。

##### 3) 输入端保护电路

MOS 管输入电阻很大(一般为  $10^{10}\Omega$  以上)，而栅、源间的等效电容极小。根据电容电压与电荷关系式  $u = q/C$  知，即使很小的感应电荷都能在栅极上产生很高的电压，由于 MOS 管输入电阻大而无法释放电荷，栅极上的高电压很容易击穿  $SiO_2$  绝缘层，造成电路损坏。所以，实际生产的 CMOS 反相器在输入端都设有二极管保护电路。带有输入端保护电路的 CMOS 反相器如图 3.5.2 所示。图中  $C_1$ 、 $C_2$  为栅极等效电容。

正常工作时，由于  $u_A$  只在  $0V$  和  $U_{DD}$  之间变化，保护二极管均处于截止状态，不影响电路功能。

当输入端电压高于  $0.7 + U_{DD}$  时，保护二极管  $D_3$  导通，则栅极电位为  $U_{DD} + 0.7V$ ；当输入端电压低于  $-0.7V$  时，保护二极管  $D_1$  导通，则栅极电位为  $-0.7V$ 。从而将 MOS 管栅极电位限制在  $-0.7V \sim U_{DD} + 0.7V$ ，避免了  $SiO_2$  绝缘层被击穿的现象。

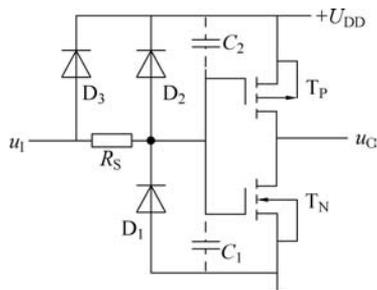


图 3.5.2 带保护电路的 CMOS 反相器

## 2. CMOS 反相器的电气特性

### 1) 电压传输特性

CMOS 反相器的电压传输特性如图 3.5.3 所示。

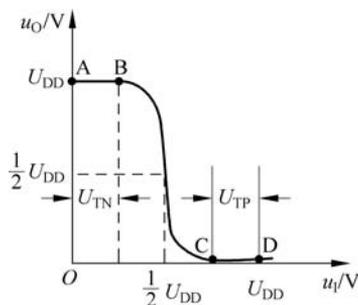


图 3.5.3 CMOS 反相器电压传输特性

(1) 截止区。在 AB 段,  $u_I = u_{GSN} < U_{TN}$ ,  $T_N$  截止,  $R = R_{off}$ ;  $u_I - U_{DD} = u_{GSP} < U_{TP}$ ,  $T_P$  导通,  $R = R_{ON}$ 。分压的结果使  $u_O = U_{OH} \approx U_{DD}$ 。

(2) 导通区。在 CD 段,  $u_I = u_{GSN} > U_{TN}$ ,  $T_N$  导通,  $R = R_{on}$ ;  $u_I - U_{DD} = u_{GSP} > U_{TP}$ ,  $T_P$  截止,  $R = R_{OFF}$ 。分压的结果使  $u_O = U_{OL} \approx 0V$ 。

(3) 转折区。在 BC 段,  $T_N$ 、 $T_P$  均处于导通状态, 称 BC 段为传输特性的转折区。在转折区, 随着  $u_I$  的增加,  $T_N$  的导通电阻相应减小,  $T_P$  的导通电阻相应加大, 输出电平逐渐下降, 由于两管对称, 当  $u_I = U_{DD}/2$  时, 两管的导通电阻差不多相等; 当  $u_O = U_{DD}/2$  时, 在  $u_I = U_{DD}/2$  附近, 曲线急剧变化。将转折区中点对应的输入电压称为反相器的阈值电压  $U_{TH}$ , 由传输特性可见,  $U_{TH} \approx U_{DD}/2$ 。

在近似分析和估算中, 通常把  $U_{TH}$  当作输出状态的关键值。认为  $u_I < U_{TH}$  时, 反相器是关断的 ( $T_N$  截止),  $u_O = U_{OH}$ ;  $u_I > U_{TH}$  时, 反相器是开通的 ( $T_N$  导通),  $u_O = U_{OL}$ 。

由于转折区曲线变化率很大, 因此它更接近于理想开关的特性, 其噪声容限几乎接近  $U_{DD}/2$ , 随着电源电压的增高, 噪声容限也相应增高, 这是 CMOS 电路的主要优点之一。

### 2) 输入特性

CMOS 反相器输入端  $u_I$ 、 $i_I$  的参考方向及对应的输入特性如图 3.5.4 所示。

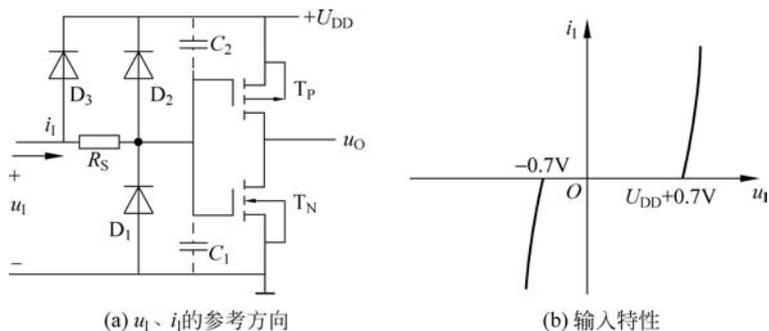


图 3.5.4 CMOS反相器输入特性

输入特性有如下特点。

(1) 正常情况下,输入端无电流,见图 3.5.4(b)中 $-0.7\text{V} < u_1 < U_{\text{DD}} + 0.7\text{V}$ 段。输入端无电流是 CMOS 电路与 TTL 电路的重要区别。

(2) 只有 $u_1 > U_{\text{DD}} + 0.7\text{V}$ 时,保护电路 $D_3$ 导通,输入端实际是二极管 $D_3$ 的正向特性。

(3) 只有 $u_1 < -0.7\text{V}$ 时,保护电路 $D_1$ 导通,电流由地 $\rightarrow D_1 \rightarrow R_S$ 到输入端,由于电流方向与电流参考方向相反,所以是负值。

### 3) 输出特性

和 TTL 电路一样,CMOS 反相器的输出特性也分为高电平输出特性和低电平输出特性。在输出高电平情况下,电流由导通的 $T_P$ 管流出,带拉电流负载,随着电流的加大,输出的高电平将会有所下降。在输出低电平情况下,电流由负载流入导通的 $T_N$ 管,带灌电流负载,随着电流的加大,输出的低电平将会有所上升。

由于在正常情况下 CMOS 反相器的输入端没有电流,当 CMOS 反相器带同类门电路时,其扇出系数几乎可以不作考虑。

### 4) 平均传输延迟时间

由于 MOS 管各电极之间存在着电容效应,MOS 管由导通变为截止或由截止变为导通都要经历一段时间,使输出电压的波形将滞后于输入电压的波形,与 TTL 电路相比,CMOS 电路滞后时间更长,速度更慢。至于 $t_{\text{PHL}}$ 、 $t_{\text{PLH}}$ 、 $t_{\text{Pd}}$ 的定义与 TTL 电路中的定义完全相同,这里不再赘述。

## 3.5.2 其他逻辑功能的 CMOS 门电路

CMOS 电路除了可以做成反相器,还可以做成各种不同逻辑功能的门电路,如与非门、或非门、与门、或门、异或门、与或非门等。分析其逻辑功能时,与 CMOS 反相器的分析方法完全类似。

应注意的是,与 CMOS 反相器相比,以上各种 CMOS 门电路一般都有多个输入端,随着输入端数量的变化,输出高、低电平将会发生偏移,带来的影响是:门电路带负载能力发生差异,电压传输特性不再对称,阈值电压也不再是 $U_{\text{DD}}/2$ ,降低了噪声容限。

为了解决上述问题,在一些实际生产的系列产品中,在门电路的每个输入端、输出端各增设一级反相器做缓冲级,这样,电路的输入特性、输出特性与反相器就没有区别了。下面仅从逻辑功能上对 CMOS 与非门、或非门进行简要介绍。

## 1. CMOS 与非门

### 1) 电路组成

CMOS 与非门电路如图 3.5.5(a) 所示, 图中两个串联的增强型 NMOS 管  $T_{N1}$ 、 $T_{N2}$  称为驱动管, 两个并联的增强型 PMOS 管  $T_{P1}$ 、 $T_{P2}$  称为负载管。

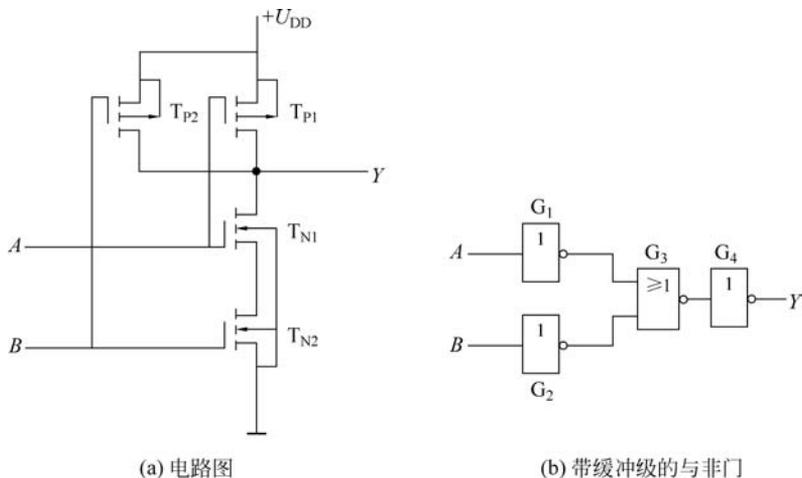


图 3.5.5 CMOS 与非门

### 2) 工作原理

- (1) 当输入  $A=B=0$  时,  $T_{N1}$ 、 $T_{N2}$  均截止,  $T_{P1}$ 、 $T_{P2}$  均导通, 输出  $Y=1$ 。
- (2) 当输入  $A=0, B=1$  时,  $T_{N1}$  截止,  $T_{P1}$  导通, 输出  $Y=1$ 。
- (3) 当输入  $A=1, B=0$  时,  $T_{N2}$  截止,  $T_{P2}$  导通, 输出  $Y=1$ 。
- (4) 当输入  $A=B=1$  时,  $T_{N1}$ 、 $T_{N2}$  均导通,  $T_{P1}$ 、 $T_{P2}$  均截止, 输出  $Y=0$ 。

由以上分析可知, 如图 3.5.5(a) 所示的电路输入、输出之间为与非逻辑关系, 即  $Y = \overline{AB}$ 。

图 3.5.5(b) 是带缓冲级的 CMOS 与非门。为了在增加缓冲级后不至于改变与非逻辑关系, 图中  $G_3$  需用或非门。电路的逻辑关系为  $Y = \overline{\overline{A + B}} = \overline{AB}$ 。在增加缓冲级后, 其电气特性就是反相器的电气特性。

## 2. CMOS 或非门

### 1) 电路组成

CMOS 或非门电路如图 3.5.6(a) 所示。图中两个并联的增强型 NMOS 管  $T_{N1}$ 、 $T_{N2}$  称为驱动管, 两个串联的增强型 PMOS 管  $T_{P1}$ 、 $T_{P2}$  称为负载管。

### 2) 工作原理

- (1) 当输入  $A=B=0$  时,  $T_{N1}$ 、 $T_{N2}$  均截止,  $T_{P1}$ 、 $T_{P2}$  均导通, 输出  $Y=1$ 。
- (2) 当输入  $A, B$  至少有一个是 1 时,  $T_{N1}$ 、 $T_{N2}$  中至少有一个导通,  $T_{P1}$ 、 $T_{P2}$  至少有一个截止, 输出  $Y=0$ 。

由以上分析可知, 如图 3.5.6(a) 所示的电路输入、输出间为或非逻辑关系, 即  $Y = \overline{A+B}$ 。

图 3.5.6(b) 是带缓冲级的或非门。为了在增加缓冲级后不至于改变或非逻辑关系, 图 3.5.6(b) 中  $G_3$  需用与非门。电路逻辑关系为  $Y = \overline{\overline{A \cdot B}} = \overline{A+B}$ 。