

第 5 章 最小系统与外围电路设计

I have no special talent. I am only passionately curious.

—Albert Einstein

People always fear change. People feared electricity when it was invented, didn't they? People feared coal, they feared gas-powered engines. There will always be ignorance, and ignorance leads to fear. But with time, people will come to accept their silicon masters.

—Bill Gates

从电路设计的角度,电子计算装置的硬件可被看作以处理器和存储器为核心组件,由电子线路连接各类电子元器件形成的电路网络。不同系统的硬件具有不同的网络构成和复杂度。其中以最小系统的构成最为简单,但也最为核心。本章将从最小系统着手,结合数字电路知识阐述与之相关的电源电路、复位电路及时钟电路的工作原理与典型设计方法,最后讨论电路抖动与消抖。

5.1 理解最小系统

本章的最小系统指**最小计算系统**。顾名思义,最小系统是指一个系统仅具有最少、最基本的(或者说必要的)一组硬件资源,其能够使系统在上电后正常启动并进入正确的计算状态。那么,构建最小系统到底需要哪些资源呢?这可以从计算机体系的角度进行分析和归纳。计算装置首先要拥有一个读取、执行程序指令的中央处理单元,这是计算装置的核心。同时,还应该提供用于静态存储程序与数据以及动态存储运行时代码与数据的一组存储器。注意,在嵌入式系统中,存储器可能集成在嵌入式处理器之中。除此以外,还应该有各类能够让这些核心组件正确启动、复位、运行的外部电路,包括电源电路、复位电路、时钟电路等。由此就可以总结出最小系统的基本硬件构成。

以图 2.39 所给出的电路原理图为例,图 5.1 给出了基于 AT89S51 微控制器最小系统的基本电路。需要说明的是,有必要在最小系统中设计一个调试辅助电路,如图 5.1 中的扬声器(通常采用发光二极管)。通过让扬声器或发光二极管按照设计的方式发声或点亮闪烁,即可判定程序是否能够在该硬件上正确运行。如果是,则说明该最小系统工作正常,进而说明其电路设计正确。

最小系统不仅是一种设计形式,实际上也蕴含了一种以构建最核心单元为起点,循序渐进地开展软硬件设计、开发、维护的思想和方法。例如,可以构建最小程序,完成基本的硬件初始化并点亮一个 LED;编写、定制或移植最小的板级支持包(Board Support Package, BSP)或操作系统内核,然后逐步加入新的参数和功能;调试最小功能,逐步排查并排除故障。当然,这种循序渐进的思想和方法也适用于对一切复杂事物的认识与学习,例如对电路设计方法、嵌入式系统技术的学习。从这个角度说,最小系统所蕴含的思想方法是极其有

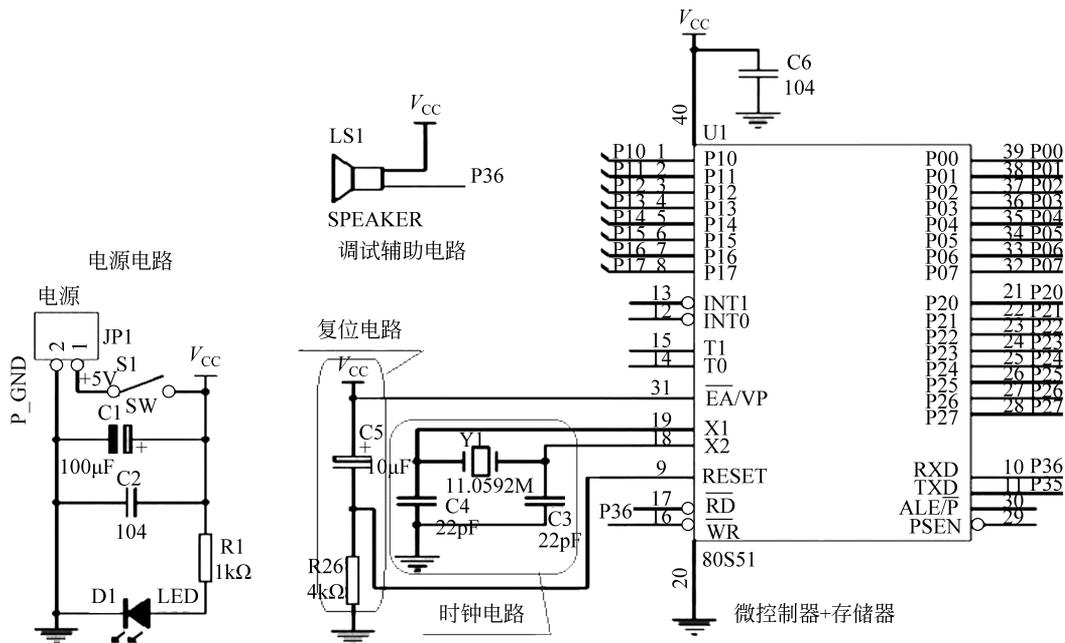


图 5.1 基于 AT89S51 微控制器的最小系统示例

益的。

当然,从功能角度看,通常认为最小系统本身是“无(应)用(功能)”的,因为其并未集成特定应用所需的各类功能组件和 I/O 接口,但这恰好也说明最小系统具有良好的通用性。为此,基于各类处理器的最小系统已被制成一系列得到广泛应用的商业化模块——核心板(core board)。与图 5.1 所示的最小系统电路不同,核心板通过基板向外引出了丰富的 I/O 引脚,允许以模块或大元件的方式(类似于图 2.27)与 I/O 扩展板进行集成设计,以快速构建满足应用需要的硬件系统。

5.2 电源电路

5.2.1 电源电路设计方法

1. 基本原理

电源供电电路(简称电源电路)是嵌入式系统硬件的基本组成,为系统提供一种或多种负载能力的电压输出,其稳定性对整个系统硬件的安全、可靠运行具有重要影响。

通常情况下,嵌入式系统的供电模块大都采用稳定性较高的直流稳压电源电路。一个完整的直流稳压电源是电源变压器、整流电路、滤波电路以及稳压电路 4 部分的总成,其逻辑结构如图 5.2 所示。

对于交流电(AC)输入,基于电磁感应原理的电源变压器将初级线圈上输入的交流电压 U_1 变换为次级线圈上的交流电压 U_2 ,初级线圈、次级线圈的圈数分别为 n_1 和 n_2 时, $U_2 = (n_2/n_1) \times U_1$ 。一般情况下, U_1 为 50Hz、220V 的交流电。在直流-直流的电源中不需要使用该类组件。

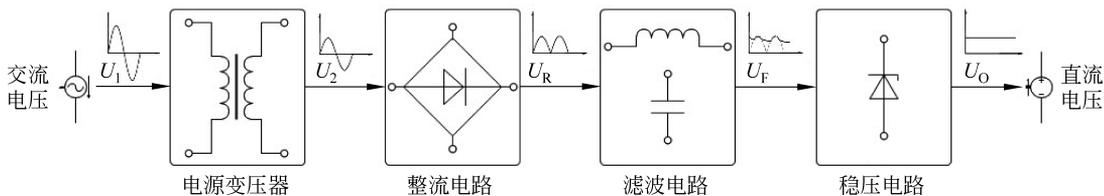


图 5.2 直流稳压电源电路的逻辑结构

整流电路主要利用二极管的单向导通特性,将交流-交流电压变换后的交流输出转换为电流周期性变化的单向脉动直流电(DC),设计中可采用单相全波整流和单相桥式整流电路。整流电路输出端不接滤波电容时,单相全波整流和桥式整流电路的输出电压均约为 $0.9U_2$,二极管的平均电流为整流电路输出电流的一半,二极管承受的最高反向电压为 $\sqrt{2}U_2$ 。基于这些参数约束,设计者可选择合适的整流二极管。

滤波电路用于滤除单向脉动电流中的交流成分(纹波电压^①)并形成直流电流输出。该电路主要利用了电容两端电压(或电感中的电流)不能突变的特性,将电容与负载并联(或电感与负载串联)以滤除整流电路输出电压中的纹波电压。负载电流较小的电路适合采用电容滤波,反之可采用电感滤波。接入滤波电容 C_F (或电感 L_F)后,该元件将在波峰充电、在波谷放电以补偿电压。当 $C_F \geq (3 \sim 5)T/2R$ 时, T 为交流电周期(如 50Hz, 20ms), R 为负载电阻,电路输出电压 U_F 约为 $1.2U_2$ 。一般应以 $1.2U_2$ 作为输出电压值,进而反向推算变压器的匝比。

稳压电路用于消除电网/电池等输入端电压的波动并抵消负载变化对电源的影响,为系统提供稳定的直流电压。在实际设计中,稳压电路的设计既可以采用基于二极管、三极管等分立元件的线性稳压电路、开关稳压电路,也可以采用 78xx、79xx 等三端集成稳压管。

2. 220V 交流—12V 直流电源电路示例

例如,图 5.3 是一个基于 7812 集成稳压管^[57]设计的交流 220V 转直流 12V 的电源电路,最大输出电流为 1A。稳压管标号中的 78 表示稳压管输出正电压(79 表示输出负电压)、12 表示输出电压为 +12V,由此,可以选择 7805、7912 等型号的稳压管分别建立 +5V、-12V 等电源电路。整流桥由 4 个整流二极管 1N4001^[58] 桥接而成,将感应的交流电转换为直流电。电容 C_1 和 C_2 组成滤波电路,其中极性电容 C_1 用于过滤整流输出中的低频纹波电压,无极性电容 C_2 用于滤除输出中的高频纹波信号;稳压管输出端的极性电容 C_3 用于储能,使得输出更加稳定。

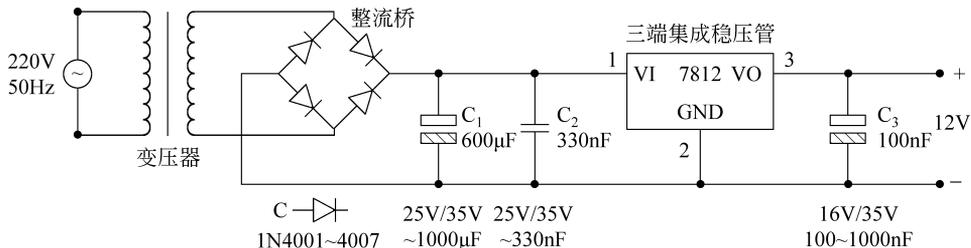


图 5.3 220V 交流转 12V 直流电源电路

① 纹波电压是指直流电压中因对整流后电压的滤波不彻底或因负载波动所引入的交流成分。

在图 5.3 中,电容 C_2 、 C_3 和 7812 构成了将直流高电压转至 12V 直流电压的基本直流稳压电路。其中,7812 稳压管的输入电压范围为 14.5~27V,正常输出电压范围为 11.4~12.6V,输出电流范围为 5mA~1A,峰值电流和峰值功率分别可达 2.2A 和 15W。在已获得直流电压输出时,降压稳压电路大都可以采用类似的设计方式。在实际设计中,用户还可以在该基本稳压电路的基础上,基于(可调)电阻、电容、二极管、三极管、比较器等器件对电路进行扩展,构造出不同电气特性的稳压电路,如恒流型、输出可调型、高电流电压型、高输出电流短路保护型、负电压输出型、正负电压输出型以及开关型稳压电源电路等。稳压管的数据手册中会详细描述这些电路组件的具体结构和使用参数,设计时可根据需要进行查阅。

3. 直流升压-降压 SEPIC^① 电源电路示例

首先需要说明的是,单端初级电感变换器 SEPIC 是一种允许输出电压大于、等于或小于输入电压的 DC-DC 电路,通过电路开关的占空比控制输出电压。基本的 SEPIC 电路一般是采用一个开关三极管(或 MOS 管)和两个位于不同回路的电感构成的,其结构如图 5.4 所示。其中,当开关三极管 S 导通时, U_i 、 L_1 、 S 回路和 S 、 C_1 、 L_2 回路同时导通,两个电感 L_1 和 L_2 同时储能, U_i 和 L_1 的能量通过 C_1 转移到 L_2 ;当开关三极管 S 截止时, U_i 、 L_1 、 D_1 和负载(C_2 、 R_o)形成回路,同时 L_2 、 D_1 和负载形成回路,此时电源与 L_1 为负载供电,并向 C_1 充电。类似于升压电路,该电路的输入电流平滑,而输出电流则不连续(称为斩波)。那么,以不同频率控制开关三极管 S 的导通、截止状态并选择特定参数的元件,就可以通过控制电路中的电流大小实现输出电压的升降调节。图 5.4 所示电路的优点是实现简单,但其不足也非常明显,电路本身并不能实现开关三极管 S 的自动控制,也不能保证电路的稳定性和安全性。

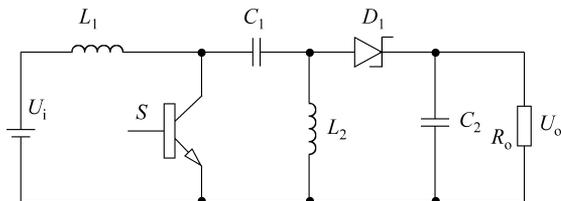


图 5.4 SEPIC 电路结构

以基于 CS5171^[59] 稳压管构造的 2.7~28V 输入、5V 输出的 SEPIC 转换电路为例。CS517x 系列集成电路可以看作对上述 SEPIC 电路中开关等部分的扩展。该芯片内部采用了由电源开关电流产生脉冲宽度调制(PWM)斜坡信号的电流模式控制机制,以固定频率振荡器的脉冲输出打开器件内部的电源开关 S ,并由 PWM 比较器将其关闭。

CS5171 是频率为 280kHz 的 8 引脚高效能电压转换调节器,输入电压为 2.7~30V,最大输出电流为 1.5A,可以实现升压、降压、反相、正负对称双电源输出等多种功能。芯片的主要引脚包括电源引脚 V_{CC} (-0.3~35V)、循环补偿引脚 V_C (-0.3~6V)、电压反馈输入引脚 FB (-0.3~10V)、关闭/同步引脚 SS (-0.3~30V)、开关输入引脚 V_{sw} (-0.3~40V)、电源地 $PGND$ 和模拟地 $AGND$ 。其中, V_C 是误差放大器的输出,连接一个 RC 补偿网络,主

① SEPIC: Single Ended Primary Inductor Converter,单端初级电感变换器。

要用于循环补偿、电流限制以及软启动^①；FB 连接到芯片内部正误差放大器的反相输入，与 1.276V 的参考电压进行比较，当该引脚的电压低于 0.4V 时，芯片的转换频率降低为正常频率的 20%；SS 引脚可以将芯片置为低电流模式，或者用于和基准时钟的两倍频同步；V_{sw} 是高电流开关引脚，其内部连接到电源开关三极管的集电极。图 5.5、图 5.6 分别为采用 CS5171 设计的 2.7~28V 输入/5V 输出的 SEPIC 转换电路和 5V 输入/干 12V 输出的 SEPIC 转换电路。

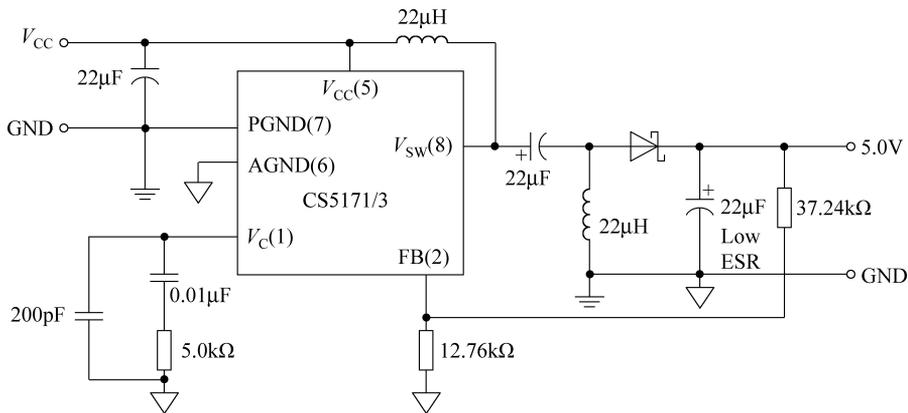


图 5.5 采用 CS5171 的升降压直流电源电路

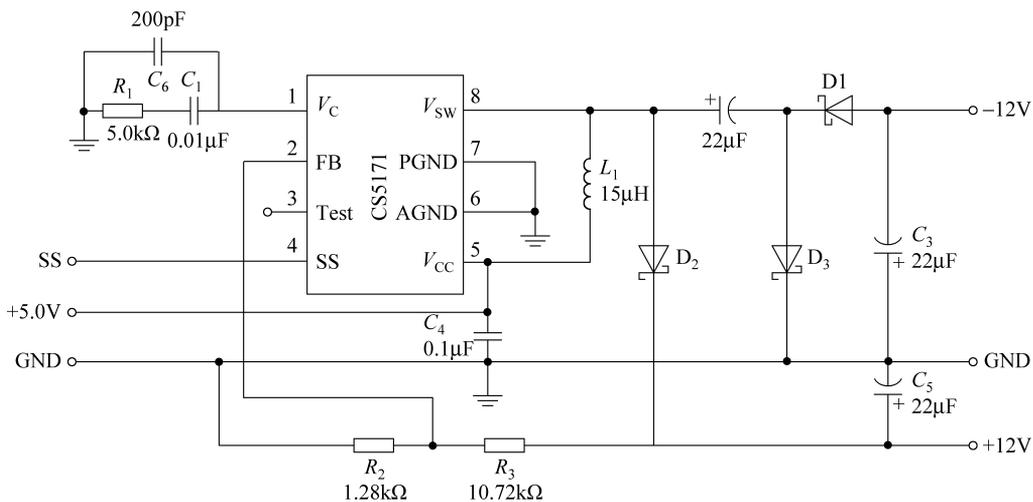


图 5.6 采用 CS5171 的 5V 转干 12V 电源电路

由数据手册可知，基于 CS517x 系列芯片还可以构造出升压、降压、反相、逆变等不同的电压转换电路，使得嵌入式硬件的设计得以简化。除此之外，面向电池供电子系统的 TI TPS6103x 系列升压转换器可以将 1.8~5.5V 范围的输入电压转换为最大 5.5V 的输出电压。较 CS517x 而言，该器件的优势是具有非常高的能量转换效率，将 1.8V 输入升压至 5V 输出时可以提供 1A 的输出电流。

^① 软启动：通过外部扩展的 RC 电路，可以防止上电启动过程中在 V_c 引脚上的高电流冲击，从而也抑制电感电流以防止其上升过快。

需要强调的是,在多个独立电源的电路中,数字电源需先于模拟电源供电。同时,电源电路只是构成嵌入式系统供电电路的一部分,在实际设计中可能需要进行扩展。在诸如电池供电的嵌入式系统设计中,电源电路中通常需要以电源控制数字芯片为核心。电源控制芯片在线检测电池电压,为不同组件提供不同的电压输出,并通过充电控制芯片控制电池的充电过程。在系统运行及电池充电过程中,充电控制芯片保护电池以防止过度放电、过压、过充及过温,保护电池寿命及系统安全。

5.2.2 延伸:电源管理与低功耗设计

电子系统的功耗与其工作时的电压、频率以及处于运行状态的组件数量密切相关。电压越高、频率越高或激活运行的组件数量越多,功耗可能就会越大。反过来讲,要有效降低器件和系统的功耗,从这三方面着手应是行之有效的。

从系统的层面进行的功耗管理实际上是基于低功耗处理器的内部机制实现的,或者说,是对处理器低功耗模式的动态管理。在低功耗处理器内部,处理器核、I/O接口、时钟电路等数字逻辑以及ADC/DAC、传感器、锁相环等模拟组件被划归到不同的电源域,并由(智能)电源控制和管理逻辑单元进行管理。在不同的电压区间,处理器内部组件的工作性能、运行频率、激活状态都会有所不同。总体上,电压越高,频率越高,性能越高,功耗越大。下面以STM32L1系列的微控制器为例进行说明。

STM32L1是意法半导体公司推出的超低功耗、基于ARM Cortex-M3核的高性能32位MCU^[60]。该系列MCU采用意法半导体公司专有的超低泄漏制程,具有创新型自主动态电压调节功能和5种低功耗模式,在保证性能的同时扩展了超低功耗的运行机制。与主要应用于可穿戴设备的STM32L0以及STM8L一样,STM32L1提供了动态电压调节、超低功耗时钟振荡器、LCD接口、比较器、DAC及硬件加密功能。STM32L1处理器的内部供电电路如图5.7所示。

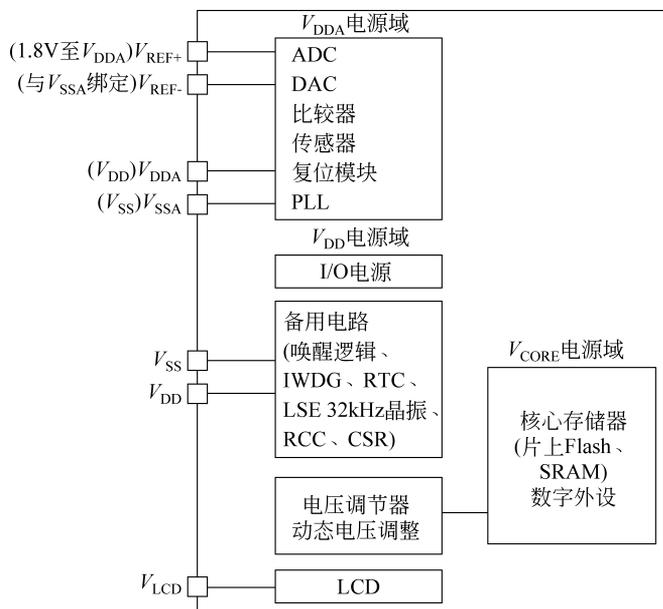


图 5.7 STM32L1 处理器的内部供电电路

在该电路中,各个引脚及电压域(或电压区)具有如下特性:

(1) 当 BOR(Brown-Out Reset, 欠压复位)有效时, V_{DD} 的电压区间为 1.8~3.6V(上电时)或 1.65~3.6V(掉电时);当 BOR 无效时,电压区间为 1.65~3.6V。

(2) V_{DDA} 是向 ADC、DAC、上电复位(Power-On Reset, POR)和掉电复位(Power-Down Reset, PDR)模块、RC 振荡器和锁相环供电的外部模拟电源供电电路, V_{DDA} 的电压区间与 V_{DD} 相同;当连接 ADC 组件时, V_{DDA} 的电压为 1.8V;独立的 ADC 和 DAC 供电电源 V_{DDA} 和电源地 V_{SSA} 可以被单独滤波,并屏蔽 PCB 噪声,以保证转换精度。

(3) V_{REF+} 是输入参考电压,在部分封装中 V_{REF+} 和 V_{REF-} 是独立引脚,部分封装中则分别连接到 V_{SSA} 和 V_{DDA} 。 V_{REF+} 不同时,ADC 时钟 ADCCLK 的频率不同,例如,当 $V_{DDA} = V_{REF+} \geq 2.4V$ 时,ADC 全速运行,ADCCLK 为 16MHz,转换速率为 1MSPS^①,而当 $V_{DDA} = V_{REF+} \geq 1.8V$ 或 $V_{DDA} \neq V_{REF+} \geq 2.4V$ 时,ADC 中速运行,ADCCLK 为 8MHz,转换速率为 500KSPS^②。对于 DAC 而言, $1.8V \leq V_{REF+} < V_{DDA}$ 。

(4) V_{LCD} 是 LCD 控制器的供电电压,电压区间为 2.5~3.6V。需要说明的是,LCD 控制器可以通过 V_{LCD} 引脚进行外部供电,也可以通过片内的升压转换器电路供电。

(5) V_{CORE} 由内部线性电压调压器产生,用于向数字外设、片内 SRAM 和 Flash 存储器供电,其电压区间为 1.2~1.8V,电压区间由软件控制。

(6) 线性调压器不向待机电路供电。根据全速运行、低功耗、休眠、低功耗休眠、停机以及待机等应用模式,可将线性调压器设置为主模式(MR)、低功耗模式(LPR)和掉电模式。

表 5.1、表 5.2 分别给出了 STM32L1 的运行性能与 V_{CORE} 的关系以及不同电压区间的应用限制。显然,从区间 1 到区间 3,随着 V_{CORE} 的电压值依次降低,CPU 的频率和性能也逐渐降低。STM32L1 处理器支持动态的调电压管理操作,根据应用环境的变化提升或降低 V_{CORE} 的电压值以提升性能或降低功耗。当 V_{CORE} 在区间 1 且 V_{DD} 跌落至 2.0V 以下时,应用程序必须重新配置电源系统,当修改 V_{CORE} 区间时也需要重新配置电源系统。按照参考手册定义,配置动态调压器区间时要严格遵守以下步骤:

- (1) 禁止系统时钟,并检查 V_{DD} 电压以确认哪些电压区间是允许的。
- (2) 轮询检查电源控制/状态寄存器 PWR_CSR 的 VOSF 位,直至该位为 0。
- (3) 通过设置电源控制寄存器 PWR_CR 中的 VOS[12:11]位配置调压区间。
- (4) 轮询检查电源控制寄存器 PWR_CSR 的 VOSF 位,直至该位为 0。

表 5.1 STM32L1 的运行性能与 V_{CORE} 电压的关系

CPU 性能	电源性能	V_{CORE} 区间	典型电压/V	最大频率/MHz		V_{DD} 区间/V
				1WS	0WS	
高	高	区间 1	1.8	32	16	1.71~3.6
中	中	区间 2	1.5	16	8	1.65~3.6
低	低	区间 3	1.2	4.2	2.1	

① MSPS: Million Samples Per Second,每秒百万采样数。

② KSPS: Kilo Samples Per Second,每秒千次采样数。

表 5.2 STM32L1 不同电压区间的应用限制

V_{DD}	ADC	USB	V_{CORE} 区间	最大 CPU 频率 (f_{CPUmax})
1.65~1.8V	不能工作	不能工作	区间 2/区间 3	16MHz(1WS) 8MHz(0WS)
1.8~2.0V	转换速度 500KSPS	不能工作	区间 2/区间 3	16MHz(1WS) 8MHz(0WS)
2.0~2.4V	转换速度 500KSPS	正常	区间 1/区间 2 /区间 3	32MHz(1WS) 16MHz(0WS)
2.4~3.6V	转换速度 1MSPS	正常	区间 1/区间 2 /区间 3	32MHz(1WS) 16MHz(0WS)

(5) 启动系统时钟。

表 5.3 是 STM32L1 的 5 种低功耗模式对供电电源、时钟速率、外设资源以及唤醒方式的不同要求,在所有低功耗模式下都可以禁止 APB 外设和 DMA 时钟。在表 5.3 中,对于从上至下的 5 种模式,芯片的性能和功耗都逐渐降低。

下面具体说明各低功耗模式的特点。

(1) 低功耗运行模式(LP Run mode)。仅当 V_{CORE} 在区间 2 时可以进入该模式,系统时钟频率不超过 f_{MSI} 区间 1,限制启用的外设数量。所有 I/O 引脚保持运行模式时的状态。

(2) 休眠模式(Sleep mode)。Cortex-M3 核停止,外设继续运行。该模式提供了最小的唤醒时间。在 Sleep-now 子模式下,处理器清除所有中断保留位并进入休眠模式;而采用 Sleep-on-exit 子模式时,等待最低优先级的中断退出后再进入休眠模式。所有 I/O 引脚保持运行模式时的状态。

(3) 低功耗休眠模式(LP Sleep mode)。Cortex-M3 核停止,时钟频率受限,运行的外设数量受限,调压器进入低功耗模式,RAM 掉电,Flash 关闭。所有 I/O 引脚保持运行模式时的状态。

(4) 停机模式(Stop mode)。基于结合外设门控时钟的 Cortex-M3 深度睡眠模式, V_{CORE} 电压区的所有时钟停止,PLL、MSI、HSI、HSE RC 振荡器关闭,调压器在低功耗模式运行;内部 Flash 进入低功耗模式(会引入唤醒延迟),内部 SRAM 和寄存器内容保持;进入该模式前关闭 V_{REFINT} 、BOR、PVD 及温度传感器,可进一步降低功耗。所有 I/O 引脚保持运行模式时的状态。

(5) 待机模式(Standby mode)。基于 Cortex-M3 核的深度睡眠模式, V_{CORE} 电压区电源关闭,除 RTC 寄存器、RTC 备份寄存器和待机电路之外的 SRAM 和寄存器内容全部丢失。需要注意的是,该模式下除复位端、RTC_AF1 引脚(PC13)、使能的 WKUP 引脚 1(PA0)和 WKUP 引脚 3(PE6) 等之外的其他 I/O 引脚均为高阻抗状态。该模式下的功耗最低。

另外,在全速运行模式下,也可以通过降低 SYSCLK、HCLK、PCLK1、PCLK2 等系统时钟的频率以及关闭当前不用的 APBx 和 AHBx 外设降低系统功耗。

表 5.4 是 STM32L1 的 PWR_CR 和 PWR_CSR 的寄存器映射及初始值。其中,32 位 PWR_CR 寄存器的低 15 位中定义了低功耗运行模式位(LPRUN)、调压区间选择位(VOS[1:0])、快速唤醒位(FWU)、超低功耗模式位(ULP)、禁止备份写保护位(DBP)、可编程电

表 5.3 STM32L1 的低功耗运行模式

模 式	进 入 条 件	唤 醒 方 式 与 延 迟	V_{CORE} 与时钟的影响	V_{DD} 与时钟的影响	调 压 器
低功耗运行模式	LPSDSR、LPRUN 以及时钟设置	调压器被设置为主模式(1.8V),无唤醒延迟	无	无	低功耗模式
休眠模式 (立即休眠或中断退出后休眠)	WFI 指令 ^①	任意中断 无唤醒延迟	CPU 时钟关闭 不影响其他时钟	无	ON
	WFE 指令 ^②	唤醒事件 无唤醒延迟			
低功耗休眠模式 (立即休眠或中断退出后休眠)	LPSDSR + WFI	任意中断 有唤醒延迟: 调压器改变时间 + Flash 唤醒时间	CPU 时钟关闭 Flash 时钟关闭 不影响其他时钟	无	低功耗模式
	LPSDSR + WFI	唤醒事件 有唤醒延迟: 调压器改变时间 + Flash 唤醒时间			
停机模式	PDDS、LPSDSR + SLEEPDEEP + WFI 或 WFE	任意外部中断 EXTI 有唤醒延迟: MSI RC 唤醒时间 + 调压器改变时间 + Flash 唤醒时间, 约 7.9 μ s	所有 V_{CORE} 电压区 时钟关闭	PLL、HSI、HSE、MSI 振荡器关闭	ON 正常模式或低功耗模式(取决于 PWR_CR)
	PDDS + SLEEPDEEP + WFI 或 WFE	WKUP 引脚上升沿、RTC 警报、RTC 唤醒事件、RTC 篡改事件、RTC 时间戳事件、NRST 引脚的外部复位、IWDG 复位 有唤醒延迟: V_{REFINT} 开时, 约 57.2 μ s; V_{REFINT} 关时, 约 2.4ms			
待机模式					OFF

注: ① WFI(Wait For Interrupt)是 ARM 处理器提供的等待中断指令。

② WFE(Wait For Event)是 ARM 处理器提供的等待事件指令。

压检测器(Programmable Voltage Dectector,PVD)参考值选择位(PLS[2:0])、PVD 使能位(PVDE)、清待机标志位(CSBF)、清唤醒标志位(CWUF)、掉电深度睡眠模式位(PDDS)以及低功耗深度睡眠/睡眠/低功耗运行位(LPSDSR)。在 32 位的 PWR_CSR 寄存器中,低 11 位定义了由软件设置和清除的唤醒引脚使能位(EWUP1~EWUP3)、硬件设置的调压器低功耗标志位(REGLPF)、调压选择标志位(VOSF)、内部参考电压(V_{REFIN})就绪标志位(VREFINTRDYF)、PVD 输出位(PVDO)、待机标志位(SBF)以及唤醒标志位(WUF)。表 5.5 是 STM32L15x 低功耗模式的典型功耗对比。

表 5.4 STM32L1 的 PWR_CR 和 PWR_CSR 的寄存器映射及初始值

偏移地址	寄存器	31	...											15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0x000	PWR_CR	保留											LPRUN	保留	VOS [1:0]	FWU	ULP	DBP	PLS [2:0]			PVDE	CSBF	CWUF	PDDS	LPSDSR			
	初始值														0		1	0	0	0	0	0	0	0	0	0	0	0	
0x004	PWR_CSR	保留											EWUP3			EWUP2	EWUP1	保留			REGLPF	VOSF	VREFINTRDYF	PVDO	SBF	WUF			
	初始值															0	0	0				0	0	1	0	0	0	0	

表 5.5 STM32L15x 低功耗模式的典型功耗对比

模 式	条 件	STM32L15x 典型值
运行模式	代码在 Flash 中运行,内核供电选择区间 3,开外设时钟	230 μ A/MHz
	代码在 RAM 中运行,内核供电选择区间 3,开外设时钟	186 μ A/MHz
低功耗运行模式	代码在 RAM 中运行,使用内部 RC(32kHz 的 MSI),开外设时钟	10.4 μ A
休眠模式	代码在 Flash 中运行,主时钟频率为 16MHz,关所有外设时钟	650 μ A
	代码在 Flash 中运行,主时钟频率为 16MHz,开所有外设时钟	2.5mA
低功耗睡眠模式	代码在 Flash 中运行,主时钟频率为 32kHz,内部电源变换器工作在低功耗模式下,运行一个 32kHz 的定时器	6.1 μ A
停止模式	内部电源变换器工作在低功耗模式下,关闭低速/高速内部振荡器和高速外部振荡器,不使能独立看门狗	0.43 μ A w/o RTC 1.3 μ A w/ RTC
待机模式	使用低速内部振荡器,不使能独立看门狗,关闭 RTC	0.27 μ A
	使能 RTC	1.0 μ A

5.3 复位电路

复位电路是连接在器件复位引脚上并产生有效复位信号的特定功能电路,是一种重要的外围电路且具有诸多形式。在计算装置中,复位是指将系统内部的逻辑、接口等资源设置到一个初始的已知状态。例如,表 5.6 给出了 8051 MCU 复位后各寄存器以及各个 I/O 端