

## 电流镜的设计和仿真实例

### 3.1 电流镜设计基础

电流镜的应用范围广泛,几乎在所有的模拟和混合电路中都需要用到电流镜。在运算跨导放大器(OTA)中,电流镜被用作负载或者电流偏置,显著提高了放大器的电压增益和输出电压摆幅,改善了放大器电压增益的线性度;同时电流镜的输出电流恒定,能够实现对电容的恒流源充放电,应用在RC振荡器中可以实现高精度的振荡频率。作为电流信号处理的重要组成部分,随着电流信号处理技术的不断发展,电流镜的应用也在不断进行拓展。本章从基本的电流镜出发,介绍了几种常见的电流镜,并以此为基础,设计了一种改进型共源共栅电流镜。

#### 3.1.1 电流镜的设计原理

在模拟电路中,电流镜是最基本的单元电路之一,其基本设计思路是将电路中某一支路的参考电流在其他支路中进行复制,以此来减小电压、温度等的变化造成的误差。电流镜的性能对整个电路的性能都有着非常重要的影响。

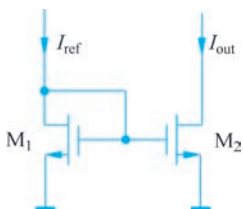


图 3-1 基础电流镜

以图 3-1 所示的基本电流镜为例对电流镜的基本工作原理进行讲解。

假设已经给  $M_1$ 、 $M_2$  提供了合适的偏置电压,让它们都工作在饱和区,若不考虑沟道调制效应且假定  $M_1$ 、 $M_2$  的阈值电压相等,

由饱和萨氏方程可得

$$I_{\text{ref}} = \frac{\mu_n C_{\text{ox}}}{2} \left(\frac{W}{L}\right)_1 (V_{\text{GS}} - V_{\text{th}})^2 \quad (3.1)$$

$$I_{\text{out}} = \frac{\mu_n C_{\text{ox}}}{2} \left(\frac{W}{L}\right)_2 (V_{\text{GS}} - V_{\text{th}})^2 \quad (3.2)$$

$$I_{\text{out}} = \frac{(W/L)_2}{(W/L)_1} I_{\text{ref}} \quad (3.3)$$

式(3.3)表明,在忽略沟道调制效应的条件下,输出电流  $I_{\text{out}}$  与基准电流  $I_{\text{ref}}$  的比值只与  $M_1$ 、 $M_2$  的宽长比有关,对  $M_1$ 、 $M_2$  的宽长比进行调节,即可实现电流的复制,并且不受电

源电压、温度和工艺的影响。

在模拟集成电路中,很多时候还要用到输出电流值不同的电流镜,此时可以采用一个基准电流源形成多路输出的电流镜结构,通过调整各输出 MOS 管的宽长比获取所期望的电流值。图 3-2 为多路输出的电流镜,图中  $I_1$  流入到接地端,  $I_4$  从电源端流出,在所有 MOS 管工作在饱和区的情况下,图中各输出支路的电流可以表示为

$$I_1 = \frac{W_1/L_1}{W_0/L_0} I_{\text{ref}} \quad (3.4)$$

$$I_2 = I_3 = \frac{W_2/L_2}{W_0/L_0} I_{\text{ref}} \quad (3.5)$$

$$I_4 = \frac{W_4/L_4}{W_3/L_3} I_3 = \left( \frac{W_4/L_4}{W_3/L_3} \right) \left( \frac{W_2/L_2}{W_0/L_0} \right) I_{\text{ref}} \quad (3.6)$$

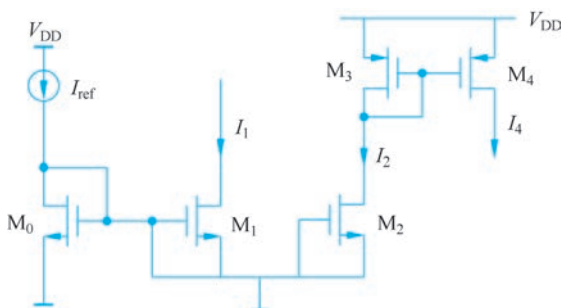


图 3-2 多路输出电流镜

### 3.1.2 电流镜中的误差分析

式(3.1)~式(3.3)是在理想条件下电流镜输出电流与基准电流之间的关系,而在实际的模拟 CMOS 集成电路中往往会存在一定的误差。输出误差的产生原因主要有 MOS 管的沟道长度调制效应引起的误差、阈值电压的偏差引起的误差和 MOS 管的尺寸误差。

在只考虑沟道调制效应后,则有

$$I_{D1} = I_{\text{ref}} = \frac{1}{2} k'_{n,1} \left( \frac{W}{L} \right)_1 (V_{GS1} - V_{th1})^2 (1 + \lambda V_{DS1}) \quad (3.7)$$

$$I_{D2} = I_{\text{out}} = \frac{1}{2} k'_{n,2} \left( \frac{W}{L} \right)_2 (V_{GS2} - V_{th2})^2 (1 + \lambda V_{DS2}) \quad (3.8)$$

$$\frac{I_{\text{out}}}{I_{\text{ref}}} = \frac{(W/L)_2}{(W/L)_1} \frac{(1 + \lambda V_{DS1})}{(1 + \lambda V_{DS2})} \quad (3.9)$$

实际上,  $V_{DS1}$  通常是不变的,而  $V_{DS2}$  与  $I_{\text{out}}$  连接的节点电压有关。一般情况下,这个节点的电压是随着输入信号变化而变化的,所以,  $\lambda \neq 0$  时,  $I_{\text{out}}$  不可能是  $I_{\text{ref}}$  的精准复制。为了减小这种误差,一般采用栅长  $L$  较大的管子来减小  $\lambda$  的值,从而减小电流镜的误差;还可以采用共源共栅的电流镜结构来抑制输出电流随输出电压的波动,从而减小误差。

MOS 管的阈值电压不同主要是 CMOS 的工艺偏差造成的,因此在对电流镜的版图设

计过程中应注意两个 MOS 管匹配,使阈值电压的偏差降到最小。

MOS 管的加工尺寸误差可以通过将管子  $W$  与  $L$  的尺寸在适当条件下尽可能取大一些来尽量减小 MOS 管尺寸失配的影响。

**注意:** 在实际设计中,电流镜中的所有 MOS 管一般取相同的沟道长度  $L$ ,减小源/漏区边缘扩散(LD)所产生的误差。

### 3.1.3 常见的电流镜

为了对电流镜的性能指标进行改善,在基础电流镜的结构基础上进行了改进,设计出了多种类型的改进后的电流镜,下面对几种常见电流镜进行介绍。

#### 1. 威尔逊电流镜

图 3-3 为威尔逊电流镜,其基本原理为通过负反馈作用来提高电流镜的输出阻抗,使其具有更好的恒流特性。

由图 3-3 可以看出

$$V_{DS1} = V_{GS3} + V_{GS2} \quad (3.10)$$

同时,  $V_{GS1} = V_{GS2}$ , 所以得到  $V_{DS1} > V_{GS1}$ , 即  $M_1$  一定工作在饱和区, 由饱和萨氏方程可得

$$\frac{I_{out}}{I_{ref}} = \frac{(W/L)_2}{(W/L)_1} \cdot \frac{(1 + \lambda V_{DS2})}{(1 + \lambda V_{DS1})} \quad (3.11)$$

由式(3.10)以及  $V_{DS2} = V_{GS2}$  得到  $V_{DS1} \neq V_{DS2}$ 。因此,在威尔逊电流镜中,  $I_{out}$  与  $I_{ref}$  的比值不仅取决于  $M_1$ 、 $M_2$  宽长比的大小,还与  $V_{GS2}$  以及  $V_{GS3}$  的值有关。

图 3-4 为威尔逊电流镜的交流小信号等效电路。

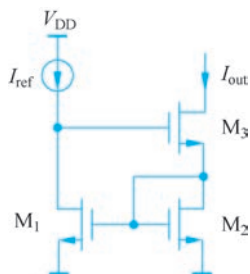


图 3-3 威尔逊电流镜

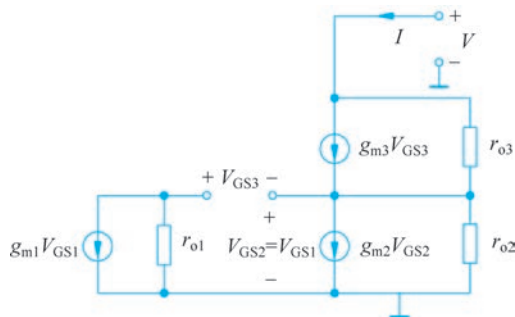


图 3-4 威尔逊电流镜的交流小信号等效电路

通过图 3-4 可以求出其输出阻抗为

$$r_o = r_{o3} + r_{o3} \left[ \frac{g_{m1} g_{m3} r_{o1} + g_{m3}}{g_{m2} + 1/r_{o2}} \right] + \frac{1}{g_{m2} + 1/r_{o2}} \quad (3.12)$$

整理后可得

$$r_o = \frac{1}{g_{m2}} + r_{o3} \left[ 1 + \frac{g_{m3}}{g_{m2}} (1 + g_{m1} r_{o1}) \right] \quad (3.13)$$

假设  $g_{m1} = g_{m2} = g_{m3}$ , 并且  $g_{m1} r_{o1} \gg 1$ , 则可得

$$r_o = r_{o3} g_{m1} r_{o1} \quad (3.14)$$

由其阻抗公式可以看出,与基础电流镜相比,威尔逊电流镜的输出阻抗更大,性能也得到了提升,并且结构简单,能够在亚阈值区工作。

尽管其恒流特性得到了提高,但该电路中  $M_2$  与  $M_3$  的  $V_{DS}$  值仍然是不相同的,在此基础上,又提出了如图 3-5 所示的改进型威尔逊电流镜。

在图 3-3 的基础上增加了 MOS 管  $M_4$ ,使电路结构具有了更好的恒流特性。根据图 3-5 可得

$$V_{DS1} = V_{GS2} + V_{GS3} - V_{GS4} \quad (3.15)$$

当  $V_{GS3} = V_{GS4}$  时,有  $V_{DS1} = V_{GS2} = V_{DS2}$ 。所以根据式(3.9)可得

$$\frac{I_{out}}{I_{ref}} = \frac{(W/L)_2}{(W/L)_1} \quad (3.16)$$

式(3.16)表明,改进型威尔逊电流镜消除了沟道调制效应产生的影响,能够实现对电流的精确复制,同时结构也较为简单,可以工作在亚阈值区,相比之下得到了较为广泛的应用。

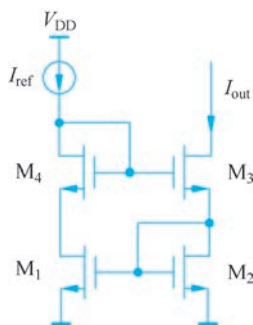


图 3-5 改进型威尔逊电流镜

### 2. 共源共栅电流镜

图 3-6 为共源共栅电路结构,使  $V_{DS2} = V_{DS1}$  来改善恒流特性。其基本原理:通过合理设置  $V_b$  的值来使  $V_X = V_Y$ ,则  $I_{out}$  就可以非常接近  $I_{ref}$ ;同时又因为共源共栅结构可以屏蔽  $V_p$  对  $V_Y$  的影响,所以  $V_p$  的变化基本不会对  $I_{out}$  产生影响。

为产生共源共栅偏置电压对电路结构进行了改进,得到了如图 3-7 所示的完整共源共栅电流镜结构,由图可得  $V_N = V_{GS0} + V_X = V_{GS3} + V_Y$ 。

$$I_{ref} = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_0 (V_{GS0} - V_{th})^2 = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_1 (V_{GS1} - V_{th})^2 \quad (3.17)$$

$$I_{out} = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_3 (V_{GS3} - V_{th})^2 = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_2 (V_{GS2} - V_{th})^2 \quad (3.18)$$

已知  $V_{GS1} = V_{GS2}$ ,因此当  $(W/L)_0 / (W/L)_3 = (W/L)_1 / (W/L)_2$  时,有  $V_{GS0} = V_{GS3}$ ,  $V_X = V_Y$ 。

考虑衬底偏置效应,由于  $V_{th0} = V_{th3}$ ,以上的式子仍然是成立的。

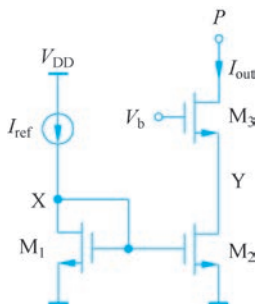


图 3-6 共源共栅电路结构

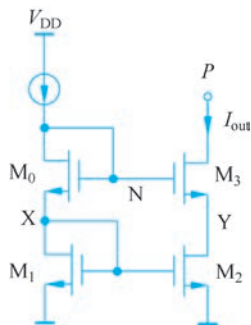


图 3-7 完整共源共栅电流镜

由图 3-7 推导可得共源共栅结构电流镜的输出阻抗为

$$r_o = r_{o2} + r_{o3} + r_{o2}r_{o3}(1 + \eta_3)g_{m3} \quad (3.19)$$

共源共栅电流镜消除了沟道调制效应引起的电流误差,能够得到较精确的电流比,并且其输出阻抗非常大,提高了电流镜的带负载能力。但其高阻抗是以牺牲输出电压幅度为代价换来的,并且该结构要求更高的电源电压,并不适用于低压环境。在此基础上,又提出了低压共源共栅电流镜。

### 3. 低压共源共栅电流镜

图 3-8 为低压共源共栅电流镜的电路结构。

由图 3-8 可知,要使  $M_1$ 、 $M_2$  处于饱和区,则  $V_b$  应满足:

$$V_{GS1} - V_{th1} \leq V_A (= V_b - V_{GS4}) \quad (3.20)$$

$$V_b - V_{th4} \leq V_X (= V_{GS1}) \quad (3.21)$$

得到

$$V_{GS4} + (V_{GS1} - V_{th1}) \leq V_b \leq V_{GS1} + V_{th4} \quad (3.22)$$

即

$$V_{GS4} - V_{th4} \leq V_{th1} \quad (3.23)$$

此时,  $V_b$  是有解的,该条件在现有工艺下一般都可以满足。

所有晶体管都处于饱和区时,令  $V_{GS4} = V_{GS3}$ ,当  $V_b = V_{GS4} + (V_{GS1} - V_{th1}) = V_{GS3} + (V_{GS2} - V_{th2})$  时,  $M_2$ 、 $M_3$  消耗的电压裕度最小,并且可以精确复制  $I_{ref}$ 。

相比于共源共栅结构,低压共源共栅电流镜有更大的输出阻抗、稳定的输出电流和较大的输出电压摆幅,但其需要额外的偏置电路来提供  $V_b$ ,以确保晶体管工作在饱和区。产生  $V_b$  有多种方法,下面介绍了一种用来产生  $V_b$  的偏置电路。

图 3-9 为自偏置型共源共栅电流镜,其在电路的输入端串联了一个电阻,其中,  $V_b$  可以表示为

$$V_b = I_{ref}R + V_{GS1} \quad (3.24)$$

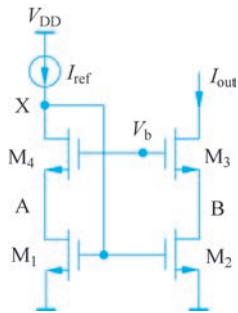


图 3-8 低压共源共栅电流镜

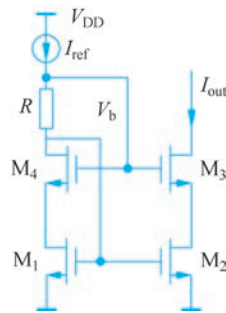


图 3-9 自偏置型共源共栅电流镜

将式(3.24)代入式(3.22)中,可以得到

$$\frac{V_{GS4} - V_{th1}}{I_{ref}} \leq R \leq \frac{V_{th4}}{I_{ref}} \quad (3.25)$$

当  $R$  的取值小于下限时,  $M_1$  工作在线性区,  $M_4$  工作在饱和区;当  $R$  的取值大于上限时,  $M_1$  工作在饱和区,  $M_4$  工作在线性区。因为  $R$  也要消耗电压  $RI_{ref}$ ,导致需要更大的输入电压,因此  $R$  值趋近于下限值更合适。

这种结构较为简单并且增加了输入电流的范围,但是电阻会受到工艺变化的影响,因此栅端电压会不精确。此外,随着输入电流的增加,电阻值会有所降低。

## 3.2 电流镜设计与仿真

### 3.2.1 电流镜性能参数要求

(1) 输出阻抗:输出阻抗衡量的是输出电流与输出电压的关系,较高的输出阻抗即代表低输入电阻,输入电阻越低,输出电压受输入电流的影响就越小。

(2) 输出压摆:无论输出电压是多少,理想电流镜都应该产生一个精确的输出电流。实际设计电路中,电流镜在输出端需要一个小电压来保证器件工作在饱和区,该电压就是电流镜能维持正常工作的最小压降。

(3) 电流匹配精度,即电流镜输出电流随输入电流的变化关系。

电流匹配精度误差可表示为

$$Q = \left| \frac{I_{in} - I_{out}}{I_{in}} \right| \times 100\% \quad (3.26)$$

### 3.2.2 电路设计

(1) 确定电路工艺及工艺参数。本设计采用  $0.18\mu\text{m}$  CMOS 工艺,主要工艺参数有  $\mu_n C_{ox} = 322\mu\text{A}/\text{V}^2$ ,  $V_{thn} = 0.4185\text{V}$ 。

(2) 确定电流镜设计指标。

性能参数	指标要求
工作电压/V	$5(1 \pm 10\%)$
电流复制比	1 : 1
输出端最小工作电压/V	$< 0.5$
输入电流变化范围/ $\mu\text{A}$	0 ~ 100

(3) 计算相关参数。为了得到较为精确的电流比,提高电路的性能,在共源共栅电流镜的基础上对电路结构进行了改进,得到了如图 3-10 所示的电流镜。

对电流镜结构进行分析,其中,每个 MOSFET 的衬底都接地,  $(W/L)_1 = (W/L)_2$ ,  $(W/L)_3 = (W/L)_5$ 。其中  $R$  为负载,从设计指标入手来确定各 MOS 管的宽长比。

首先,为了满足输出端最小工作电压的值小于  $0.5\text{V}$ ,使  $M_5$  工作在临界饱和区,即

$$V_{outmin} = V_{D5} = V_{G5} - V_{th} \quad (3.27)$$

当输入电流逐渐增大时,  $M_1$ 、 $M_2$  先工作在过饱和区,最终工作在临界饱和区。同时,  $M_1$ 、 $M_2$  工作在临界饱和区时,有

$$V_{DS1} = V_{DS2} = \frac{V_{outmin}}{2} \quad (3.28)$$

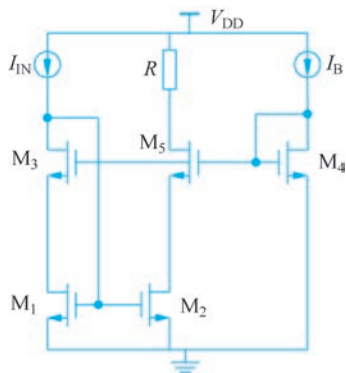


图 3-10 改进共源共栅电流镜

$M_1$ 、 $M_2$  宽长比的确定。 $M_1$ 、 $M_2$  工作在饱和区条件为(以  $M_1$  为例)

$$V_{DS1} \geq V_{GS1} - V_{th} \quad (3.29)$$

根据饱和萨氏方程可得

$$V_{DS1} \geq \sqrt{\frac{2I_{inmax}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_1}} \quad (3.30)$$

所以有

$$\left(\frac{W}{L}\right)_1 \geq \frac{2I_{inmax}}{(V_{DS1})^2 \mu_n C_{ox}} \quad (3.31)$$

在满足不等式成立的前提下,计算得到 $(W/L)_1 = (W/L)_2$  取最小值约为 10。

$M_3$ 、 $M_5$  宽长比的确定。从  $M_5$  的角度考虑,当  $I_{in} = 100\mu A$  时,为了使  $M_2$  工作在临界饱和区, $V_{GS5}$  的压降不能过大,即

$$V_{GS5} \leq V_{G5} - V_{DS2} \quad (3.32)$$

又因为  $M_5$  工作在临界饱和区,所以

$$V_{GS5} \leq V_{D5} + V_{th} - V_{DS2} \quad (3.33)$$

即

$$\sqrt{\frac{2I_{inmax}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_5}} \leq \frac{V_{outmin}}{2} \quad (3.34)$$

因此

$$\left(\frac{W}{L}\right)_5 \geq \frac{2I_{inmax}}{\left(\frac{V_{outmin}}{2}\right)^2 \mu_n C_{ox}} \quad (3.35)$$

同样,在满足不等式成立的前提下,计算得到 $(W/L)_5 = (W/L)_3$  最小取值约为 10。

$I_B$  的确定。 $M_5$  工作在临界饱和区,所以有

$$V_{G5} = V_{D5} + V_{th} \quad (3.36)$$

同时,由电路图结构可得

$$V_{G5} = V_{DS4} = V_{GS4} \quad (3.37)$$

$$I_B = \frac{1}{2} \mu_n C_{ox} (V_{G5} - V_{th})^2 \left(\frac{W}{L}\right)_4 \quad (3.38)$$

为了节省版图面积以及设计的方便,取 $(W/L)_4 = 1$ ,计算得  $I_B = 40\mu A$ 。

考虑沟道调制效应、寄生性、匹配性等要求,取  $L = 2\mu m$ ,则  $(W/L)_1 = (W/L)_2 = (W/L)_5 = (W/L)_3 = 20\mu m / 2\mu m$ ,  $(W/L)_4 = 2\mu m / 2\mu m$ ,  $I_B = 40\mu A$ 。

### 3.2.3 仿真结果

采用得到的数据,同时取  $R = 46k\Omega$ ,使  $M_5$  进入临界饱和状态,对电路进行 dc 仿真,仿真过程如图 3-11 所示,设  $I_{in}$  的范围为  $0 \sim 100\mu A$ ,查看其输出端电压的范围。

得到其输出端电压如图 3-12 所示。

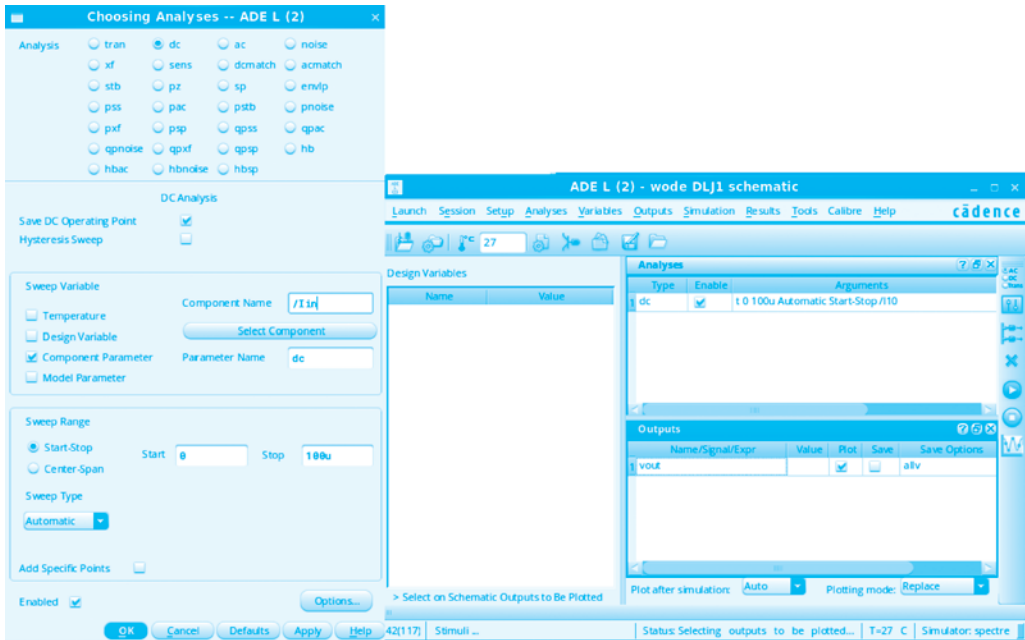


图 3-11 输出电压 dc 仿真过程

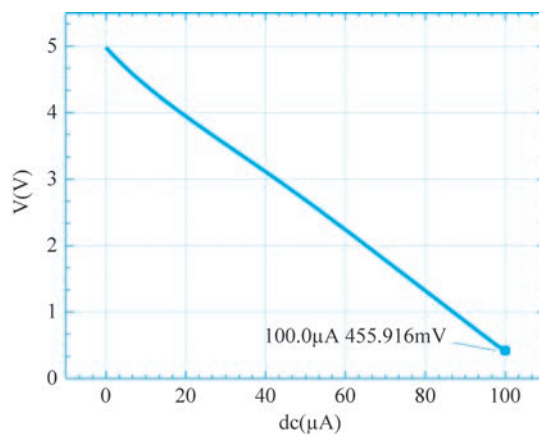


图 3-12 输出端工作电压



由图可以看出其输出端最小工作电压约为 0.45V, 小于 0.5V, 达到了提出的设计要求。在此基础上对其他参数指标进行仿真。输入端工作电压如图 3-13 所示。

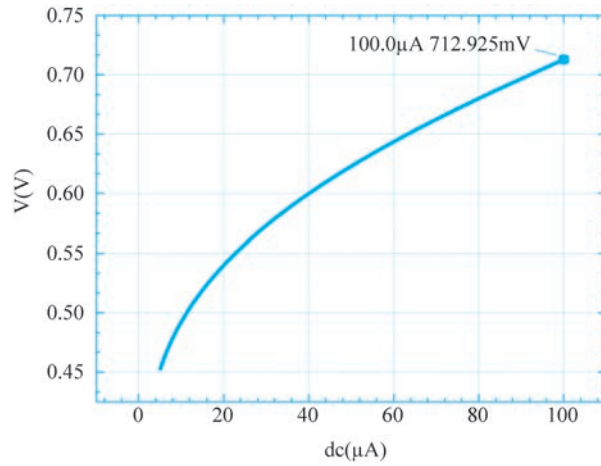


图 3-13 输入端工作电压

当  $I_{in} = 100\mu A$  时, 输出端工作电压的最大值  $V_{outmax} \approx 0.71V$ 。总的输出电流与输入电流之间的关系如图 3-14 所示。

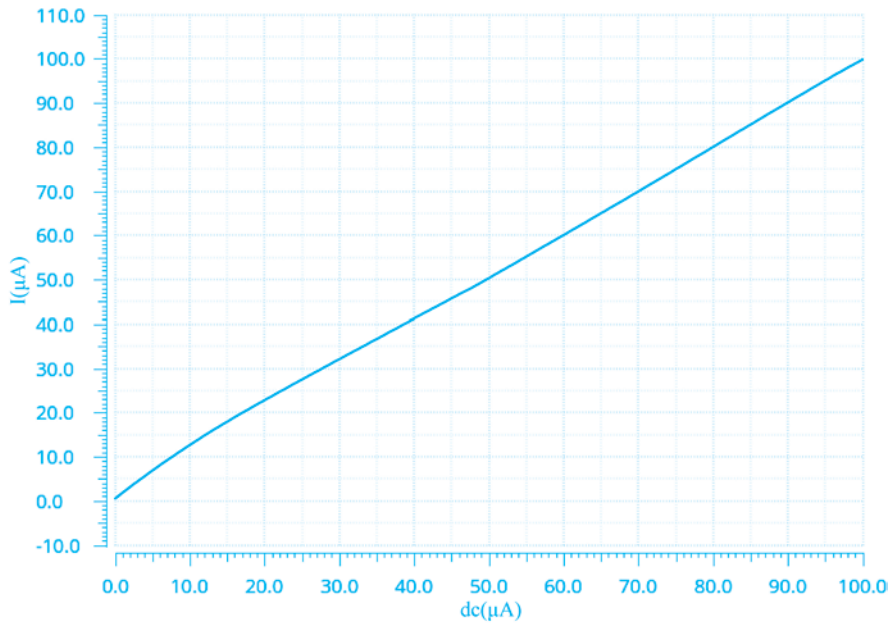
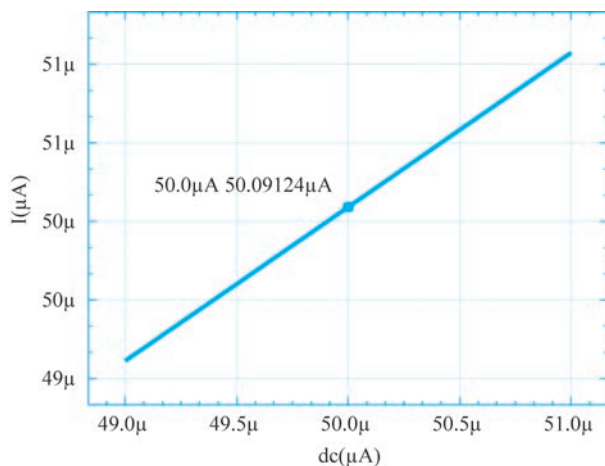


图 3-14 总的输出电流与输入电流之间的关系

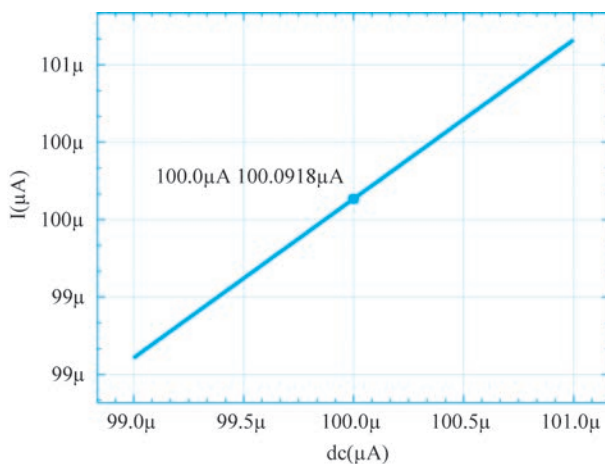
当  $I_{in} = 50\mu A$  时, 由图 3-15 计算得到电流匹配精度误差为

$$\left| \frac{I_{in} - I_{out}}{I_{in}} \right| \times 100\% = \frac{0.09124}{50} \times 100\% \approx 0.18\% \quad (3.39)$$

图 3-15  $I_{in}=50\mu\text{A}$  处局部放大

当  $I_{in}=100\mu\text{A}$  时,由图 3-16 计算得到电流匹配精度误差为

$$\left| \frac{I_{in} - I_{out}}{I_{in}} \right| \times 100\% = \frac{0.09176}{100} \times 100\% \approx 0.1\% \quad (3.40)$$

图 3-16  $I_{in}=100\mu\text{A}$  处局部放大

由上可以看出,电流匹配精度误差较小,得到电流复制比基本达到了设计指标的要求。

在此基础上,把指标要求的电流复制比更改为 1:2,由电流镜的设计原理可以得到在忽略沟道调制效应的前提下改变两个 MOS 管的宽长比的比即可以实现成比例的电流复制比。如图 3-9 所示电路中,改变  $M_2$ 、 $M_5$  的宽长比为其原来的 2 倍,即  $(W/L)_2 = (W/L)_5 = 20$ ,此时再对电路进行仿真,得到其输入与输出电流之间的关系。

在改变电流复制比为 1:2 的条件下输入电流和输出电流之间的关系如图 3-17 所示。

由上可以看出,基本满足了设计指标的要求。

本节对设计的电流镜进行了仿真分析,得到了较为精确的电流复制比,但从仿真结果中也能观察到在输入电流较小时的电流复制比结果相比于电流较大时的结果并不十分理想,

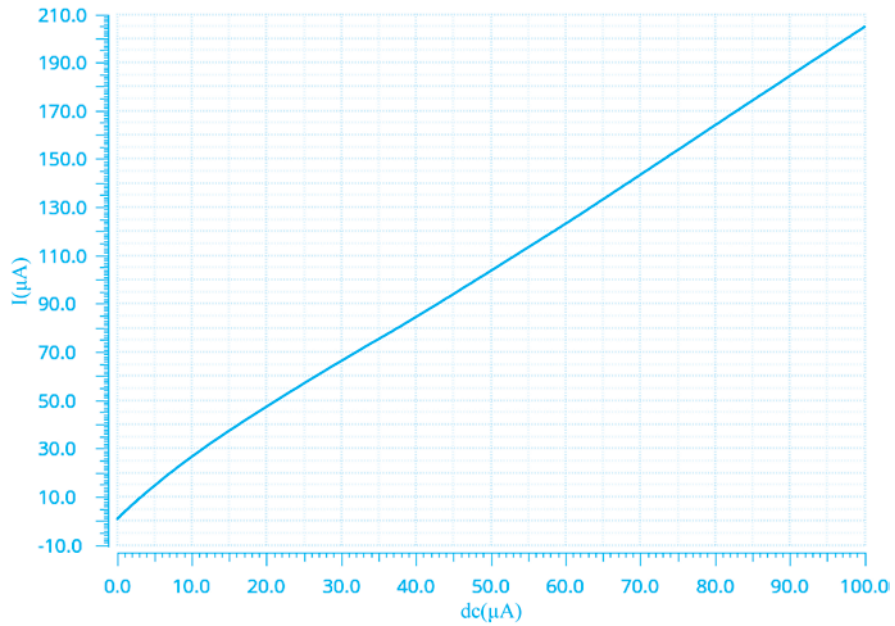


图 3-17 1 : 2 条件下输入与输出电流之间的关系

虽然基本满足了设计指标的要求,但仍然存在改进的空间,在以后的设计中要做到更加精益求精来实现更好的电路性能要求。