

第5章 记忆单元电路

本章主要学习具有记忆功能的单元电路——锁存器、触发器。锁存器、触发器与逻辑门一样,是组成数字系统的基本逻辑单元电路。与逻辑门不同的是,它们具有记忆功能,是组成时序逻辑电路的重要部件。本章主要学习锁存器和触发器的工作原理、逻辑功能、特性方程、状态图、时序图等,为学习时序逻辑电路打好基础。

5.1 学习要求

本章各知识点的学习要求如表 5.1.1 所示。

表 5.1.1 第 5 章学习要求

知 识 点		学 习 要 求		
		熟练掌握	正确理解	一般了解
基本概念	锁存器、触发器的特点		√	
	锁存器、触发器的分类			√
锁存器的电路结构与工作原理	基本 RS 锁存器、门控锁存器			√
锁存器的逻辑功能	基本 RS 锁存器	√		
	门控 RS 锁存器	√		
	门控 D 锁存器	√		
触发器的描述方法	功能表、特性方程、状态转换图、驱动表、时序图	√		
触发器的电路结构与工作原理	主从触发器			√
	边沿触发器			√
触发器的逻辑功能	RS 触发器	√		
	JK 触发器	√		
	D 触发器	√		
	T 与 T' 触发器	√		
触发方式	电平触发(锁存器)		√	
	边沿触发(触发器)		√	
触发器之间的转换	JK 触发器转换为 D 触发器	√		
	JK 触发器转换为 T 或 T' 触发器	√		
	D 触发器转换为 JK 触发器	√		
	D 触发器转换为 T 或 T' 触发器	√		

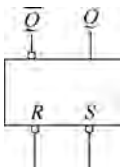
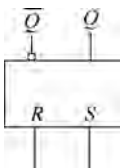
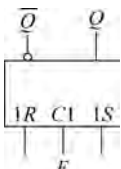
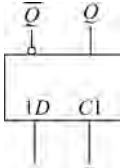
5.2 要点归纳

锁存器与触发器是具有记忆功能的单元电路,它们根本的区别是触发方式不同。锁存器为电平触发,即它的输入信号可以直接引发输出状态的改变。触发器为边沿触发,它只在时钟脉冲 CP 跳变沿时改变输出状态。锁存器与触发器的种类繁多且表达方式多样,下面通过列表加以概括。

5.2.1 锁存器

常见的锁存器有：基本 RS 锁存器(与非门组成的 RS 锁存器、或非门组成的 RS 锁存器)、门控 RS 锁存器(具有使能端的 RS 锁存器)、门控 D 锁存器(具有使能端的 D 锁存器)。表 5.2.1 列出了上述几种锁存器的符号、功能表、触发特点。

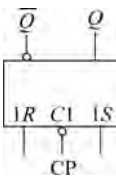
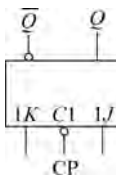
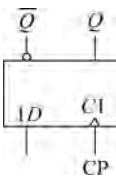
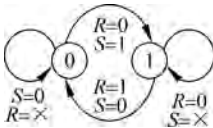
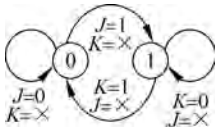
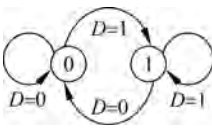
表 5.2.1 几种常用的锁存器

名 称	符 号	功 能 表	触 发 特 点																								
基本 RS 锁存器 (由与非门组成)		<table><tr><th>R</th><th>S</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>0</td><td>×</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>Q^n</td></tr></table>	R	S	Q^{n+1}	0	0	×	0	1	0	1	0	1	1	1	Q^n	电平触发									
R	S	Q^{n+1}																									
0	0	×																									
0	1	0																									
1	0	1																									
1	1	Q^n																									
基本 RS 锁存器 (由或非门组成)		<table><tr><th>R</th><th>S</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>0</td><td>Q^n</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>×</td></tr></table>	R	S	Q^{n+1}	0	0	Q^n	0	1	1	1	0	0	1	1	×	电平触发									
R	S	Q^{n+1}																									
0	0	Q^n																									
0	1	1																									
1	0	0																									
1	1	×																									
门控 RS 锁存器		<table><tr><th>E</th><th>R</th><th>S</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>×</td><td>×</td><td>Q^n</td></tr><tr><td>1</td><td>0</td><td>0</td><td>Q^n</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>×</td></tr></table>	E	R	S	Q^{n+1}	0	×	×	Q^n	1	0	0	Q^n	1	0	1	1	1	1	0	0	1	1	1	×	电平触发
E	R	S	Q^{n+1}																								
0	×	×	Q^n																								
1	0	0	Q^n																								
1	0	1	1																								
1	1	0	0																								
1	1	1	×																								
门控 D 锁存器		<table><tr><th>E</th><th>D</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>×</td><td>Q^n</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	E	D	Q^{n+1}	0	×	Q^n	1	0	0	1	1	1	电平触发												
E	D	Q^{n+1}																									
0	×	Q^n																									
1	0	0																									
1	1	1																									

5.2.2 触发器

触发器从逻辑功能来分,有 RS 触发器、JK 触发器、D 触发器、T 触发器、T' 触发器等;不同功能的触发器其输入、输出的逻辑关系不同,可以由触发器的功能表、特性方程、状态转换图、驱动表来表示。从结构来分,有主从触发器、维持-阻塞边沿触发器、利用传输延迟的边沿触发器等。不同结构的触发器其触发特点不同,这可以由触发器的逻辑符号体现出来。在波形分析时,要特别注意触发器的触发特点。表 5.2.2 列出了几种常用触发器的符号、功能、触发特点。

表 5.2.2 几种常用的触发器

名 称	RS 触发器	JK 触发器	D 触发器																																								
符号																																											
功能表	<table><tr><th>S</th><th>R</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>0</td><td>Q^n</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>不定</td></tr></table>	S	R	Q^{n+1}	0	0	Q^n	0	1	0	1	0	1	1	1	不定	<table><tr><th>J</th><th>K</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>0</td><td>Q^n</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>$\bar{Q}^n$</td></tr></table>	J	K	Q^{n+1}	0	0	Q^n	0	1	0	1	0	1	1	1	$\bar{Q}^n$	<table><tr><th>D</th><th>Q^{n+1}</th></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	D	Q^{n+1}	0	0	1	1				
S	R	Q^{n+1}																																									
0	0	Q^n																																									
0	1	0																																									
1	0	1																																									
1	1	不定																																									
J	K	Q^{n+1}																																									
0	0	Q^n																																									
0	1	0																																									
1	0	1																																									
1	1	$\bar{Q}^n$																																									
D	Q^{n+1}																																										
0	0																																										
1	1																																										
特性方程	$Q^{n+1}=S+\bar{R}Q^n$ $RS=0$	$Q^{n+1}=J\bar{Q}^n+\bar{K}Q^n$	$Q^{n+1}=D$																																								
状态转换图																																											
驱动表	<table><tr><th>$Q^n\rightarrow Q^{n+1}$</th><th>S</th><th>R</th></tr><tr><td>0 0</td><td>0</td><td>×</td></tr><tr><td>0 1</td><td>1</td><td>0</td></tr><tr><td>1 0</td><td>0</td><td>1</td></tr><tr><td>1 1</td><td>×</td><td>0</td></tr></table>	$Q^n\rightarrow Q^{n+1}$	S	R	0 0	0	×	0 1	1	0	1 0	0	1	1 1	×	0	<table><tr><th>$Q^n\rightarrow Q^{n+1}$</th><th>J</th><th>K</th></tr><tr><td>0 0</td><td>0</td><td>×</td></tr><tr><td>0 1</td><td>1</td><td>×</td></tr><tr><td>1 0</td><td>×</td><td>1</td></tr><tr><td>1 1</td><td>×</td><td>0</td></tr></table>	$Q^n\rightarrow Q^{n+1}$	J	K	0 0	0	×	0 1	1	×	1 0	×	1	1 1	×	0	<table><tr><th>$Q^n\rightarrow Q^{n+1}$</th><th>D</th></tr><tr><td>0 0</td><td>0</td></tr><tr><td>0 1</td><td>1</td></tr><tr><td>1 0</td><td>0</td></tr><tr><td>1 1</td><td>1</td></tr></table>	$Q^n\rightarrow Q^{n+1}$	D	0 0	0	0 1	1	1 0	0	1 1	1
$Q^n\rightarrow Q^{n+1}$	S	R																																									
0 0	0	×																																									
0 1	1	0																																									
1 0	0	1																																									
1 1	×	0																																									
$Q^n\rightarrow Q^{n+1}$	J	K																																									
0 0	0	×																																									
0 1	1	×																																									
1 0	×	1																																									
1 1	×	0																																									
$Q^n\rightarrow Q^{n+1}$	D																																										
0 0	0																																										
0 1	1																																										
1 0	0																																										
1 1	1																																										
触发特点	CP 脉冲下降沿触发	CP 脉冲下降沿触发	CP 脉冲上升沿触发(边沿)																																								

续表

名 称	T 触发器	T'触发器													
符号															
功能表	<table> <tr><th>T</th><th>Q^{n+1}</th></tr> <tr><td>0</td><td>Q^n</td></tr> <tr><td>1</td><td>$\bar{Q}^n$</td></tr> </table>	T	Q^{n+1}	0	Q^n	1	$\bar{Q}^n$	<table> <tr><th>Q^n</th><th>Q^{n+1}</th></tr> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </table>	Q^n	Q^{n+1}	0	1	1	0	
T	Q^{n+1}														
0	Q^n														
1	$\bar{Q}^n$														
Q^n	Q^{n+1}														
0	1														
1	0														
特性方程	$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$	$Q^{n+1} = \bar{Q}^n$													
状态转换图		无													
驱动表	<table> <tr><th>$Q^n \rightarrow Q^{n+1}$</th><th>T</th></tr> <tr><td>0 0</td><td>0</td></tr> <tr><td>0 1</td><td>1</td></tr> <tr><td>1 0</td><td>1</td></tr> <tr><td>1 1</td><td>0</td></tr> </table>	$Q^n \rightarrow Q^{n+1}$	T	0 0	0	0 1	1	1 0	1	1 1	0	无			
$Q^n \rightarrow Q^{n+1}$	T														
0 0	0														
0 1	1														
1 0	1														
1 1	0														
触发特点	CP 脉冲下降沿触发	CP 脉冲下降沿触发													

注：①为了增加使用的灵活性，触发器可设置多个输入端。如 JK 触发器的输入端可有 $J_1, J_2, J_3, K_1, K_2, K_3$ ，多端之间是相与的关系，即 $J = J_1 J_2 J_3$ ， $K = K_1 K_2 K_3$ ；②为了预置初始状态，触发器可以设置直接置 0 端 R_D 和直接置 1 端 S_D 。它们的优先级高于触发器的其他输入端。常见两种功能特点的 R_D 和 S_D 端：一种是低电平有效的，在其逻辑符号的 R_D, S_D 端点上有小圆圈，表示当 R_D, S_D 分别输入低电平时完成置 0、置 1 的功能，不用时要使 R_D, S_D 同时为高电平。另一种是高电平有效的，在其逻辑符号的 R_D, S_D 端点上无小圆圈，这表示当 R_D, S_D 分别输入高电平时完成置 0、置 1 的功能，不用时要使 R_D, S_D 同时为低电平。

5.2.3 不同功能触发器之间的转换

各种不同功能触发器之间可以相互转换，实际中最常见的是 JK 和 D 触发器，表 5.2.3 列出了由它们转换为其他功能触发器的状况。

表 5.2.3 触发器功能的转换

转换内容	JK→D	JK→T	JK→T'
转换依据	$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ $Q^{n+1} = D = D\bar{Q}^n + DQ^n$ 得 $J = D, K = \bar{D}$	$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ $Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$ 得 $J = T, K = T$	$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ $Q^{n+1} = \bar{Q}^n$ 得 $J = 1, K = 1$

续表

转换内容	JK→D	JK→T	JK→T'
转换电路			
转换内容	D→JK	D→T	D→T'
转换依据	$Q^{n+1} = D$ $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ 得 $D = J\bar{Q}^n + \bar{K}Q^n$	$Q^{n+1} = D$ $Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$ 得 $D = T\bar{Q}^n + \bar{T}Q^n$	$Q^{n+1} = D$ $Q^{n+1} = \bar{Q}^n$ 得 $D = \bar{Q}^n$
转换电路			

5.3 难点释疑

1. 如何正确画出触发器电路的工作波形?

答: 触发器电路主要涉及触发器的使用, 要正确画出触发器电路的工作波形, 必须弄清两个问题: 一是触发器的类型及电路结构, 确定触发器在什么时刻发生翻转; 二是根据触发器的逻辑功能确定触发器的次态。在第二个问题中, 首先观察优先级最高的直接置 0 和直接置 1 输入端 R_D 、 S_D , 若 R_D 或 S_D 处于有效电平, 此时触发器的次态与输入信号无关; 当 R_D 或 S_D 为无效电平时, 触发器的次态根据输入信号确定。

2. 什么是门控锁存器的“空翻”现象? 如何抑制“空翻”?

答: 在使能信号为“1”期间, 门控锁存器的输出随输入发生多次变化的现象称为“空翻”。空翻造成锁存器工作不可靠, 当干扰信号在输入端引起电平突变时, 锁存器输出的

逻辑值发生变化。为了抑制空翻,可采用触发器,例如边沿触发方式的主从 JK 触发器和维持-阻塞 D 触发器等。这些触发器由于只在时钟脉冲边沿发生翻转,从而有效地抑制了空翻现象。

3. 如何理解主从 JK 触发器的“一次变化”现象? 怎样避免“一次变化”?

答: 主从结构的 JK 触发器有一个缺点——“一次变化现象”, 有两种情况会发生“一次变化”。

(1) 触发器的 $Q=0, \bar{Q}=1$, 在 $CP=1$ 期间 J 出现过从 0-1-0 的变化。

触发器的 $Q=0, \bar{Q}=1$, 其内部主锁存器和从锁存器的初始状态分别为 $Q'=0, \bar{Q}'=1$ 和 $Q=0, \bar{Q}=1$, 如图 5.3.1 所示。在 $CP=1$ 期间, 无论 $K=1$ 或 $K=0$, 当 J 由 0 变为 1 时, G_1, G_2 的输出分别为 0 和 1, 使主锁存器状态翻转为 $Q'=1, \bar{Q}'=0$ 。当 J 再变回 0 时, 主锁存器的状态是否能恢复到原来的 0 状态呢? 答案是否定的。因为从锁存器的状态没有变, Q 仍为 0, 通过反馈线封锁了 G_1 门, 当 J 再变回 0 时, G_1, G_2 的输出都为 0, 主锁存器不再翻转。所以当 CP 下降沿到来时, 从锁存器翻转为 $Q=1, \bar{Q}=0$ 。对于给定的输入波形画出其对应的输出波形, 如图 5.3.2 所示。

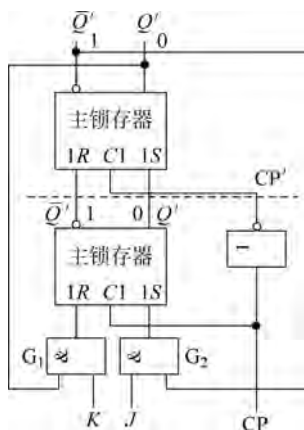


图 5.3.1 主从 JK 触发器的内部结构及状态 ($Q=0, \bar{Q}=1$)

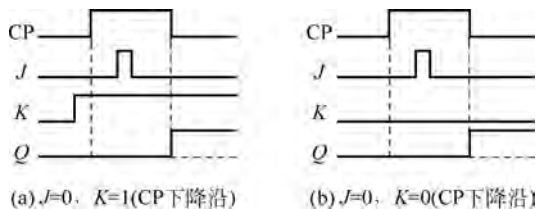


图 5.3.2 主从 JK 触发器的一次变化波形 ($CP=1$ 期间 J 出现从 0-1-0)

由图 5.3.2 可知, 在 CP 的下降沿, Q 输出的逻辑状态与 JK 触发器的功能不相符。

由此看出, 主从 JK 触发器在 $CP=1$ 期间, 主锁存器只变化 (翻转) 一次, 这种现象称为一次变化现象。

(2) 触发器的 $Q=1, \bar{Q}=0$, 在 $CP=1$ 期间 K 出现过从 0-1-0 的变化。

触发器的 $Q=1, \bar{Q}=0$, 其内部主锁存器和从锁存器的初始状态分别为 $Q'=1, \bar{Q}'=0$ 和 $Q=1, \bar{Q}=0$, 如图 5.3.3 所示。在 $CP=1$ 期间, 无论 $J=1$ 或 $J=0$, 当 K 由 0 变为 1 时, G_1, G_2 的输出分别为 1 和 0, 使主锁存器状态翻转为 $Q'=0, \bar{Q}'=1$ 。当 K 再变回 0 时, G_1, G_2 的输出都为 0, 主锁存器不再翻转。所以当 CP 下降沿到来时, 从锁存器翻转为 $Q=0, \bar{Q}=1$ 。对于给定的输入波形画出其对应的输出波形, 如图 5.3.4 所示。

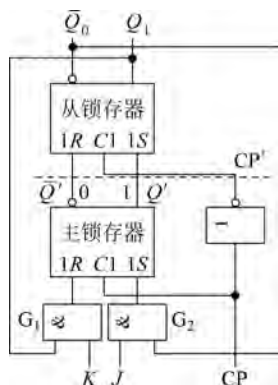


图 5.3.3 主从 JK 触发器的内部结构及状态 ($Q=1, \bar{Q}=0$)

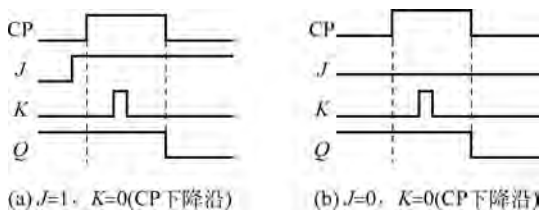


图 5.3.4 主从 JK 触发器的一次变化波形 ($CP=1$ 期间 K 出现从 0-1-0)

从图 5.3.4 可知, 主从触发器的初始状态 $Q=1, \bar{Q}=0$ 时, 若在 $CP=1$ 期间 K 出现过从 0-1-0 的变化, 同样会产生“一次变化”现象, “一次变化”也导致了 Q 与触发器功能不相符的逻辑输出。

只有在两种情况下会出现一次变化现象。一是当触发器的输出为 0 状态时, 在 $CP=1$ 期间 J 出现过 0-1-0 的变化; 二是当触发器的输出为 1 状态时, 在 $CP=1$ 期间 K 出现过 0-1-0 的变化。

为了避免发生一次变化现象, 比较简单的办法是在使用主从 JK 触发器时, 保证在 $CP=1$ 期间, J, K 保持状态不变。另一种方法是从电路结构上入手, 让触发器只接收 CP 触发沿 (上升沿或下降沿) 到来前一瞬间的输入信号, 即选用边沿触发器。

4. 在实际应用中, 如何实现触发器逻辑功能的转换?

答: 在实际应用中, 经常需要将一种功能的触发器转换成其他功能的触发器。触发器逻辑功能转换的方法是: 对比两种触发器的特性方程, 得到转换电路的逻辑表达式, 进

而通过必要的逻辑门和一些连线,画出转换电路,就可以实现触发器逻辑功能的转换。

下面,以 D 触发器转换为 T 触发器为例进行详细分析。

D 触发器的特性方程为

$$Q^{n+1} = D$$

T 触发器的特性方程为

$$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$$

通过比较上述两个触发器的特性方程,可以得到转换电路的逻辑表达式为

$$D = T\bar{Q} + \bar{T}Q = T \oplus Q = T \odot \bar{Q}$$

因此,可以在 D 触发器的 D 输入端前增加一个异或门或者同或门即可实现 D 触发器到 T 触发器功能的转换。逻辑电路分别如图 5.3.5(a)、(b)所示。

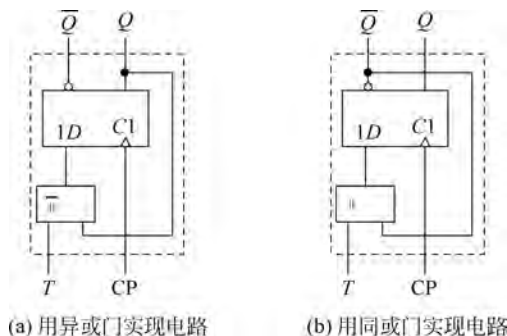


图 5.3.5 D 触发器转换为 T 触发器

5.4 重点剖析

【例 5.1】 触发器电路如例图 5.1-1 所示,设各触发器的初始状态为 0,请画出在连续脉冲 CP 作用下的各触发器输出端的波形,并指出哪些电路工作在计数状态。

解: 分析电路,写出表达式:

(a) 由 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$, $J = K = 1$, 得 $Q^{n+1} = \bar{Q}^n$

(b) 由 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$, $J = \bar{Q}^n$, $K = 0$, 得 $Q^{n+1} = 1$ 。因初始状态为 0,所以在第一个 CP 脉冲下降沿的作用下,输出才改变为 1。

(c) 由 $Q^{n+1} = D$, $D = \bar{Q}^n$, 有 $Q^{n+1} = \bar{Q}^n$

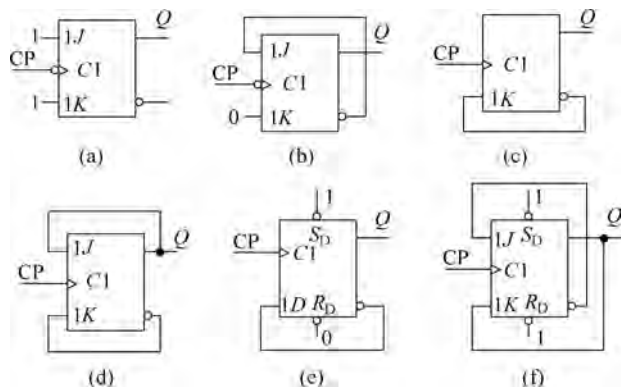
(d) 由 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$, $J = Q^n$, $K = \bar{Q}^n$, 得 $Q^{n+1} = Q^n$, 因初始状态为 0,所以输出状态始终与它一致。

(e) 由 $Q^{n+1} = D$, $D = \bar{Q}^n$, 有 $Q^{n+1} = \bar{Q}^n$ 。但因 $R_D = 0$, $S_D = 1$, 则会直接置 0。

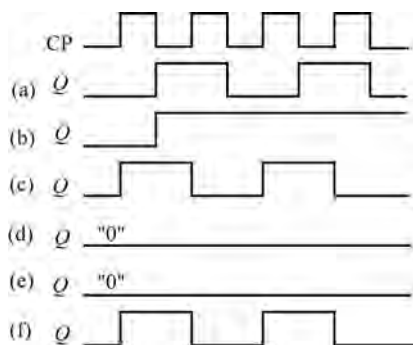
(f) 因 $R_D = S_D = 1$, 处于弃权状态, 所以由 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$, $J = \bar{Q}^n$, $K = Q^n$, 得 $Q^{n+1} = \bar{Q}^n$ 。

画出各电路的输出波形如例图 5.1-2 所示。通过逻辑符号确定: (a)、(b) 中的触发器是下降沿触发的; (c)、(d)、(e)、(f) 是上升沿触发的。

(a)、(c)、(f)对应的电路工作在计数状态,即 T' 触发器。

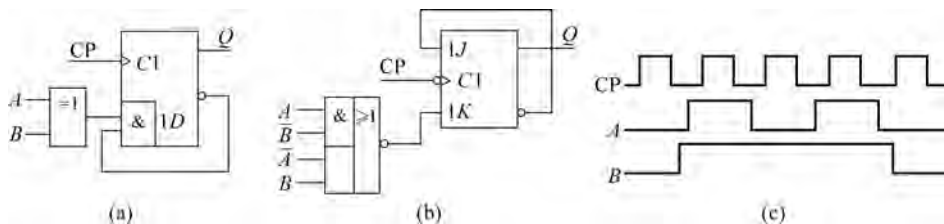


例图 5.1-1



例图 5.1-2

【例 5.2】 触发器电路及 CP、A、B 的波形如例图 5.2-1 所示,设各触发器的初始状态为 0,试画出各触发器输出端的波形。



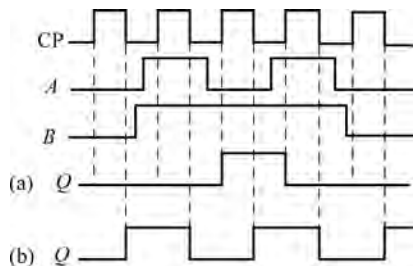
例图 5.2-1

解: 在例图 5.2-1(a)中: $D = (A \oplus B) \bar{Q}^n$ 。在例图 5.2-1(b)中: $J = \bar{Q}^n$, $K = (A \oplus B)$ 。根据触发器的输入、功能、触发特点画出各电路的输出波形如例图 5.2-2 所示。

*** 特别提示:** 在画触发器的波形图时,应注意以下两点:

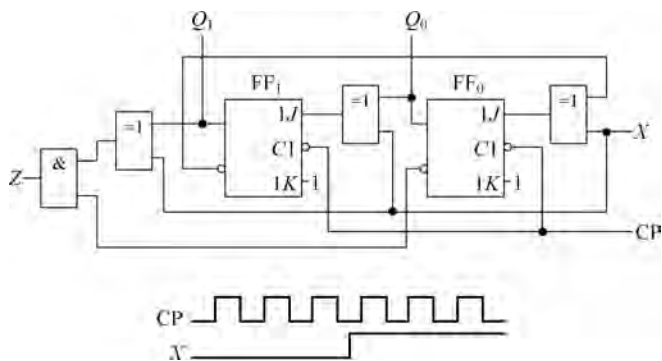
(1) 触发器的翻转时刻发生在时钟脉冲 CP 的触发沿(上升沿或下降沿)。

(2) 触发器的翻转方向(次态)取决于 CP 触发沿前一瞬间的输入变量的状况。



例图 5.2-2

【例 5.3】 两触发器构成的同步时序电路及 CP、X 的波形如例图 5.3-1 所示。分析电路并画出 Q_0 、 Q_1 和 Z 端的输出波形。设各触发器的初始状态为 0。



例图 5.3-1

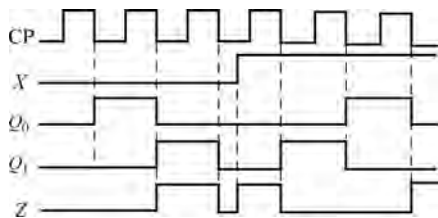
解：(1) 分析电路，写出逻辑表达式：

FF_0 : $J_0 = X \oplus \bar{Q}_1^n$ (当 $X=0$ 时, $J_0 = \bar{Q}_1^n$, 当 $X=1$ 时, $J_0 = Q_1^n$), $K_0 = 1$

FF_1 : $J_1 = X \oplus Q_0^n$ (当 $X=0$ 时, $J_1 = Q_0^n$, 当 $X=1$ 时, $J_1 = \bar{Q}_0^n$), $K_1 = 1$

$Z = (X \oplus Q_1^n) \cdot \bar{Q}_0^n$ (当 $X=0$ 时, $Z = Q_1^n \bar{Q}_0^n$, 当 $X=1$ 时, $Z = \bar{Q}_1^n \bar{Q}_0^n$)

(2) 根据以上表达式,可画出在 CP、X 作用下电路的波形图,如例图 5.3-2 所示。



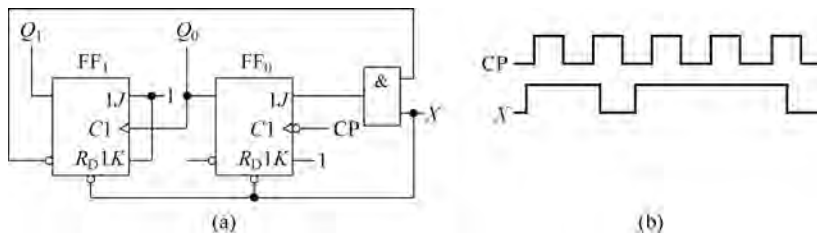
例图 5.3-2

*** 特别提示：**① **【例 5.3】** 电路中的两个触发器的输出状态在 CP 脉冲下降沿的作用下同步翻转,翻转为什么状态取决于 CP 下降沿前一瞬间的 J、K,而 J、K 又与触发器的

输出状态相关,就要看下降沿前一瞬间的输出状态了。

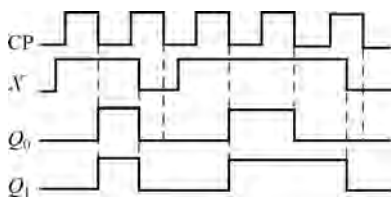
② X 是整个电路的输入控制信号, Z 是整个电路的输出信号。触发器的输出状态 Q_0 、 Q_1 和输出 Z 都受到 X 的控制。画波形时要注意 X 的取值。另外, Z 与 X 、 Q_0 、 Q_1 之间为组合逻辑关系,这意味着当时的输入(X 、 Q_0 、 Q_1)决定当时的输出(Z)。可先画出 Q_0 、 Q_1 ,最后画 Z 的波形。

【例 5.4】 电路如例图 5.4-1(a)所示,设各触发器的初始状态为 0,请画出在例图 5.4-1(b)所示 CP 及 X 作用下的各触发器输出端的波形。



例图 5.4-1

解: 电路中有两个触发器, FF_0 由 CP 下降沿直接触发状态翻转; FF_1 由 Q_0 上升沿触发。两触发器翻转为哪种状态由它们的输入信号决定: $J_0 = X\bar{Q}_1$, $K_0 = 1$, $J_1 = K_1 = 1$ 。



例图 5.4-2

此电路要特别注意的是: 触发器设置有直接置 0 端, 且为低电平有效, 由 X 控制。当 X 为 0 时, 两触发器均置 0, 并且触发器的其他输入端无效。只有置 0 端为 1 时, CP、 J 、 K 才有效。

根据以上分析, 可画出在 CP、 X 作用下电路的波形图, 如例图 5.4-2 所示。

5.5 同步自测

5.5.1 同步自测题

一、填空题

1. 由与非门组成的基本 RS 锁存器, 欲使锁存器处于“置 1”状态, 其输入信号应为_____。
2. 由或非门构成的基本 RS 锁存器, 输入信号的约束条件是_____。
3. 主从 JK 触发器的特性方程是_____; 维持-阻塞边沿 D 触发器的特性方程是_____。
4. 对于 JK 触发器, 若输入 $J = 0$, $K = 1$, 则在 CP 脉冲作用后, 触发器的次态应为_____。
5. 对于 T 触发器, 若现态 $Q^n = 0$, 在 CP 脉冲作用后, 欲使次态 $Q^{n+1} = 1$, 则触发器

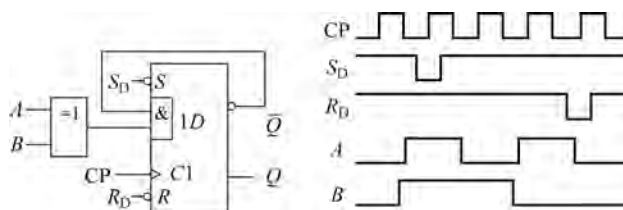


图 5.5.4

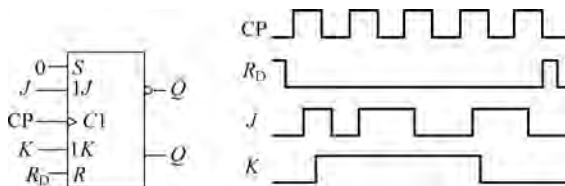


图 5.5.5

3. 已知电路及 CP、A 的波形如图 5.5.6 所示, 设触发器的初始状态均为 0, 试画出 FF₁ 和 FF₀ 的输出端 Q₁ 和 Q₀ 的波形。

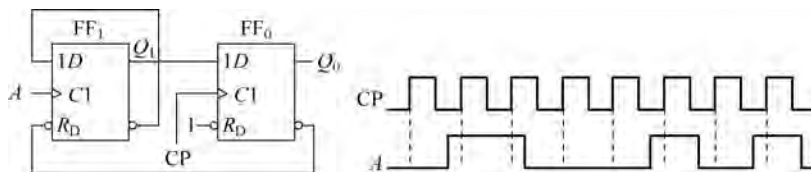


图 5.5.6

5.5.2 同步自测题参考答案

一、填空题

1. $S=0, R=1$
2. $RS=0$
3. $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n; Q^{n+1} = D$
4. 0
5. 1

二、选择题

- 1~5 D、A、B、B、C

三、分析计算题

1. 解: 由图 5.5.7 可知, S_D, R_D 为低电平有效, 当 $S_D=0$ 时, Q 为 1; 当 $R_D=0$ 时, Q 为 0; 当 $S_D=1, R_D=1$ 时, 在 CP 上升沿发生翻转, $Q^{n+1} = D = (A \oplus B)\bar{Q}^n$ 。因此, 可画出 Q 的波形如图 5.5.7 所示。

2. 解: 由触发器的逻辑图可知, R_D 为高电平有效, 即当 $R_D=1$ 时, Q 为 0。当 $R_D=0$ 时, 触发器实现 JK 触发器的功能, 且在 CP 上升沿发生翻转。因此, 可画出 Q 的电压波形如图 5.5.8 所示。

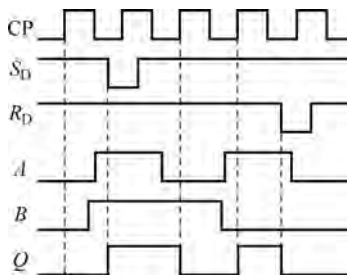


图 5.5.7

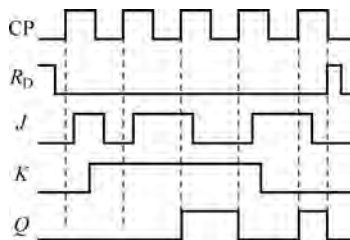


图 5.5.8

3. 解: 由电路图可知, 触发器 FF_1 的 $CP_1=A$ (上升沿), 触发器 FF_0 的 $CP_0=CP$ (上升沿)。D 触发器的状态方程为 $Q_1^{n+1}=\bar{Q}_1^n, Q_0^{n+1}=Q_1^n$ 。

在给定 CP、A 的作用下, 可画出输出波形如图 5.5.9 所示。

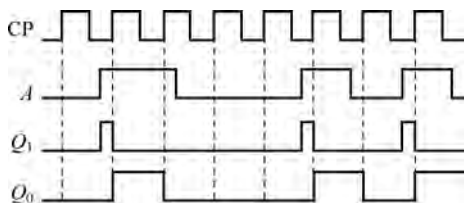
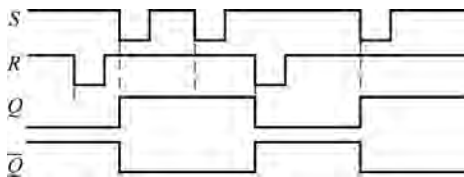


图 5.5.9

5.6 习题解答

5.1 输出 Q 和 $\bar{Q}$ 端的波形如解图 5.1 所示。



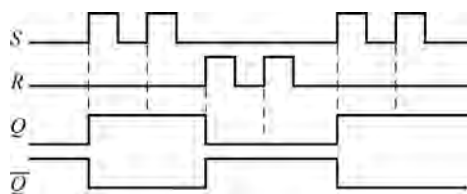
解图 5.1

5.2 Q 和 $\bar{Q}$ 端的波形如解图 5.2 所示。

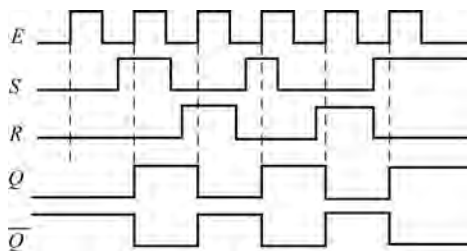
5.3 Q 和 $\bar{Q}$ 端的波形如解图 5.3 所示。

5.4 Q 端的波形见解图 5.4。

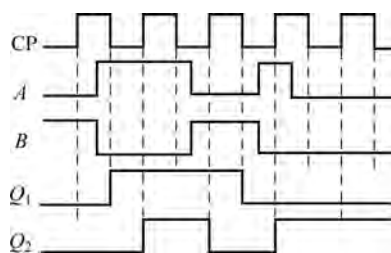
5.5 Q 端的波形见解图 5.5。



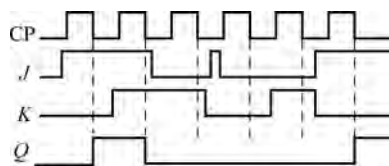
解图 5.2



解图 5.3



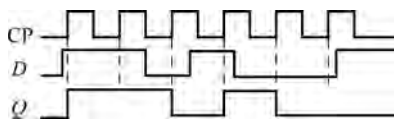
解图 5.4



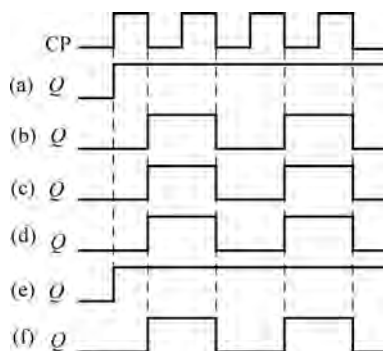
解图 5.5

5.6 Q 端的波形见解图 5.6。

5.7 各电路的输出波形见解图 5.7 所示。



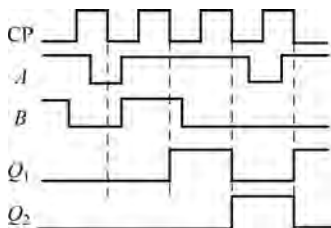
解图 5.6



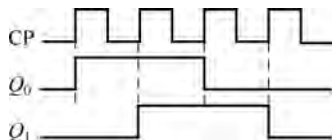
解图 5.7

5.8 Q_1 和 Q_2 的波形如解图 5.8 所示。

5.9 Q_0 和 Q_1 端的输出波形如解图 5.9 所示。

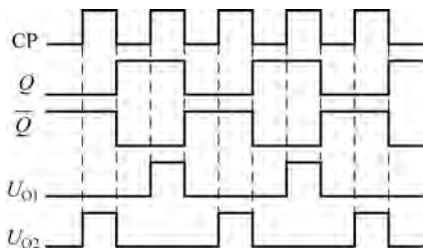


解图 5.8



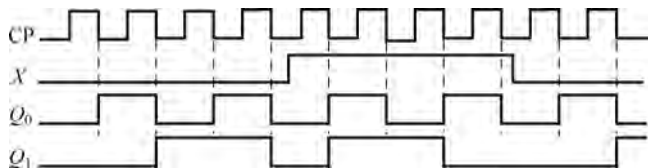
解图 5.9

5.10 根据题意可知, $J = \bar{Q}$, $K = Q$, 代入 JK 触发器的特性方程可求得 $Q^{n+1} = \bar{Q}^n$ 。
 Q 、 $\bar{Q}$ 、 U_{O1} 、 U_{O2} 的波形见解图 5.10。



解图 5.10

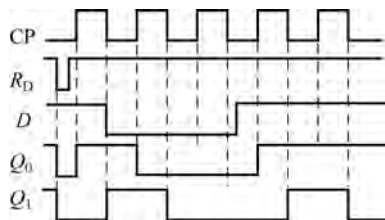
5.11 Q_0 和 Q_1 端的输出波形见解图 5.11。



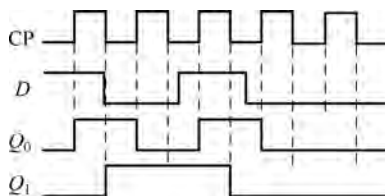
解图 5.11

5.12 Q_0 、 Q_1 的波形见解图 5.12。

5.13 Q_0 和 Q_1 的波形见解图 5.13。

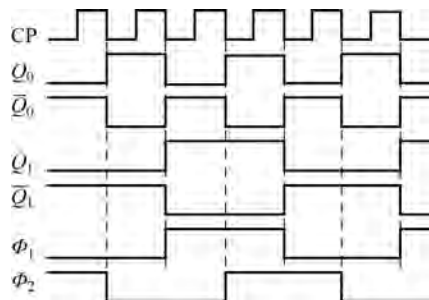


解图 5.12



解图 5.13

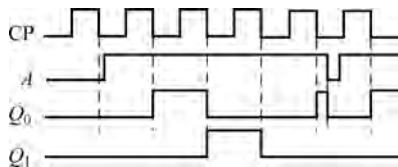
5.14 Φ_1 、 Φ_2 的波形见解图 5.14。 Φ_1 、 Φ_2 的相位差一个 CP 脉冲周期。



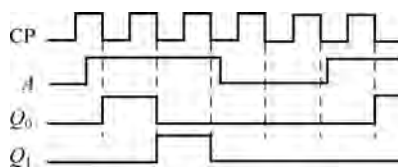
解图 5.14

5.15 Q_0 、 Q_1 端的波形见解图 5.15。

5.16 Q_0 、 Q_1 端的波形见解图 5.16。



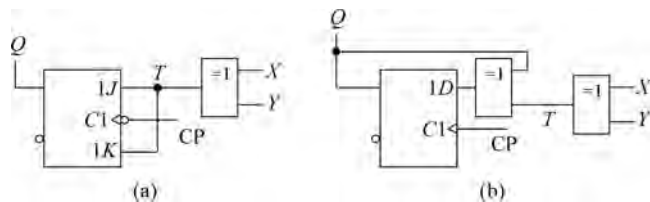
解图 5.15



解图 5.16

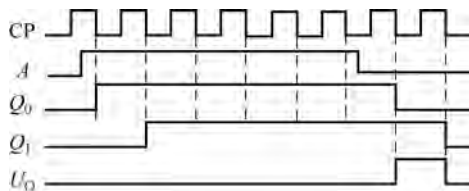
5.17 (1) JK 触发器实现的逻辑电路见解图 5.17(a)。

(2) D 触发器实现的逻辑电路见解图 5.17(b)。



解图 5.17

5.18 Q_0 、 Q_1 及输出 U_O 的波形见解图 5.18。



解图 5.18

5.7 自评与反思