

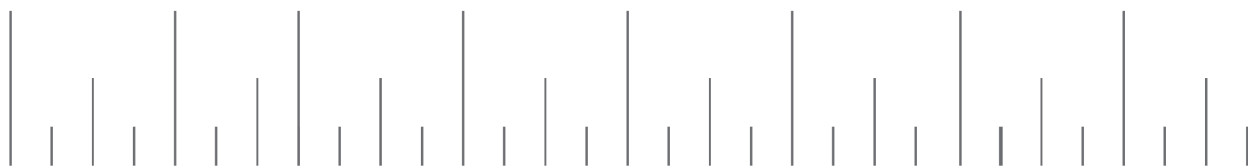
ADS

信号完整性仿真与实战

第2版

Advanced
Design System

蒋修国 / 编著



清华大学出版社
北 京

内 容 简 介

本书主要是以 ADS 软件为依托, 结合信号完整性和电源完整性的基础理论以及实际案例, 完整地介绍了使用 ADS 进行信号完整性以及电源完整性仿真的流程和方法, 最终以实际的案例呈现给读者, 具体内容包括信号完整性基本概念、ADS 基本概念及使用、PCB 材料和层叠设计、传输线及端接、过孔及过孔仿真、串扰案例、S 参数及其仿真应用、IBIS 与 SPICE 模型、HDMI 仿真、DDR4/DDR5 仿真、高速串行总线仿真、PCB 板级仿真 SIPro、PCB 板级仿真 PIPro 等。

本书内容翔实, 深入浅出, 结合实际案例的应用进行讲解, 实用性强, 非常适合作为信号完整性以及 ADS 仿真入门教程, 也可以作为资深仿真工程师的工具书, 还可以作为大学电子、电路、通信、电磁场等专业的教学实验教材。

本书封面贴有清华大学出版社防伪标签, 无标签者不得销售。

版权所有, 侵权必究。举报: 010-62782989, beiqinquan@tup.tsinghua.edu.cn。

图书在版编目(CIP)数据

ADS 信号完整性仿真与实战 / 蒋修国编著. —2 版. —北京: 清华大学出版社, 2023. 8
ISBN 978-7-302-64376-0

I. ①A… II. ①蒋… III. ①信号分析 IV. ①TN911.6

中国国家版本馆 CIP 数据核字 (2023) 第 149815 号

责任编辑: 贾小红

封面设计: 秦 丽

版式设计: 文森时代

责任校对: 马军令

责任印制: 丛怀宇

出版发行: 清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址: 北京清华大学学研大厦 A 座

邮 编: 100084

社 总 机: 010-83470000

邮 购: 010-62786544

投稿与读者服务: 010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈: 010-62772015, zhiliang@tup.tsinghua.edu.cn

印 装 者: 小森印刷霸州有限公司

经 销: 全国新华书店

开 本: 185mm×260mm

印 张: 25.75

字 数: 624 千字

版 次: 2019 年 5 月第 1 版

2023 年 10 月第 2 版

印 次: 2023 年 10 月第 1 次印刷

定 价: 128.00 元

产品编号: 099687-01

序 言

Foreword

推荐序一

我常说，“硬件工程师分为两种，一种是遇到了信号完整性问题的，另一种是将来会遇到的。”当互连不透明时，就会出现信号完整性问题。在典型电路板尺寸中，这类问题会在大约 10 MHz 的信号带宽或上升时间小于 35 ns 时出现。随着信号带宽的增加，会出现越来越多的信号完整性问题，互连设计的重要性也随之凸显。

这意味着随着数字系统处理、时钟和通信速度的提高，出现问题的可能性会变大。因此，一个成功的设计必须包含最佳的设计实践，以消除信号完整性问题。

仿真工具不能直接指导你如何设计互连，但它可以帮助你理解重要的设计原则，并通过虚拟原型探索设计空间，增强你对设计工作的信心。这就是为什么仿真应该成为任何高速数字工程设计工作流程中重要的一环。它可以帮助你更深入地理解原则，在预布局阶段制定设计规则，并在后布局阶段进行验证。

尽管有许多 EDA 仿真工具都可以辅助设计工作流程中的这些方面，但我认为 Keysight 的 ADS 尤其实用。对于许多简单的问题，ADS 的学习曲线比较平缓，这意味着任何工程师都可以快速上手并提高工作效率。ADS 提供了一系列复杂度递增的传输线模型，包括内置的二维边界元场求解器。ADS 还允许对互连结构的所有重要性能参数进行参数化，并且提供了出版质量的图形后处理器，用于显示重要的仿真波形。此外，ADS 可以根据需求的复杂性进行扩展，具备处理整个板级仿真问题的能力，非常适合后仿真。

无论你是期望成为信号完整性方面的专家，还是只想提升在下一轮设计中解决信号完整性问题的能力，ADS 都是一款理想的工具。

这就是修国这本关于 ADS 在 SI 应用方面的著作如此宝贵的原因。无论你是想学习 SI，还是曾尝试使用 ADS，但在入门阶段遇到困难，抑或是想精通信号完整性仿真，这本书都非常适合你。

如果信号完整性与你的未来紧密相关，那么这本书将是你探索 ADS 仿真环境，开始成为高速数字工程大师之旅的绝佳起点。

《信号完整性与电源完整性》作者 埃里克·伯格丁

I often say, “there are two kinds of engineers, those who have signal integrity problems and those who will.” Signal integrity issues arise when the interconnects are not transparent. In typical circuit board dimensions, this is above about 10 MHz signal bandwidth or less than a 35 nsec rise time. As signal bandwidth increases, more and more signal integrity problems will arise and interconnect design becomes more important.

This means that as digital system processing, clock, and communication speeds go up, your luck will go down. A successful design must include best design practices to eliminate signal integrity problems.

A simulation tool will not tell you how to design your interconnects, but it can help you understand the important design principles and help you explore design space using a virtual prototype to increase your confidence your design will work. This is why simulation should be an important element in any high-speed digital engineering design work flow. It will provide valuable insight in understanding the principles, in creating design rules to incorporate in the pre-layout phase, and in performing verification in the post layout phase.

While there are many EDA simulation tools that can assist in these three aspects of the design work flow, I have found Keysight’s ADS a particularly useful tool. For many simple problems, it has a low learning curve. This means any engineer can become immediately productive using it. It has a wide selection of transmission line models of increasing complexity that includes a built in 2-D boundary element field solver. It allows parameterizing all the important figures of merit of interconnect structures. And it provides a publication quality graphical post processor to display important simulated waveforms. In addition, it can scale in complexity with enough capability to handle entire board level simulation problems, suitable for post layout simulation.

If you expect to become an expert in signal integrity, or just want to increase your ability to solve signal integrity problems in your next design, ADS is a great tool to start with.

This is why Xiuguo’s book on ADS for SI Applications is so valuable. If you want to learn SI, this book is for you. If you have ever tried using ADS and struggled getting started, this book is for you. If you want to master signal integrity simulations, this book is for you.

If signal integrity is in your future, this book is an excellent starting place to explore ADS as a simulation environment and begin your journey to become a master of high speed digital engineering.

Author of *Signal and Power Integrity: Simplified* **Eric Bogatin**

推荐序二

国外业界同行将包括信号完整性（SI）、电源完整性（PI）、电磁完整性（EMI）在内的广义信号完整性统称为电气完整性（electrical integrity, EI），实质是突出了电子系统电气功能-性能属性上优劣的本质内涵。我国电子信息产业界在自主研发高端电子系统时，不可回避地要面对高速度、高密度等诸多方面的仿真分析难题和提升设计指标的技术挑战。国内的业界同人从 21 世纪初逐步涉足广义信号完整性分析技术领域，到如今已经是快速跟进与国际电气完整性技术前沿全面对接的阶段。

是德（Keysight）公司的 EDA 软件是国内外业界耳熟能详的知名品牌。其和是德自身的测试仪器同步雄起，从惠普（HP）、安捷伦（Agilent），到如今的是德，其一直都是位居电子科技界 EDA 软件工具和测试仪器口碑的领头雁。令人称道的是，其 ADS（advanced design system）先进设计系统软件已经在高速 PCB、封装等 SI/PI 仿真分析与设计等领域获得了业界的广泛认同和采纳。

这本以电子设计师为受众的《ADS 信号完整性仿真与实战》（第 2 版），将 SI/PI 的概念铺垫、原理介绍以及仿真分析技术有机地融为一体。书中以 ADS 软件为依托，以 PCB 为主要对象，选择差分串行总线 USB（数据率为 4.5GB/s）、HDMI、PCIe 以及单端并行总线 DDR4（传输速率为 3.2GT/s）等传输平台，纳入 IBIS、AMI 及 SPICE 等模型参数，有重点针对包括反射、串扰、电源纹波在内的各种电气不完整的实际案例；清晰阐释了如何分析各种传输线及 S 参数的实质性变动，完整介绍了信号完整性以及电源完整性的仿真流程和方法。在读者进行信号完整性仿真时，可以随书起舞，逐步进入 SI 分析技术的实战状态！

Eric 的《信号完整性与电源完整性分析》（第三版）中文版是一本 SI 原理性教材，书中有 50 多幅插图来自是德软件，其中有一半用的又是其 ADS 软件。修国的这本《ADS 信号完整性仿真与实战》（第 2 版）与张涛等编著的《ADS 高速电路信号完整性应用实例》都是以 ADS 为平台的 SI 实用型教材。在信号完整性分析仿真与设计调试技术领域，这三本书以 ADS 为纽带，相映生辉、相得益彰！

修国的这本书是在我国研发电子信息新产品的过程中为解决所面临的信号完整性问题而奉献的心血之作。在此，我谨代表国内 SI 业界同人向作者致以由衷的谢忱！

西安电子科技大学 超高速电路设计与电磁兼容教育部重点实验室 李玉山

推荐序三

很多硬件工程师可能面临过这样一个问题——为什么我的原理图设计完全正确，PCB 连线也没问题，但是调试电路时，系统就是不能正常工作？这种情况的出现很可能就是遇到了信号完整性和电源完整性问题。

在 21 世纪初，电路的信号还只有几十兆赫兹，集成电路规模还不大，所以我们的主要精力在设计和优化电路上，工程师只要把电路设计正确了，PCB 没有连接错误，即使版图实现有一些差异，对电路正常工作也没有太大影响。但是如今硬件高度集成化，硬件系统越来越简单，但芯片信号的最高速率已经达到几十吉赫兹，PCB 连线出现几个毫米长度的差异，或电源和地平面的形状不同，都会对信号质量产生巨大的影响，甚至造成电路无法正常工作。这就是很多硬件工程师曾经在学校里面很少接触，但是工作中又不得不面对的信号电源完整性问题。可以这么说，在硬件系统高度集成化的今天，不懂信号完整性的硬件工程师是不合格的。

至今在大多数高校中仍然没有设置信号完整性课程，而是依靠工程师在实际工作中自己摸索学习。但信号完整性设计是跨越电路、电磁场、信号与系统多个领域的内容，工程实现上又和 PCB 设计的很多细节相关，依靠经验去分析是很困难的。幸好现在有 ADS 这样的仿真软件，可以协助工程师深入和细致地分析和定位这类问题。

ADS 作为业界领先的电子系统仿真软件，功能是极为强大和全面的，过去出版的相关的书籍中大多数集中于介绍它在射频微波领域的应用（因为这是它最初的功能），或者侧重于介绍软件操作。而本书则是一本系统介绍 ADS 在信号完整性设计领域应用的书籍。作者结合自己在 PCB 和 EDA 行业多年的实践经验，对信号完整性的基本概念、仿真工具的实际操作与建模、PCB 的物理实现必须关注的设计细节，并结合 DDR、HDMI、USB 等常见的应用场景，进行了系统而全面的介绍，真正做到了深入浅出。通过这本书，读者不需要高深的理论功底，就能快速上手解决实际问题，同时在这个过程中逐步认识和理解信号完整性的各种设计理念，本书真正做到了不但授之以鱼，更授之以渔。

相信这本书能够帮助广大的硬件工程师设计出更加稳定可靠的电子系统！

华为技术有限公司 高速高频互连实验室 杨丹

前言

Preface

《ADS 信号完整性仿真与实战》面世之后，我一直诚惶诚恐，总是担心书中的某些观点或步骤讲解得不够完善，然而该书在出版后的几年间多次重印，也得到了各位专家的指正，让我感受到这本书真的受到大家的欢迎和喜爱。在第 1 版图书问世之后，我就一直在准备升级相关的内容，主要有两个方面的原因：一方面，技术在不断迭代，一些高速信号的分析方法发生了改变；另一方面，最近几年 ADS 软件的更新速度非常快，尤其是串行总线和存储技术的仿真也在升级，因此需要对图书内容进行更新。

第 2 版在整体上沿用了第 1 版的架构，对部分章节的内容进行了较大幅度的更新，包括过孔及过孔仿真、S 参数及其仿真应用、DDR4/DDR5 仿真以及高速串行总线仿真。

本书主要面向需要使用 ADS 进行信号完整性和电源完整性仿真的工程师和学生，本书结合笔者多年的硬件设计和信号完整性仿真及测试的实际工作经验进行编写。全书内容一共分为 13 章，主要以 ADS 软件为依托，结合信号完整性和电源完整性的基础理论以及实际的案例，完整地介绍了使用 ADS 进行信号完整性以及电源完整性仿真的流程和方法，具体内容包括信号完整性基本概念、ADS 基本概念及使用、PCB 材料和层叠设计、传输线及端接、过孔及过孔仿真、串扰案例、S 参数及其仿真应用、IBIS 与 SPICE 模型、HDMI 仿真、DDR4/DDR5 仿真、高速串行总线仿真、PCB 板级仿真 SIPro、PCB 板级仿真 PIPro 等。本书内容翔实，实用性强。

第 1 章主要介绍了信号完整性和电源完整性的基本概念，只有了解了相关的基本概念之后，才会理解后面介绍的内容。第 2 章介绍了 ADS 的基本概念和框架，并简要介绍了 ADS 各个相关模块的使用方法。第 3 章介绍了 PCB 材料、层叠设计以及 PCB 材料对信号完整性的影响，着重介绍了 CILD 的基本应用以及如何计算传输线阻抗。第 4 章介绍了 PCB 主要的传输线类型、ADS 中各种传输线模型库以及模型库中的元件；介绍了与传输线相关的理想传输线、有损传输线，及其与信号完整性的关系；着重介绍了阻抗、阻抗匹配、反射和端接等内容。第 5 章主要介绍了过孔结构、仿真以及过孔设计的注意事项，详细介绍了 Via Designer 的使用，包括过孔仿真、多个变量的扫描、仿真结果的输出、仿真模型在 ADS 和 EMPro 中的应用等。第 6 章主要介绍了串扰的基本概念以及影响串扰大小的一些因素。通过对这些因素的研究和分析，不仅获得了一些结论，还通过对这些参数的仿真，介绍了如何在 ADS 中新建工程、新建原理图、使用数据显示窗口，以及 ADS 的高级应用，如参数扫描仿真等。第 7 章主要介绍了 S 参数的基本概念、使用 ADS 仿真传输线的 S 参数、使用 S-Parameter Toolkit 进行 S 参数的处理、使用 ADS 级联多段 S 参数、对 S 参数的处理、在 ADS 中编辑无源链路的规范，以及如何判断无源链路是否满足系统设计的要求，最后详细介绍了如何把 S 参数转换为时域阻抗。第 8 章主要从基本的模型概念着手，介绍了 IBIS 和 SPICE 模型的应用，同时介绍了在 ADS 中如何产生宽带 SPICE 模型和 W-element 模型等。

第9章以一个实际的总线为例介绍了 ADS 前仿真，主要介绍了眼图以及眼图模板的概念、如何设计并调用 ADS 的眼图模板，并针对 HDMI 的设计和仿真做了详细的介绍；另外，以 HDMI 为例介绍了如何阅读总线规范，并从规范中获得仿真和测试需要的电气参数，围绕规范要求着重介绍了如何仿真 HDMI 相应的参数。第10章主要介绍了 DDR 总线的基本概念以及 DDR4 的电气规范，介绍了 Memory designer 以及使用流程，介绍了如何在 ADS 中使用 Memory designer 仿真 ODT、地址、控制、命令、时钟以及数据和数据选通信号，使用 Memory designer 进行存储总线的后仿真，还介绍了在 ADS 中如何进行 SSN 仿真以及 DDR5 的仿真等。第11章主要介绍了通道仿真、IBIS-AMI 模型、USB 总线及电气参数，详细介绍了通道仿真中的逐比特模式和统计模式，并以 USB 总线为例详细介绍了两种类型的仿真，最后介绍了在没有 IBIS-AMI 模型时的通道仿真方法和带串扰通道的仿真流程，最后介绍了如何在 ADS 中进行 COM 的仿真。第12章主要介绍了 PCB 仿真的基本流程以及信号完整性的后仿真，详细介绍了如何导入 PCB 文件、编辑 PCB 文件、使用 SIPro，包括如何提取传输线模型、获取仿真的结果和模型、仿真后对数据的处理以及对导出模型的使用。第13章主要介绍了电源完整性基础知识以及相关的仿真，从原理方案设计到电源系统的仿真，具体包含电源完整性的基本概念、PDN 的组成部分、目标阻抗的计算、电源完整性直流仿真、电热联合仿真和电源完整性交流仿真以及自动优化。

在此特别说明，本书是基于 ADS 2023 版本进行仿真和编写的，读者如果使用的版本不同可能会有部分功能不同。另外，考虑到美国软件的要求，不宜将书中使用的电路图改为国标，且考虑到工程师对软件的使用习惯，书中英文内容采用正体格式。

在写作本书的过程获得了很多人的帮助，包括我的领导、团队成员、同事、老师和朋友，感谢他们提供的写作素材、仿真模型、材料以及其他工作上的指导和帮助。特别感谢 Eric Bogatin 教授、西安电子科技大学的李玉山教授、华为技术的杨丹先生、华为技术的莫道春先生、《硬件十万个为什么》的朱晓明先生、是德科技的杜吉伟先生、澳门大学陈勇教授、全志科技的陈风先生、中兴微电子的吴枫先生、安卫普科技的别体军先生、豪威集团的杨杰林女士给本书作序以及给本书做推荐，在学习和工作中他们都给予了我很多的帮助；也特别感谢本书的编辑贾小红老师、艾子琪老师以及其他不知道名字的老师，有你们的鼎力相助，本书才能快速呈现到读者的面前。

最后，要特别感谢我的家人。在这个快节奏的时代，生活和工作都变得越来越“内卷”，利用业余时间写书简直是一种奢侈。为了完成这本书，我不得不放弃很多陪伴家人的时间。正是因为有家人的理解、照料和支持，我才能安心地完成本书的写作。

要感谢的人很多，无法一一列举，在此一并对大家道一声：感谢！

由于技术边界、时间和篇幅的原因并没有把所有的信号完整性以及使用 ADS 进行信号完整性和电源完整性仿真的相关内容都编写在本书中。另外，本书内容也难免会存在疏漏之处，如有发现，请读者朋友指正。读者可扫描封底的文泉云盘二维码关注“信号完整性”公众号，与我交流、沟通。

蒋修国

2023 年 8 月 15 日于深圳

更多推荐

More reviews

随着产品的性能越来越强，高速信号越来越多，如何评估高速信号可行性和可靠性，是一个巨大的挑战。而使用功能强大的 Keysight ADS 进行仿真及验证，是应对上述挑战的重要手段之一。蒋修国先生在这方面具有多年的高速设计和仿真经验，本书正是他丰富经验的精髓，对于从事高速领域工作的工程师，以及期望学习此方面知识技能的学生，具有很好的指导或参考作用。

华为技术有限公司 莫道春

人工智能的发展，逐步解放了人类的劳动力。由于设计工具的发展，工程师也从大量的依赖经验和手动计算的工作中释放出来。ADS 的不断强大和完善，为 SI 工程师和射频工程师的开发模式带来巨大变革。在工程师的必备技能中，仿真成为新工科的必备技能。修国凭借多年项目经验和积累，希望通过本书引领这个变革，让工程师朋友们一起成为新时代硬件开发的弄潮儿。

硬件十万个为什么 朱晓明

在信号完整性领域，能够做到深入浅出地讲解理论知识，分享实际工程经验的人，必须在这个领域里面钻研多年，能够从理论走向实践，再从实践回归理论，反复迭代，这样写出的书才不会落入生涩难懂的局面。幸好我们有蒋修国先生，他真正是“从工程师中来，到工程师中去”，以实战经验为背景，解读信号完整性基础知识以及 ADS 仿真工具。实际上，蒋修国在写这本书的时候非常克制，作为信号完整性方面的专家，他打通了从建模、设计到验证测试的所有环节，但这本书的内容只聚焦在设计仿真方面，也正因为如此，其内容才丰富和实用。这本书是很多工程师所期待的力作。

是德科技 杜吉伟

信号和电源完整性是高性能芯片及其硬件平台的关键基础技术，对其进行仿真也是未来硬件工程师必须具备的基础技能。蒋老师的这本书深入浅出地介绍了信号和电源完整性的基础概念，基于业界流行的 Keysight ADS 软件，详细地介绍了多种高速接口和电源系统的仿真方法，非常适合广大高速领域的硬件工程师用于迅速掌握相关知识，快速上手解决工作中的信号与电源问题，值得推荐。

中兴微电子 吴枫

在本书中，蒋老师以实际案例为抓手，使用业内通用软件 Keysight ADS，详尽地讲解了板级和系统级所涉及各种接口的信号和电源的仿真方法。因此，本书特别适用于高速接口领域的硬件科研人员和工程师，能够助力大家解决科研和工程中的信号和电源完整性问题。强烈推荐。

澳门大学 陈勇

如果说电路设计这一领域存在阶梯的话，信号完整性肯定是其中一级重要的台阶。能在产品设计中实现优秀的信号完整性的设计，是从初阶进化为高阶、从熟手迈向高手的标志。蒋老师的这本书是信号完整性领域的优秀作品，很好地推动了理论知识和工程实践的相互结合，是硬件工程师实现进阶的利器，一定会促进行业整体水平的提升。

全志科技 陈风

当今的硬件接口传输速率越来越高，信号完整性已经成为硬件工程师面临的最重要的问题之一。仿真是解决信号完整性问题必不可少的工具，而 Keysight ADS 正是信号完整性仿真工具中的佼佼者。修国在信号完整性方面有着非常丰富的经验，他通过本书给大家介绍了信号完整性的基本原理、ADS 在信号完整性方面的应用以及高级实战案例，内容安排由浅入深，理论与实践相结合，实属硬件工程师必备的“红宝书”。

安卫普科技 别体军

随着人们对高性能产品的追求，高速信号的设计越来越成为业界工程师的难点和痛点。Keysight ADS 便是解决该难点的一条捷径，是理论联系实践的桥梁。蒋修国先生所著《ADS 信号完整性仿真与实战》一书的再版，使得这条捷径变得更为强大和通畅。蒋修国先生用他多年在信号完整性领域的卓越经验，以及深入浅出的科普性语言，帮助越来越多高速信号领域的工程师将理论思想转化为实际设计。

豪威集团 杨杰林

目 录

Contents

第 1 章 信号完整性基本概念	1	2.5.1 新建或者打开原有工程	18
1.1 什么是信号完整性	1	2.5.2 新建原理图	22
1.1.1 上升时间和下降时间	2	2.5.3 新建 Layout	28
1.1.2 占空比	2	2.5.4 新建数据显示窗口	31
1.1.3 建立时间	2	本章小结	34
1.1.4 保持时间	3	第 3 章 PCB 材料和层叠设计	35
1.1.5 抖动	3	3.1 PCB 材料介绍	35
1.1.6 传输线	4	3.1.1 铜箔	36
1.1.7 特性阻抗	4	3.1.2 介质（半固化片和芯板）	38
1.1.8 反射	5	3.1.3 介电常数和介质损耗角	38
1.1.9 串扰	5	3.1.4 PCB 材料的分类	40
1.1.10 单调性	6	3.1.5 高速板材的特点	40
1.1.11 过冲/下冲	7	3.2 层叠设计	41
1.1.12 眼图	7	3.2.1 层叠设计的基本原则	41
1.1.13 码间干扰	8	3.2.2 层叠设计的典型案例	42
1.1.14 误码率	8	3.2.3 层叠结构中包含的参数信息	45
1.1.15 损耗	8	3.3 如何设置 ADS 中的层叠	46
1.1.16 趋肤效应	9	3.3.1 新建层叠	46
1.1.17 扩频时钟（SSC）	10	3.3.2 编辑材料信息	48
1.2 电源完整性基本概念	10	3.3.3 编辑层叠结构	51
1.3 SI/PI/EMC 的相互关系	11	3.3.4 添加过孔结构类型	53
本章小结	11	3.4 CILD（阻抗计算）	53
第 2 章 ADS 基本概念及使用	12	3.4.1 CILD（阻抗计算）介绍	53
2.1 是德科技 EESof 软件简介	12	3.4.2 微带线阻抗计算	55
2.2 ADS 软件介绍	13	3.4.3 参数的扫描	59
2.2.1 ADS 概述	13	3.4.4 统计分析	61
2.2.2 ADS 软件架构	14	3.4.5 带状线阻抗计算	62
2.3 ADS 相关的文件介绍	16	3.4.6 共面波导线阻抗计算	64
2.4 ADS 相关的窗口和菜单介绍	16	3.4.7 自定义传输线结构	65
2.4.1 启动 ADS	16	本章小结	67
2.4.2 ADS 主界面	16	第 4 章 传输线及端接	68
2.5 ADS 基础使用	17	4.1 传输线	68

4.2 ADS 中的各类传输线.....	69	第 6 章 串扰案例.....	124
4.2.1 理想传输线模型.....	70	6.1 串扰.....	124
4.2.2 微带线和带状线模型.....	71	6.2 串扰的分类.....	124
4.2.3 多层结构的传输线模型.....	74	6.2.1 近端串扰和远端串扰.....	125
4.3 损耗与信号完整性.....	76	6.2.2 串扰的仿真.....	125
4.4 阻抗与反射.....	79	6.3 ADS 参数扫描.....	126
4.4.1 传输链路 with 阻抗不连续点.....	79	6.4 串扰的耦合长度与串扰的关系 ...	127
4.4.2 反弹图.....	80	6.5 传输线之间的耦合距离与串扰的 关系.....	142
4.4.3 传输线阻抗分析.....	82	6.5.1 传输线之间的耦合间距与串扰的 仿真.....	142
4.4.4 短桩线的反射.....	83	6.5.2 为什么 PCB 设计要保证 3W.....	143
4.5 端接.....	85	6.6 激励源的上升时间与串扰的 关系.....	144
4.5.1 点对点的传输线仿真.....	85	6.7 串扰与带状线的关系.....	146
4.5.2 源端端接仿真.....	86	6.7.1 微带线与带状线串扰的对比.....	146
4.5.3 并联端接仿真.....	87	6.7.2 高速信号线是布在内层好还是布在外 层好.....	148
4.5.4 戴维宁端接仿真.....	88	6.8 传输线到参考层的距离与串扰 的关系.....	148
4.5.5 RC 端接仿真.....	89	6.9 定量分析串扰.....	151
本章小结.....	90	6.10 串扰、S 参数以及总线要求.....	152
第 5 章 过孔及过孔仿真.....	91	6.11 如何减少电路设计中的串扰 ...	153
5.1 过孔的分类.....	91	本章小结.....	154
5.2 Via 的结构.....	92	第 7 章 S 参数及其仿真应用.....	155
5.3 Via Designer.....	93	7.1 S 参数介绍.....	155
5.3.1 启动 Via Designer.....	94	7.1.1 S 参数模型简介.....	155
5.3.2 编辑层叠结构.....	95	7.1.2 S 参数的命名方式以及混合模式 ...	157
5.3.3 编辑过孔结构.....	98	7.1.3 S 参数的基本特性.....	158
5.3.4 Via Designer 变量设置.....	107	7.2 S 参数工具包.....	158
5.3.5 过孔的仿真以及仿真状态.....	107	7.2.1 检查 S 参数三大特性.....	160
5.3.6 查看仿真结果.....	109	7.2.2 查看和计算单端 S 参数.....	161
5.3.7 导出仿真结果和模型.....	112	7.2.3 查看和计算混合模式 S 参数.....	165
5.4 过孔的参数扫描仿真.....	116	7.2.4 查看 TDR/TDT.....	166
5.5 Via Designer 模型在 ADS 和 EMPro 中的应用.....	120	7.2.5 多端口 S 参数处理.....	167
5.5.1 Via Designer 模型在 ADS 中的 应用.....	120	7.3 S 参数仿真.....	169
5.5.2 Via Designer 模型在 EMPro 中的 应用.....	121	7.3.1 提取传输线的 S 参数.....	169
5.6 高速电路中过孔设计的注意 事项.....	123		
本章小结.....	123		

7.3.2 S 参数数据处理以及定义规范 模板	172	9.4.4 HDMI 差分对内长度偏差仿真	225
7.3.3 S 参数级联	172	9.5 HDMI 设计规则	226
7.4 S 参数与 TDR	174	本章小结	226
7.4.1 编辑 TDR 公式	175		
7.4.2 Front Panel 的 SP TDR 工具	176		
本章小结	177		
第 8 章 IBIS 与 SPICE 模型	178	第 10 章 DDR4/DDR5 仿真	227
8.1 IBIS 模型简介	179	10.1 DDRx 总线介绍	227
8.2 IBIS 模型的基本语法和结构	179	10.1.1 DDR 介绍	227
8.2.1 IBIS 的基本语法	179	10.1.2 DDR4 电气规范	229
8.2.2 IBIS 结构	180	10.2 DDR4/5 系统框图	231
8.2.3 IBIS 文件实例	180	10.3 DDR4/5 设计拓扑结构	232
8.3 ADS 中 IBIS 模型的使用	189	10.4 片上端接 (ODT)	233
8.3.1 IBIS 模型的应用	189	10.5 Memory Designer 介绍	234
8.3.2 在 ADS 中使用 EBD 模型	195	10.5.1 Memory Designer 的特点	235
8.3.3 在 ADS 中使用 Package 模型	197	10.5.2 Memory Designer 支持的存储 总线	235
8.4 SPICE 模型	199	10.5.3 Memory Designer 仿真流程	235
8.4.1 在 ADS 中使用 SPICE 模型	199	10.5.4 DDR bus 仿真	236
8.4.2 宽带 SPICE (BBS) 模型生成器	202	10.6 DDRx 总线仿真	237
8.4.3 W-element 模型生成	205	10.6.1 Memory Designer 前仿真	237
本章小结	208	10.6.2 地址、控制、命令以及时钟信号 前仿真	251
第 9 章 HDMI 仿真	209	10.6.3 Memory Designer 批量扫描 ODT	259
9.1 HDMI	209	10.6.4 DDR PCB 仿真	263
9.2 HDMI 电气规范解读	211	10.6.5 Memory Designer 后仿真	271
9.2.1 HDMI 线缆规范	211	10.6.6 读操作仿真	280
9.2.2 HDMI 源设备规范	212	10.6.7 地址、控制、命令以及时钟信号 后仿真	281
9.2.3 HDMI 接收设备规范	213	10.6.8 同步开关噪声 (SSN) 仿真	284
9.3 眼图和眼图模板	214	10.6.9 DDR5 仿真	287
9.3.1 眼图和眼图模板介绍	214	10.7 DDRx 的电源分配网络仿真	290
9.3.2 选择眼图探针, 在 ADS 中设置眼图 模板	216	10.8 DDRx 设计注意事项	291
9.3.3 在 ADS 中设置眼图模板	218	本章小结	292
9.4 HDMI 仿真	220		
9.4.1 HDMI 源设备仿真	220	第 11 章 高速串行总线仿真	293
9.4.2 HDMI 布线长度仿真	222	11.1 高速串行接口	293
9.4.3 HDMI 差分对内长度偏差仿真	223	11.2 USB	294
		11.2.1 USB 的发展历史	294
		11.2.2 USB3.0 的物理结构及电气特性	294
		11.3 IBIS-AMI 模型介绍	297

11.4 通道仿真.....	298	13.1.3 目标阻抗.....	347
11.5 逐比特模式 (Bit-by-bit)	301	13.2 ADS 电源完整性仿真流程	347
11.6 统计模式 (Statistical)	305	13.3 电源完整性直流分析	
11.7 使用理想的发送/接收模型		(PI DC)	348
(Tx_Diff/Rx_Diff)	307	13.3.1 建立直流仿真分析	349
11.8 COM 仿真	310	13.3.2 选择电源网络并确定参数	349
本章小结	316	13.3.3 分离元件参数设置	351
第 12 章 PCB 板级仿真 SIPro.....	317	13.3.4 VRM 设置.....	352
12.1 PCB 信号完整性仿真的流程	317	13.3.5 Sink 设置.....	354
12.2 PCB 文件导入	318	13.3.6 设置 Options	356
12.3 剪切 PCB 文件	319	13.3.7 运行仿真及查看仿真结果	357
12.4 层叠和材料设置	322	13.4 电源完整性电热仿真	
12.5 SIPro 使用流程	323	(PI ET)	364
12.5.1 启动 SIPro	323	13.4.1 建立电热仿真分析	365
12.5.2 设置仿真分析类型.....	325	13.4.2 热模型设置	366
12.5.3 选择信号网络.....	326	13.4.3 设置 Options	370
12.5.4 设置仿真模型.....	330	13.4.4 运行仿真以及查看仿真结果	371
12.5.5 设置仿真端口.....	332	13.5 电源完整性交流分析	
12.5.6 设置仿真频率和 Options.....	334	(PI AC)	374
12.5.7 运行仿真	336	13.5.1 VRM、Sink 设置.....	375
12.5.8 查看和导出仿真结果.....	337	13.5.2 电容模型设置	375
本章小结	344	13.5.3 仿真频率和 Options 设置.....	384
第 13 章 PCB 板级仿真 PIPro.....	345	13.5.4 运行仿真并查看仿真结果	385
13.1 电源完整性基础.....	345	13.5.5 产生原理图和子电路	390
13.1.1 什么是电源完整性.....	346	13.5.6 优化仿真结果	392
13.1.2 电源分配网络.....	346	13.6 如何设计一个好的电源系统	396
		本章小结	396

第 1 章

信号完整性基本概念

对于越来越复杂的电子产品，在设计或调试过程中总会遇到各种各样的问题，比如布线空间不足、高速信号传输线跨平面、电源平面过小、信号线过长或对拓扑结构的选择存在困惑等。这些问题都会导致电子产品设计失败或系统稳定性不够。

那么，在电子产品设计之前或设计中，应如何避免或减小这些情况带来的影响呢？这就需要工程师对相关问题进行深入的了解，以便在设计之前或设计中采取相应措施。

1.1 什么是信号完整性

什么是信号完整性？这是每一个信号完整性工程师都必须理解清楚的问题。信号完整性就是信号从发送端的芯片发出来，经过传输线之后，在接收端能分辨并判断出信号的高低电平。

在实际的电子产品中，信号完整性并不像人们理想的状态那样。对于很多产品来说，信号在经过互连通道之后，会受到链路上的电阻、电容、连接器、传输线或发送端和接收端的芯片的影响，使信号发生变化。有的信号变化后，在接收端还能比较好地被捕获；有的却发生了畸变，导致信号失真，这些失真的信号就是所谓的信号完整性问题。

常见的信号完整性问题主要包括信号时序、信号质量和 EMI 这三大类，本书主要对信号时序和信号质量进行相关的分析。信号时序主要包括信号的上升时间（rise time）、下降时间（fall time）、建立时间（setup time）、保持时间（hold time）、时钟抖动（jitter）、占空比（duty）等。信号质量包括反射（reflect）、串扰（crosstalk）、单调性（monotonic）、噪声（noise）、过冲/下冲等。这些都是每一个信号完整性工程师必须要了解的内容。

1.1.1 上升时间和下降时间

上升时间就是信号从逻辑低电平（0）到逻辑高电平（1）所花的时间，通常记作 T_r 。但是在工程领域，上升时间通常有两种定义方式：一种是信号在上升沿从 10% 的幅值上升到 90% 的幅值所花费的时间；另一种是信号在上升沿从 20% 的幅值上升到 80% 的幅值所花的时间，如图 1.1 中的②所示。一般在芯片手册上所查到的上升时间基本都是这两种定义方式所得到的值。

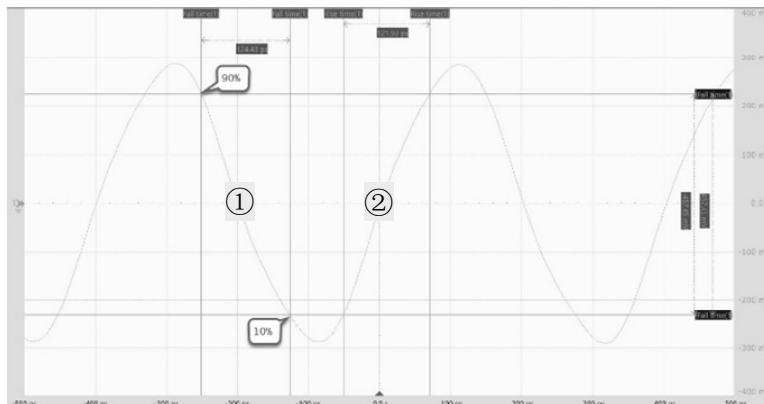


图 1.1 上升、下降时间

下降时间就是信号从逻辑高电平（1）到逻辑低电平（0）所花的时间，通常记作 T_f 。与上升时间的定义类似，下降时间也分为 10%~90% 和 20%~80% 两种。一种是信号在下降沿从 90% 的幅值下降到 10% 的幅值所花费的时间；另一种是信号在下降沿从 80% 的幅值下降到 20% 的幅值所花费的时间，如图 1.1 中的①所示。

上升时间和下降时间无论是在仿真中还是在测试中都是非常重要的参数，其不仅与芯片的设计有关系，还与传输线链路的设计有关。在电子产品设计中，当上升时间或下降时间出现问题的时候，要分不同的情况进行分析。

1.1.2 占空比

占空比通常是指正脉冲占一个脉冲周期的比值，可以分为正脉冲占空比和负脉冲占空比。图 1.2 中 t 所占 T 的比例就是正脉冲占空比。

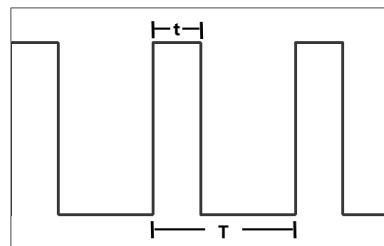


图 1.2 正脉冲占空比

1.1.3 建立时间

建立时间是指在时钟触发沿到来之前，数据信号稳定在某个电平不变的这段时间，通常记为 T_{setup} ，如图 1.3 所示， $T_{setup}=m_2-m_1$ 。如果建立时间不满足，那么数据信号就会进入下一个触发周期，芯片工作的效率就会降低。

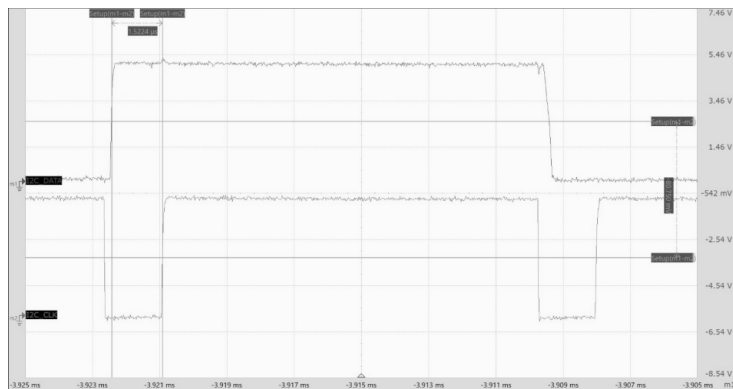


图 1.3 建立时间

在项目设计过程中，芯片设计和制造工艺、数据传输线与时钟传输线的长短都会直接影响建立时间的长短，另外还有其他外部的因素也会影响建立时间，如串扰和温度等。

1.1.4 保持时间

保持时间是指在时钟触发沿到来之后，数据信号保持稳定不变的时间，通常记为 $Tholdtime$ ，如图 1.4 所示， $Tholdtime=m2-m1$ 。如果保持时间不够，数据就不能稳定地被读取。

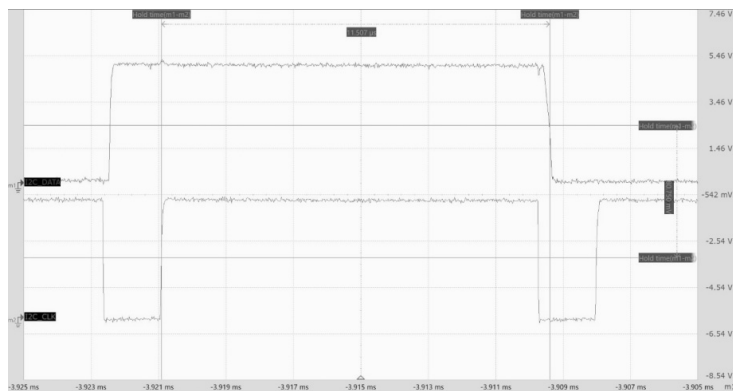


图 1.4 保持时间

与建立时间一样，保持时间会受到芯片设计和制造工艺、数据与时钟线长短、串扰、温度等因素影响。

1.1.5 抖动

抖动是指信号与其理想位置短期性偏离。在信号完整性工程领域，抖动大致分为固有抖动和随机抖动两类。

固有抖动又称为确定性抖动，是系统本身所固有的抖动，其特点是不随产品使用时间

或环境影响而增加或者减少。固有抖动主要受系统时钟、电源噪声、串扰、同步开关噪声、码间干扰等因素影响。所以，固有抖动是可以预测的，当固有抖动较大时，就需要从系统设计入手找到相应的解决方法。

随机抖动是指除了系统本身所具有的抖动，其他偶然产生的抖动或不可预测的抖动。随机抖动的一个特点就是呈高斯分布。随机抖动与产品运行的时间长短有关，时间越长，累积的随机抖动会越多。热噪声是随机抖动的主要来源。如图 1.5 所示， t_2-t_1 即为抖动的大小。

1.1.6 传输线

传输线是指由一定长度的导体组成回路并用以传输电流的导线。对于 PCB 而言，导线就是信号线和参考平面。传输线有两个重要参数，分别是特性阻抗和延时。传输线分为理想传输线和有损传输线。理想传输线也叫无损传输线，在实际的工程中不存在理想传输线，这主要是为了定性地分析一些传输线的现象而假设的，其只与阻抗和延时有关；有损传输线就是具有损耗的传输线。常见的传输线有带状线、微带线、双绞线和同轴电缆，图 1.6 所示为微带线、带状线、线缆的示意图。

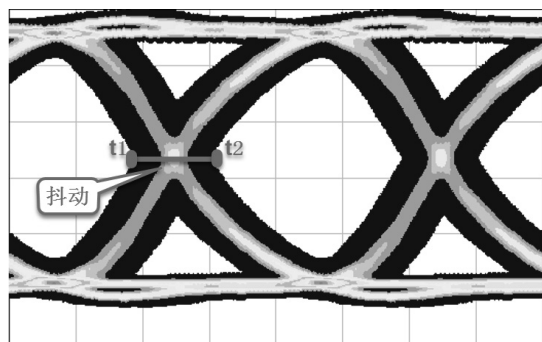


图 1.5 抖动

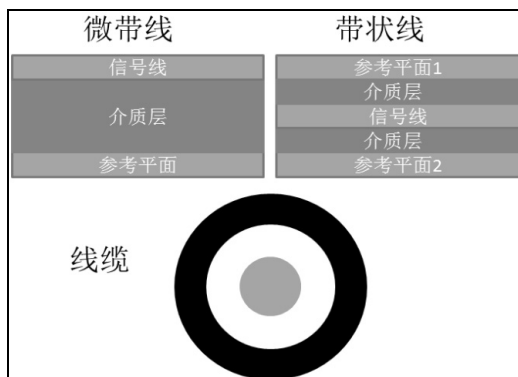


图 1.6 常见传输线（微带线、带状线、线缆）

微带线是指只有一个参考平面的传输线，中间由介质层隔开，其特点是只有一个参考平面。微带线的优势是不需要使用过孔即可完成互连通信，信号传输速度快，但是其能量辐射比带状线更大。远距离传输时，串扰相对较大。阻抗控制相对较难。

带状线是指只有两个参考平面的传输线，带状线的两侧都由介质层隔开，其特点是具有两个参考平面。优势是远距离传输时，串扰较小，如果两侧的介质是均匀的，其远端串扰为零；电磁辐射被两侧的参考平面所屏蔽；但是当传输线由外层布线到内层时，会增加布线过孔。

由于本书不涉及线缆的特性分析，所以对其概念不做说明。感兴趣的读者可自行查阅。

1.1.7 特性阻抗

特性阻抗是均匀传输线上各点的电压与电流的比值。特性阻抗与传输线的物理结构有关，主要受介电常数、传输线到参考层的距离、线宽、线厚以及线间距影响。对于非均匀

的传输线是不能称之为特性阻抗的，这只能说是一个“瞬时的阻抗”，而在工程中我们通常所说的阻抗大多数也是这个瞬时的阻抗，因为在 PCB（印制电路板）设计中，走线层的变化、走线拓扑结构、元器件处、过孔、传输线蚀刻的不均匀性等都有可能引起传输线的阻抗变化。图 1.7 所示为在 ADS 中仿真一段传输线的阻抗，虚线箭头所指的都是传输线上过孔的阻抗。

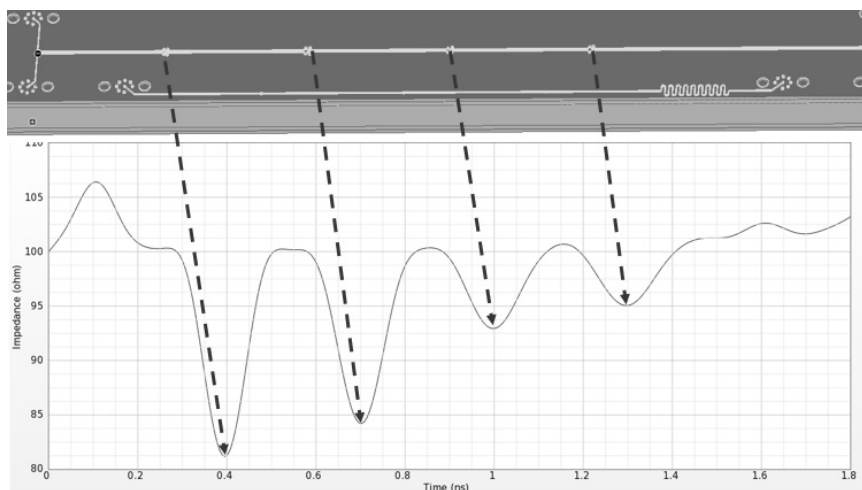


图 1.7 PCB 板传输线与过孔的阻抗

1.1.8 反射

我们最早接触反射这个概念是在学习光学的时候，光在通过不同的介质层时有一部分被反射回来。在传输线传输过程中也存在反射现象，即当信号在传输过程中遇到阻抗不连续点时，有一部分信号就会反射回源端。图 1.8 所示为反射网络的反射阶梯图。

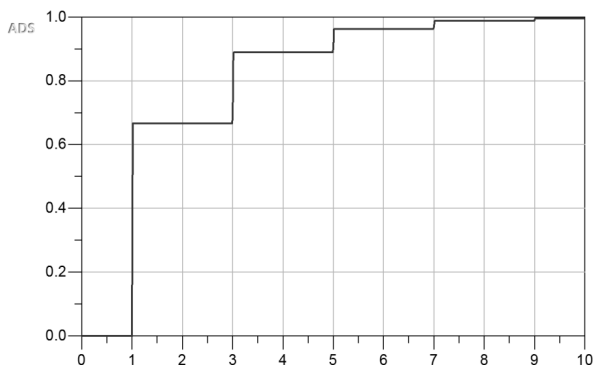


图 1.8 反射阶梯图

1.1.9 串扰

串扰是指当信号在传输线上传播时，由于电磁耦合的原因，在相邻的传输线网络上产

生电压噪声干扰。这种噪声干扰是由传输线之间的互感和互容引起的，所以串扰又分为感性串扰和容性串扰。产生干扰源的传输线叫作攻击端，受到干扰的相邻传输线叫作受害端。

串扰分为远端串扰和近端串扰。简单来讲，远端串扰就是在远离源端的受害端受到的干扰；近端串扰就是在靠近源端的受害端受到的干扰。有一些资料中也把远端串扰叫作前向串扰，把近端串扰叫作后向串扰。

串扰是信号完整性中非常重要的一个内容，本书第 6 章会详细地对串扰做一些定性的分析。近端串扰和远端串扰波形如图 1.9 所示。

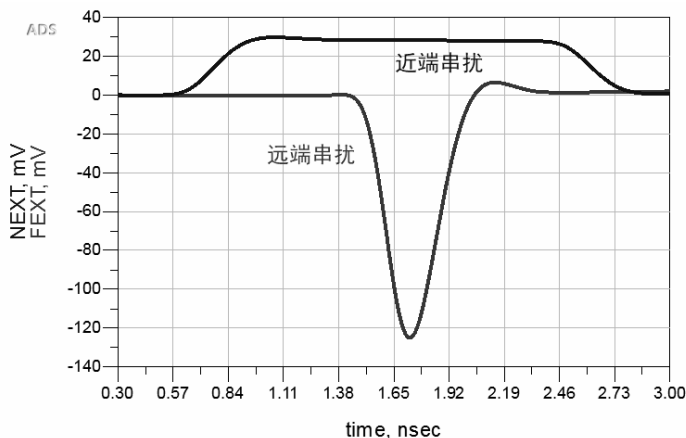


图 1.9 近端串扰和远端串扰波形

1.1.10 单调性

单调性就是信号从逻辑 0 电平到逻辑 1 电平持续递增，或者信号从逻辑 1 电平到逻辑 0 电平持续递减。单调性对于信号完整性而言非常重要，特别是对于时钟沿采样的信号，如果存在非单调性，就会产生非常多的信号完整性问题，比如采样延迟或者在周期内无法采样、出现误码等。图 1.10 所示为非单调信号波形。

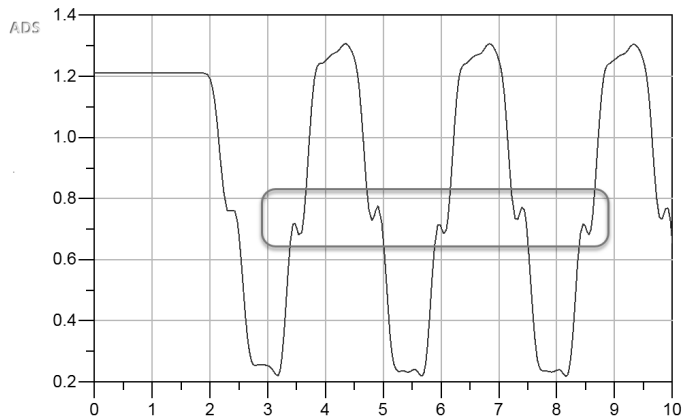


图 1.10 非单调信号波形

当然，并不是所有的信号出现非单调性都不能接受，在电子产品系统设计中，如果信号是电平采样的，那么就可以接受在非门限电平判断处出现的非单调信号波形。

1.1.11 过冲/下冲

过冲是指接收端接收信号的第一个峰值或谷值超过稳定电压值，对于上升沿是指第一个峰值超过最大电压，对于下降沿是指第一个谷值超过最小电压；而下冲对于上升沿就是第二个谷值，对于下降沿就是第二个峰值。过冲和下冲波形如图 1.11 所示。

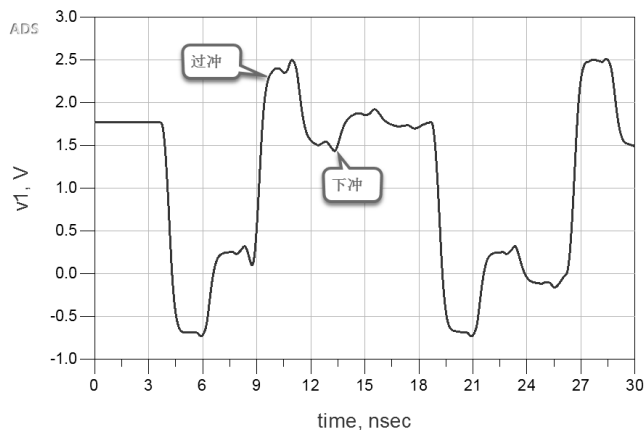


图 1.11 过冲和下冲波形

过大的过冲会导致芯片损坏或影响芯片的使用寿命；过大的下冲可能会导致信号的误触发。大多数过冲都是由信号网络的阻抗不匹配造成的。

1.1.12 眼图

眼图是一系列数字信号 101、010 码元以及长 0 和长 1 码元通过不断地累积而形成的一种波形。眼图包含的内容非常丰富，如信号的幅值、位宽、抖动等。由于眼图能快速、直观地评估数字信号质量，在高速数字电路中引入眼图的主要原因是眼图能比较好地评估一个系统的传输优良性。图 1.12 所示为一个信号网络的眼图。

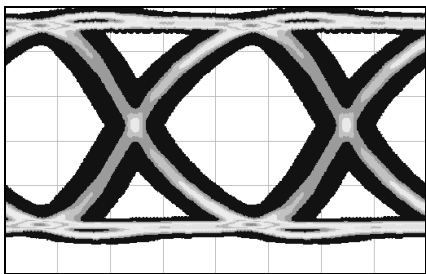


图 1.12 眼图

1.1.13 码间干扰

电子产品使用的 PCB（print circuit board，印制电路板）类似于一个低通滤波器，而信号就如一个一个的脉冲。当信号经过 PCB 时，信号就会发生变化，相邻的码元之间就会形成干扰，这种干扰就是所谓的码间干扰。码间干扰是由前后码元的畸变造成的，这与传输系统的特性有关。码间干扰是信号完整性中非常重要的一个概念，在电子产品中，码间干扰通常会造成眼图发散，即导致抖动和误码率的增大。图 1.13 所示为码间干扰造成的信号波形“畸形”。

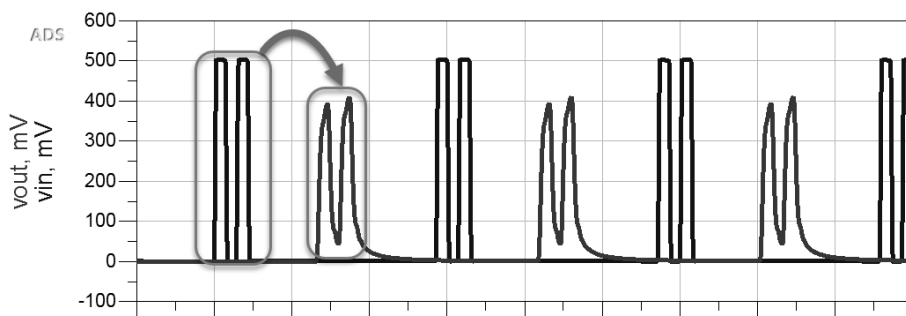


图 1.13 码间干扰

1.1.14 误码率

误码率，简单地说就是在一定的时间内错误比特（bit）占总传输信号比特的比率。误码率是检验信号完整性的终极标准。因为不管系统是怎么设计的，只要没有误码，就说明该系统是好的。当然，每一类的总线都对误码率有相关的规定，比如 PCIe3.0 要求误码率在 10^{12} 个码元中只能出现一个误码，PCIe3.0 对 BER 的要求如图 1.14 所示。

An 8.0 GT/s receiver is tested by means of applying a stressed eye to the DUT and verifying that the receiver meets the 10^{-12} BER target. The method for 8.0 GT/s Rx testing is conceptually similar to that defined for 5.0 GT/s, although there are some implementation differences, primarily due to the higher bit rate and the measurement challenges it imposes.

图 1.14 PCIe3.0 误码率要求

1.1.15 损耗

损耗就是信号在传输过程中能量的损失。在信号完整性中经常遇到的两种损耗是插入损耗（insertion loss）和回波损耗（return loss）。

插入损耗是指在信号传递过程中由于传输介质等因素导致的能量损耗。在很多总线中都明确地给出了对插入损耗的要求。10Gbase-KR 对插入损耗的要求如图 1.15 所示。

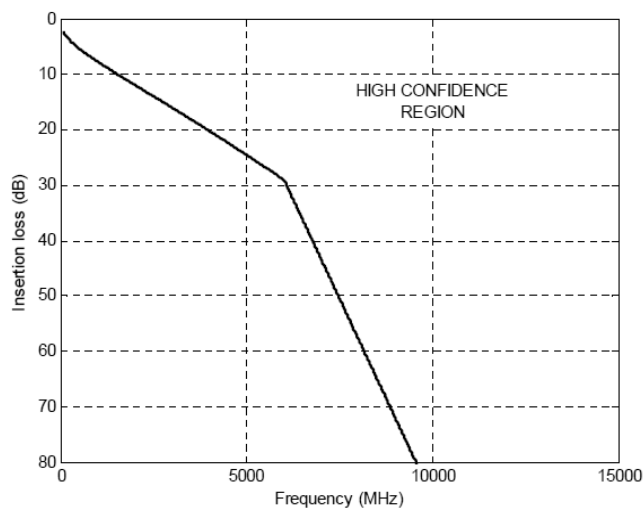


图 1.15 10Gbase-KR 对插入损耗的要求

回波损耗是指在传输过程中，遇到不连续的界面时，沿传输路径反射回来的能量。在信号完整性中，主要是由于阻抗的不连续造成的。很多总线规范中也都对回波损耗有明确的要求。10Gbase-KR 对回波损耗的要求如图 1.16 所示。

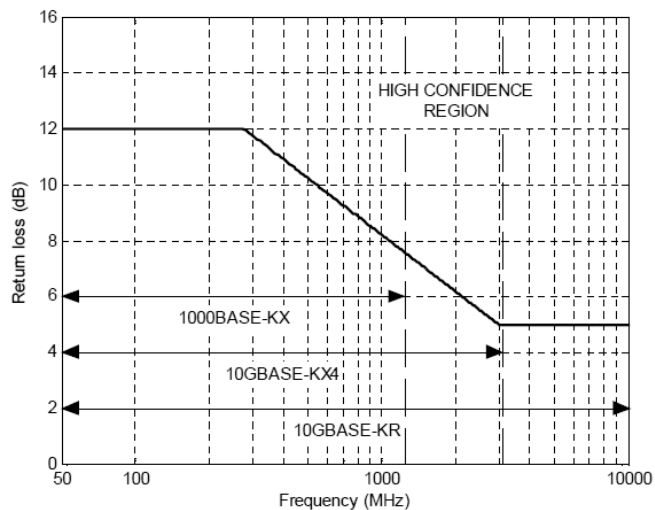


图 1.16 10Gbase-KR 对回波损耗的要求

1.1.16 趋肤效应

趋肤效应是指随着频率的增加，信号就越靠近传输导体的表面。这样就会导致传输线的路径发生改变，进而改变传输线的阻抗。由于 PCB 一般采用铜箔作为金属导体，铜箔往往是不平整的，信号在高频传输时，就会遇到由趋肤效应导致阻抗波动的情况。如果波动比较大，很容易引起信号完整性反射的问题。

信号趋肤的深度与频率有关系，简单表达式为

$$\delta = \sqrt{\frac{\rho}{\pi * f * \mu}}$$

δ ——趋肤深度, m;

ρ ——电阻率, 为常数, 铜的电阻率 $\rho=0.01749 \text{ ohm} \cdot \text{m}$;

f ——频率, Hz;

μ ——传输线的磁导率, 为常数, 铜的磁导率 $\mu=4\pi*10^{-7} \text{ H/m}$ 。

1.1.17 扩频时钟 (SSC)

扩频时钟 (spread spectrum clock, SSC) 是一种频率调制技术, 用于数字电路, 以减少电子设备产生的电磁干扰 (EMI)。由于电子设备发射的能量峰值频率非常窄, 因此使用 SSC 技术将产生的能量分散到最小宽度来降低干扰峰值。但是 SSC 的引入会导致时钟或信号抖动增加。图 1.17 所示为一个 USB3.0 5Gb/s 使用 CP1 码型测量 SSC 的结果。

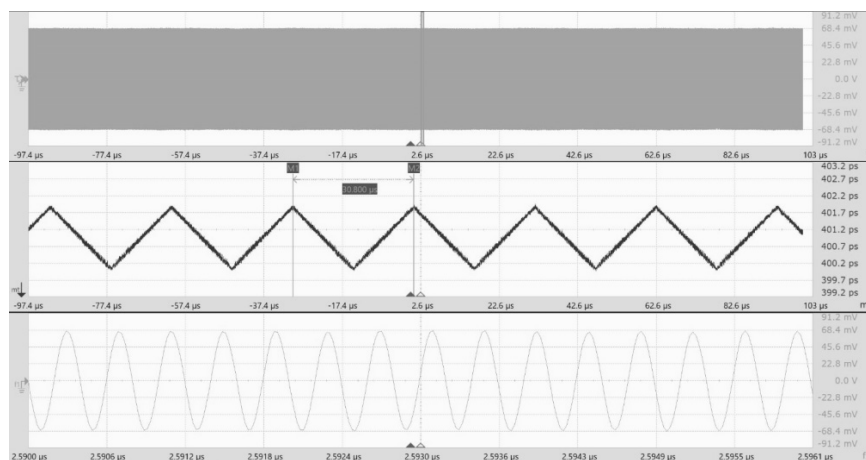


图 1.17 SSC 测试波形

1.2 电源完整性基本概念

电源完整性 (power integrity, PI) 问题也是信号完整性中非常重要的一个部分, 电源作为整个电子产品的“心脏”, 电源设计的成功与否直接关系到产品设计的成败。

由于电子产品呈现高速高密、低电压大电流的发展趋势, 在设计时, 经常会遇到电源纹波、电源噪声、电源影响信号完整性或信号影响电源等问题。电源完整性已然成为一个非常重要的设计对象。图 1.18 所示为电源压降示意图。

在电源完整性仿真中, 工程师主要关注直流压降、电流密度、电-热关系、PDN 交流阻抗、同步开关噪声 (SSN) 等问题。特别是在电源分配网络 (PDN) 中, I/O 开关产生的同步开关噪声对信号完整性和电源完整性的影响都非常严重。本书第 13 章将专门介绍电源完整性。

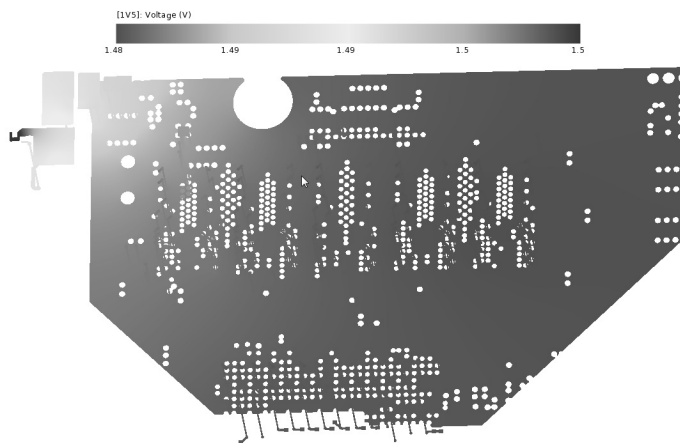


图 1.18 电源压降示意图

1.3 SI/PI/EMC 的相互关系

日益严重的电磁现象正在越来越严重地影响着我们的日常生活，如何使设计的产品能够满足各个国家的电磁兼容性（EMC）的要求已然变成了一名电子工程师必须要面对的工作。电磁兼容性与信号完整性和电源完整性既有“唇亡齿寒”的关系，又存在相互矛盾的关系，如图 1.19 所示。

对于信号完整性工程师来说，希望得到的信号波形的上升时间越短越好，如图 1.20 所示的方波，这样时序裕量就会非常充足；而对于电磁兼容认证工程师来讲，希望得到的信号波形在满足最低性能要求下，信号的上升/下降时间越长越好，如图 1.21 所示的正弦波，这样信号的谐波分量小，能最好地满足电磁兼容的要求。

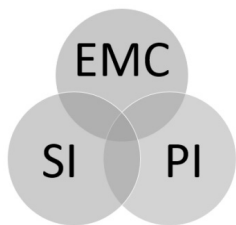


图 1.19 SI、PI 和 EMC 的关系

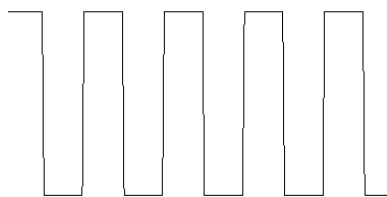


图 1.20 脉冲波形

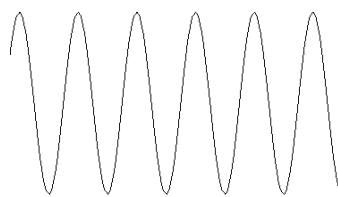


图 1.21 正弦波形

本章小结

不管是信号完整性仿真还是测试，都需要了解一些基本的原理和内容。本章主要介绍了与信号完整性和电源完整性相关的基本概念，包括基本的信号完整性、电源完整性、传输线、建立/保持时间等。