

D1-H硬件最小系统



本章导读 学习一种嵌入式微型计算机,首先要了解该芯片的基本硬件特点,本章概述 RISC-V 架构玄铁 C906 内核 D1-H 芯片的硬件特点。主要包括:

(1) D1-H 的存储器映像、中断源。

(2) 概述 D1-H 的引脚功能,设计其硬件最小系统。

(3) 以 D1-H 为例,构建出一种通用嵌入式计算机(AHL-D1-H)作为本书硬件实践平台。它以 D1-H 芯片为核心辅以最基本的外围电路,构成了 D1-H 硬件最小系统,使得 D1-H 的内部程序可以运行起来,在此基础上进行嵌入式系统技术基础的学习。



视频讲解

3.1 D1-H 微处理器概述

学习一个微处理器,可以从了解其基本功能、存储器映像、中断源、引脚功能开始,构建其硬件最小系统,使软件可以运行起来。

3.1.1 D1-H 的基本功能

本书以 D1-H 微处理器为蓝本阐述嵌入式技术基础。D1-H 微处理器是全志科技于 2022 年 1 月正式推出的基于 RISC-V 架构阿里平头哥玄铁 C906 内核的 64 位微处理器。D1-H 的工作频率达 1GHz,采用外部 RAM 及 Flash,封装形式: 337 引脚 LFBGA 封装;工作范围 $-25\sim+125^{\circ}\text{C}$ 。D1-H 内部集成了音频接口、显示输出接口、GPIO、UART、Timer、RTC、PWM、SPI、I2C、ADC、WDG、USB 等;内部 SRAM 大小为 32KB,最高可外接 2GB 大小的 RAM;无片内 Flash,但支持 SPI 接口外接 Flash 芯片、SD 卡和 eMMC 等非易失存储器(Non Volatile Storage Medium, NVM),用于存储程序。D1-H 可用于工业控制、图像处理、音频处理等领域。

3.1.2 D1-H 的存储器映像

1. 存储器映像的概念

一个微处理器的**存储器映像**(memory mapping)是指将与 CPU 地址线直接相连的物理

空间当作存储器来看待,将其分成若干区间,确定可安排哪些实际的物理资源^①。一般情况下,哪些地址服务于什么资源是芯片厂家规定好的,用户只能用而不能改。

这样说有些抽象,可以打开电子资源中 01-Document\D1-H 芯片资料\D1-H_User Manual_V1.0.pdf 文件,搜索“memory mapping”即可看到 3.1 节给出了 D1-H 的存储器映像,即各个地址空间的用途。下面从实际用途给出部分功能简要描述。

2. D1-H 存储器映像部分功能简要描述

D1-H 内部含有 64 位玄铁 C906 RISC-V CPU,其地址总线为 32 位,对应的直接寻址空间为 4GB^②,地址范围是 0x0000_0000~0xFFFF_FFFF。在这 4GB 空间内,安排了芯片启动固件、系统配置寄存器、片外 RAM 以及其他外设,如通用输入/输出等,以便 CPU 可以直接访问,表 3-1 给出了 D1-H 存储器映像部分功能简要描述,这个表主要根据 D1-H 芯片用户手册的 3.1 节(存储器映像)总结而来,以便了解 D1-H 芯片主存储器空间的用途。

表 3-1 D1-H 存储映射表

32 位地址范围	大小	用途
0x0000_0000~0x0000_BFFF	48KB	片内 ROM,内部引导程序(Boot ROM,BROM)固化于此处
...		
0x0002_0000~0x0002_7FFF	32KB	片内 SRAM
...		
0x0200_0000~0x0200_07FF	2 KB	GPIO 模块
0x0200_0C00~0x0200_0FFF	1 KB	PWM 模块
...		
0x4000_0000~0x7FFF_FFFF	1GB	外接 RAM 空间
...		

在基础学习阶段,只要能够了解用户程序的变量放在何处,程序放在何处即可。D1-H 芯片内部少量 RAM 不足以支持用户编程,内部没有 Flash 存储器,因此需要外接 RAM 及 Flash 存储芯片,这属于 D1-H 硬件最小系统设计范畴,具体将在 3.2 节中介绍。

3.1.3 D1-H 的中断源

学习一个微处理器,了解其中断源也是重要一环。所谓**中断**,是指 CPU 正常运行程序

^① 要理解存储器映像概念,就要了解主存、辅存概念。CPU 指令可以直接访问的存储空间被称为主存储器空间,即主存。正在被运行的程序,必须存在于主存空间内,以便程序能自动运行。当然,一些芯片的实际程序可以存储在非易失的辅助存储器(即辅存)中,运行阶段由内部机制调入 CPU 可直接访问的主存中运行。所谓映像,是指主存的地址可以映射到包括辅存在内的其他物理资源上,以便 CPU 通过主存地址可以对这些物理资源进行访问。例如,第 4 章将阐述的 GPIO 寄存器,它不是存储器,但是它借用主存地址,CPU 就可以对它直接操作。为了与 CPU 内部的寄存器进行区分,就将这些具有固定地址的寄存器称为映像寄存器。

^② 4GB 是这样计算出来的:存储单元以字节(Byte)为单位,1 条地址线可以寻址 2B(地址分别为 0、1);2 条地址线可以寻址 4B(地址分别为 00、01、10、11);……;10 条地址线可以寻址 1024B(即 1KB);……;20 条地址线可以寻址 1MB;……;30 条地址线可以寻址 1GB,则 32 条地址线可以寻址 4GB。

时,由于 CPU 内核异常或者外设模块发出请求事件,CPU 停止正在运行的程序,转去运行对应的处理程序,这个处理程序被称为**中断服务例程**(Interrupt Service Routine,ISR),运行 ISR 后,一般会返回原处继续运行^①。该过程就好像一个人正在做一件事,突然被另外一件更紧急的事打断,转而去处理另外一件事,然后再回到原来那件事继续。

引起 CPU 中断的事件称为**中断源**,一个芯片具有哪些中断源是在芯片设计阶段确定的。

D1-H 内部含有一个平台级中断控制器(Platform-Level Interrupt Controller,PLIC),用于协助 CPU 处理中断问题,最多支持 256 个中断源的采样。用户通过对 PLIC 的有关寄存器编程,可以获得中断源的编号,并根据中断源编号调用相应的中断服务例程。D1-H 支持的中断源如表 3-2 所示,为了简洁,该表只给出几个例子,实际编程时,可直接查看样例工程的 03_MCU\startup\interr.h 文件,该文件中含有中断号枚举量(可通过搜索模块名找到),例如,D1_IRQ_UART0=18,编程时可以直接使用 D1_IRQ_UART0。关于中断的编程方法将在第 6 章阐述。

表 3-2 D1-H 中断向量表

中断向量号	中 断 源	描 述
0~17	保留	
18~23	UART0~UART5	UART0~5 全局中断
24	保留	
25~28	TWI0~TWI3	TWI0~3 全局中断
29~30	保留	
31~32	SPI0~SPI1	SPI0~1 全局中断
33	保留	
34	PWM	PWM 全局
...	实际使用时,直接在工程的 03_MCU\startup\interr.h 文件中查中断号	

3.2 D1-H 的硬件最小系统

学习一个微处理器,必须让其能够运行程序。微处理器要能够运行程序,必须给它供电,还要给一些引脚加上特定的信号,这涉及硬件最小系统的概念。

3.2.1 硬件最小系统的概念

硬件最小系统是指能使用户程序能够运行所必需的最小规模的外围电路,它为芯片提供电源、晶振、复位和程序写入等服务。要使一个芯片可以运行程序,必须为它做好服务工作,也就是要找出哪些引脚需要我们提供服务,以满足用户程序运行。

要设计出微处理器的硬件最小系统,需从引脚功能分析入手。

^① 有关中断的知识,将在 6.4 节较为详细地阐述。

3.2.2 D1-H 的引脚功能

1. D1-H 芯片引脚分类

本书使用的 D1-H 芯片为 337 引脚 LFBGA 封装,引脚排列参见 D1-H 数据手册的第 7 章,功能描述参见数据手册的第 4 章。

对于 D1-H 芯片的 337 个引脚,看似很多,只要从硬件最小系统概念出发,按照“需要我们为它提供服务的引脚,以及它为我们提供服务的引脚”分成两大类,需要我们为它提供服务的引脚就是硬件最小系统引脚。

2. D1-H 芯片的硬件最小系统引脚

经过分析,D1-H 的硬件最小系统引脚见表 3-3,也就是说,这些引脚需要我们为它服务好。主要有电源与地类、复位、晶振、外接 RAM 芯片、外接 Flash 芯片以及程序写入类引脚。

表 3-3 D1-H 硬件最小系统引脚表

序号	类别	引脚名	功能描述
1	电源与地类引脚	VDD-CPU,SYS	CPU、系统总线等供电
		AVCC	模拟部分电源,可为 ADC、DAC 等供电
		VCC-IO	数字部分电源,为 GPIOB、USB 等供电
		VCC-DRAM,VDD18-DRAM	为外接 RAM 芯片供电
		VCC-PC~VCC-PG	分别为 GPIO 模块的 C~G 口供电
		VCC-RTC,PLL,LVDS,TVIN,TVOUT,HDMI,EFUSE,DCXO,HPVCC	有关 RTC、PLL 等模块供电
		LDO-IN,LDOA-OUT,LDOB-OUT	内部 LDOA/B 输入/输出电压
		GND	地(90 个)
		GND-TVIN,AGND	TVIN、模拟地
2	复位引脚	RESET	双向引脚,需外接上拉电阻,作为输入,拉低可使芯片复位
3	晶振引脚	DXIN,DXOUT X32KIN,X32KOUT	外部无源晶振输入/输出引脚
4	外接 RAM 芯片引脚	地址 SA0~SA15,...	外接 RAM 芯片的地址线
		数据 SDQ0,SDQ1,...	外接 RAM 芯片的数据线
		控制 SCKP,SCKN,SCKE0,SCKE1,...	外接 RAM 芯片的控制线
5	外接 Flash 芯片引脚	S-CS0,S-MISO,S-WP,S-HOLD,S-CLK,S-MOSI	使用 SPI 接口外接 Flash 芯片
6	程序写入类引脚	固件交换启动(Firmware Exchange Launch,FEL)引脚	启动时检测该引脚状态以进入不同的工作模式,低电平进入 FEL 模式,该模式下可用全志开发工具烧写 Flash
		OTG 模块: USB0-DP、USB0-DM,PD21,USBVBUS	通过 OTG 接口可以进行程序的写入等功能

(1) **电源与地**。芯片要能工作,必须将电源与地接好。因制造工艺方面的原因,在芯片内部制造电容有难度,设计芯片外围硬件最小系统时,需要在靠近芯片的电源与地引脚之间接滤波电容^①。在 337 引脚 LFBGA 封装的 D1-H 芯片中,有电源与地类引脚 135 个,这是为了更好地供电平衡,使芯片 CPU 及各个模块稳定地工作。

(2) **复位引脚**。复位,意味着芯片一切重新开始,其引脚名为 RESET。若复位引脚有效(D1-H 是低电平有效),则会引起芯片复位。D1-H 芯片的复位引脚需要外接上拉电阻。若这个引脚再外接一个按钮(按下即两端导通)的一端,按钮的另一端接地,这个按钮就称为复位按钮,按下复位按钮然后放开,可使芯片复位。从复位时芯片是否处于上电状态来区分,复位可分为冷复位和热复位。芯片从无电状态到上电状态的复位属于冷复位,芯片处于带电状态时的复位叫热复位。操作复位按钮的复位属于热复位。从 RAM 的内容来看,冷复位后 RAM 的内容是随机的,热复位后 RAM 的内容会保持复位前的状态,即热复位并不会引起 RAM 中内容的丢失,实际编程时,可以利用这一特性判定热复位与冷复位。

(3) **晶振引脚**。计算机的工作需要一个时间基准,这个时间基准由时钟源(如晶振)电路提供。晶振电路为处理器提供稳定的时钟信号,确保其按预定频率工作。D1-H 的 DXIN 引脚连接到外部晶振的输入端,用于接收来自外部晶振的时钟信号;DXOUT 引脚连接到外部晶振的输出端,用于提供时钟信号回路,DXIN 和 DXOUT 引脚通常用于高频晶振,例如,用于系统时钟或处理器时钟。X32KIN、X32KOUT 引脚分别为 32kHz 外部晶振的输入端与输出端,主要用于实时时钟 RTC 或低功耗模式下的时钟源。

(4) **外接 RAM 芯片引脚**。D1-H 的片内 RAM 大小仅有 32KB,需要外接 RAM 芯片, RAM 一般用来存储全局变量,静态变量,临时变量(堆栈空间)等。D1-H 提供外接 RAM 芯片所需要的地址、数据、控制引脚。

(5) **外接 Flash 芯片引脚**。D1-H 芯片无内置 Flash,通过 SPI 接口外接 Flash 芯片。Flash 作为一种非易失存储器,能够在断电的情况下保留数据,可用于存储程序代码、常量等。

(6) **程序写入类引脚**。芯片启动时检测 FEL 引脚状态以进入不同的工作模式,低电平进入 FEL 模式,该模式下可用全志开发工具烧写 Flash,通过 USB OTG 接口可以将程序写入 Flash 中。高电平进入介质引导模式,该模式下可从非易失性存储介质中加载程序,以便运行用户程序。

3. 功能类引脚

除了需要为芯片服务的引脚(硬件最小系统引脚)之外,芯片的其他引脚若是向外提供服务的,则可称之为 I/O 端口资源类引脚,见表 3-4。这些引脚一般具有多种复用功能。

^① 滤波电容容量大小的确定方法。一般来说,芯片手册会给出参考值,根据 D1-H 芯片手册,其滤波电容分别为 2 μ F、10nF。相对容量大的电容滤低频波,容量小的电容滤高频波,这是因为大电容充放电比小电容充放电慢,而滤波就是基于电容充放电原理实现的。

表 3-4 D1-H 对外提供 I/O 端口资源类引脚表

端口号	引脚数	引脚名	硬件最小系统复用引脚
B	13	PTB[0-12]	PTB12、PTB9、PTB8、PTB5、PTB4、PTB1、PTB0
C	8	PTC[0-7]	PTC2、PTC3、PTC4、PTC5、PTC6、PTC7
D	23	PTD[0-22]	PTD16、PTD21
E	18	PTE[0-17]	
F	7	PTF[0-6]	
G	19	PTG[0-18]	
合计	88		
说明	本书中所涉及的 GPIO 端口如 PTB 引脚与 PB 引脚同义,均可作为 Port B 的缩写		

D1-H(337 引脚 LFBGA 封装)具有 88 个 I/O 引脚,这些引脚均具有多个功能,在芯片启动(或上电复位时),会立即被配置为高状态通用输入引脚,并具有内部上拉。启动过程将重新配置部分引脚(主要是硬件最小系统引脚)用于支持芯片的运行。芯片启动后,用户程序可按需配置其他引脚。

【思考一下】 把引脚分为硬件最小系统引脚与对外提供服务的功能类引脚对嵌入式系统的硬件设计有何益处?

3.2.3 D1-H 硬件最小系统设计

D1-H 硬件最小系统电路的介绍见电子资源的 02-Hardware 文件夹,下面给出简要说明。

1. 电源及其滤波电路

D1-H 的电源类引脚较多,用来减小电流环路并提供足够的电流,一些模块也有单独电源与地的引出脚。为了保持芯片电流平衡,电源分布于各边。为了使电源电压稳定,所有电源引出脚必须外接适当的滤波电容,以减小芯片运行对电源的影响。至于需要外接电容,是由于集成电路制造技术无法在芯片内部集成足够大的电容。电源滤波电路可改善系统的电磁兼容性、增强电路工作的稳定性。D1-H 拥有 23 个电源类引脚,本系统采用 5V 电源输入,转换为芯片工作电源(3.3V),CPU 需要 0.9V 电压,外接 RAM 需要 1.5V 电压,本书选取蕊源公司的 RY3408 和 RY3420 电源转换芯片用于产生上述电压。

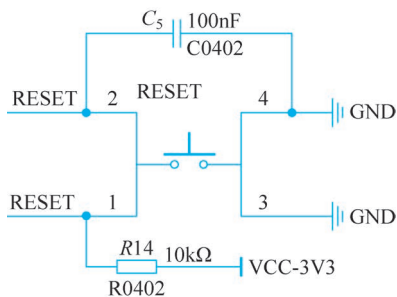


图 3-1 复位电路

【思考一下】 实际布板时,电源与地之间的滤波电容为什么要靠近芯片电源引脚? 简要说明电容容量大小与滤波频率的关系。

2. 复位电路

复位电路如图 3-1 所示,芯片的复位引脚 RESET 平时被上拉到 3.3V,若按下复位按钮,则为低电平,芯片复位。电路中的电容可以减少抖动。

特别提示: 本书基于 D1-H 构建的通用嵌入式计算机 AHL-D1-H 开发板,该板上的复位按钮的主要作

用是：若用户程序因未知原因导致下载时 GEC 连接不上，则可以按下复位按钮，绿灯闪烁一下，继续操作六次以上，返回 BIOS 状态，绿灯闪烁，此时可继续连接下载用户程序。

3. 晶振电路

晶振通过振荡的形式产生时钟源，为系统提供工作时钟。D1-H 通过内部 16MHz 晶振和外部 24MHz、32.768kHz 晶振为系统提供工作时钟，晶振连接在晶振输入引脚和晶振输出引脚之间，外部 24MHz、32.768kHz 晶振电路如图 3-2 所示。图 3-2(a) 中 24MHz 无源晶振连接在芯片晶振输入引脚(DXIN 脚)与晶振输出引脚(DXOUT 脚)之间，两个电容称为起振电容。实际上，两个电容有一定偏差，否则晶振不会起振；而电容制造过程总会有一个微小的偏差，以满足起振条件。若使用内部时钟源，那么这个外接晶振电路就可以不焊接。

【思考一下】 通过查阅资料，了解一下晶振有哪些类型，简述其工作原理。

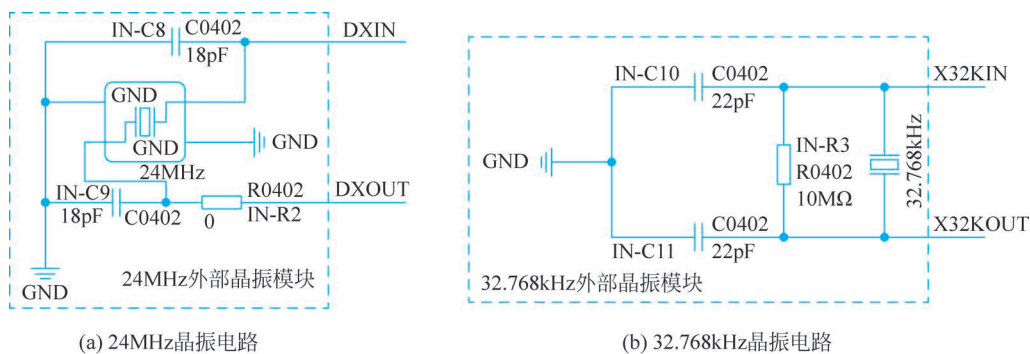


图 3-2 外部晶振电路

4. 程序下载电路

嵌入式软件开发与 PC 软件开发主要的不同点在于，开发 PC 程序，就地运行；而开发嵌入式软件，PC 作为工具机，嵌入式程序必须下载到嵌入式终端才能运行。程序下载电路为程序下载提供了硬件基础。程序下载有许多方式，通过 Type-C 接口进行机器码的下载，称之为 OTG^① 接口，它需要配合固件交换启动(FEL)引脚使用。当 D1-H 上电复位后，会检测 FEL 引脚的状态，若 FEL 引脚为低电平，则进入强制程序下载模式。OTG 接口亦可以为芯片供电，其电路如图 3-3 所示，FEL 电路如图 3-4 所示。

在本书中，OTG 用于写入 BIOS，随后在 BIOS 支持下，进行嵌入式系统的学习与应用开发。

5. 外接 RAM 芯片电路

AHL-D1-H 的外接 RAM 芯片 DDR3 SDRAM，型号为 H5TQ4G63EFR-RDC，封装形式为 FBGA-96，容量大小为 512MB，地址范围是 0x4000_0000 ~ 0x6000_0000^②。用途为运

^① OTG 是 On-The-Go 的缩写。2001 年 12 月由 USB 标准化组织公布，主要应用于不同设备间的数据交换，2014 年左右开始在市场普及。

^② 起始地址 0x4000_0000 是由硬件电路决定的，大小为 0x2000_0000，转为十进制形式就是 512MB。因为 1MB=1024×1024=0x10_0000，512MB=512×1024×1024=0x2000_0000。

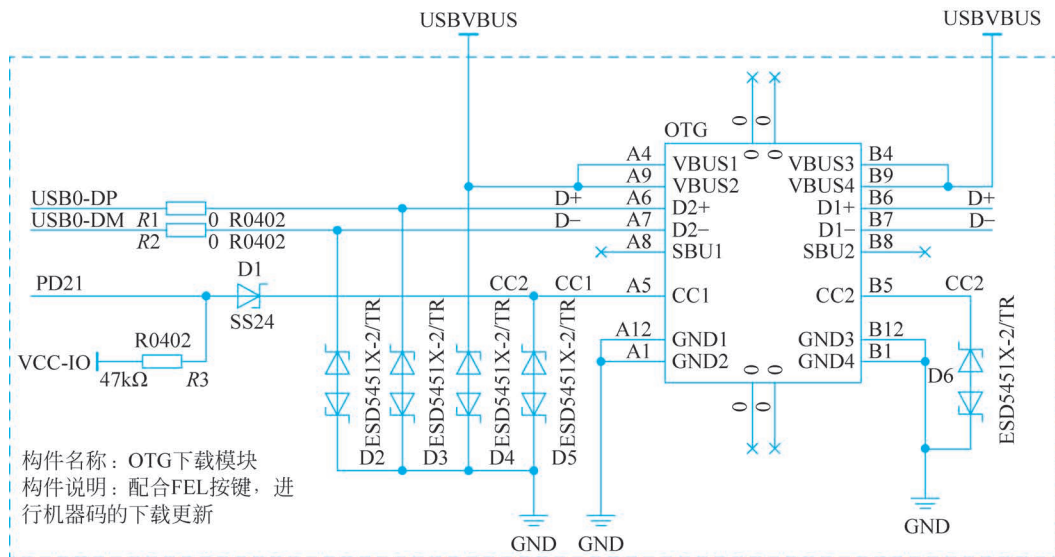


图 3-3 OTG 下载电路

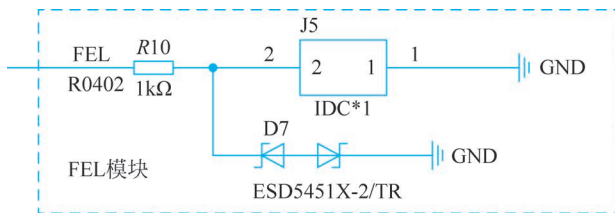


图 3-4 FEL 按键电路

行前导入程序,数据也在其中。具体电路参见电子资源 02-Hardware\AHL-D1-H 硬件电路图.pdf。

6. 外接 Flash 芯片电路

AHL-D1-H 的外接 Flash 片 Nand Flash, 型号为 MX35LF2GE4AD-Z4I, 封装形式为 WSON-8, 接口为串行外设接口 (Serial Peripheral Interface, SPI), 容量大小为 256MB, 映射的地址范围为 0x0000_0000-0x1000_0000。在 D1-H 芯片的内置非易失存储器中, 生产厂家驻留了引导程序, 可以在芯片启动时将外接 SPI 接口连接的 Flash 存储器中的程序导入 RAM 中运行。具体电路参见电子资源 02-Hardware\AHL-D1-H 硬件电路图.pdf。

3.3 由 D1-H 构建通用嵌入式计算机

嵌入式计算机一般来说是一个微型计算机, 目前嵌入式系统开发模式大多数是从“零”做起, 也就是说, 硬件从 MPU (或 MCU) 芯片做起, 软件从自启动开始, 这增加了嵌入式系统的学习与开发难度。MPU 性能的不断提高及软件工程概念的普及, 为解决这些问题提

供了契机。若能像通用计算机那样,把制作计算机与用计算机的工作两件事分开,便可以提高软件可移植性,降低嵌入式系统的开发门槛,这种方法对嵌入式人工智能、物联网、智能制造等嵌入式应用领域将会形成有力推动。

3.3.1 嵌入式系统应用开发方式存在的问题与解决办法

1. 嵌入式系统应用开发方式存在的问题

微处理器 MPU 是嵌入式设备的核心,承担着传感器采样、滤波处理、融合计算、通信、控制执行机构等功能。MPU 生产厂家往往配备一本厚厚的参考手册,少则几百页,多则近千页。许多厂家也会给出软件开发包(Software Development Kit, SDK)。但是,MPU 的应用开发人员通常需要花费太多的精力在底层驱动上,嵌入式系统应用的开发方式存在软硬件设计颗粒度低、可移植性弱等问题。

(1) 硬件设计颗粒度低。以窄带物联网(Narrow Band Internet of Things, NB-IoT)终端(Ultimate-Equipment, UE)为例说明硬件设计颗粒度问题。通常在 NB-IoT 终端 UE 的硬件设计中,首先应选一款 MPU、一款通信模组、一款 eSIM 卡,然后根据终端 UE 的功能,开始 MPU 最小系统设计、通信适配电路设计、eSIM 卡接口设计及其他应用功能设计,在这个过程中,有许多共性的步骤。

(2) 寄存器级编程,软件编程颗粒度低,门槛较高。MPU 参考手册属于寄存器级编程指南,是终端工程师的基本参考资料。例如,要完成一个串行通信程序,需要用到波特率寄存器、控制寄存器、状态寄存器、数据寄存器等,一般情况下,工程师会针对所使用的芯片,封装其驱动。即使利用厂家给出的 SDK,也要费一番周折。无论如何,有一定技术门槛,花费不少时间。此外,工程师面向个性产品制作,不具备社会属性,常常弱化可移植性。

(3) 可移植性弱,更换芯片困难,影响产品升级。一些厂家的某一嵌入式产品使用一个 MPU 芯片多年,有的芯片甚至已经停产,且价格较贵,但由于早期开发可移植性较弱,更换芯片需要较多的研发投入,因此,即使新的芯片性价比高,也较难更换。对于嵌入式设备开发,如何做到更换其型号,而原来的软件不变,是值得深入分析思考的。

2. 解决嵌入式设备开发方式颗粒度低与可移植性弱的基本方法

针对嵌入式系统应用开发方式存在颗粒度低、可移植性弱的问题,必须探讨如何提高硬件颗粒度、如何提高软件颗粒度、如何提高可移植性,做到这三个“提高”,就可大幅度降低嵌入式系统应用开发的难度。

(1) 提高硬件设计的颗粒度。若能将 MPU 及其硬件最小系统、基本外设及其适配电路,做成一个整体,则可提高嵌入式系统硬件开发颗粒度。硬件设计也应该从元件级过渡到以硬件构件为主,辅以少量接口级、保护级元件,以提高硬件设计的颗粒度。

(2) 提高软件编程颗粒度。针对大多数以 MPU、MCU 为核心的嵌入式系统,可以通过面向知识要素角度设计底层驱动构件,将编程颗粒度从寄存器级提高到以知识要素为核心的构件级。以 GPIO 为例阐述这个问题。共性知识要素是:引脚复用成 GPIO 功能、初始化引脚方向;若定义成输出,则设置引脚电平;若定义成输入,则获得引脚电平,等等。寄

寄存器级编程涉及引脚复用寄存器、数据方向寄存器、数据输出寄存器、引脚状态寄存器等。寄存器级编程因芯片不同,其地址、寄存器名字、功能而不同。可以面向共性知识要素编程,将寄存器级编程不同之处封装在内部,将编程颗粒度提高到知识要素级。

(3) 提高软硬件可移植性。对于特定厂家提供的 SDK,应注意可移植性。但是由于厂家之间的竞争关系,其社会属性被弱化。因此,让芯片厂家工程师从共性知识要素角度封装底层硬件驱动,有些勉为其难。科学界必须从共性知识要素本身角度研究这个问题。把共性抽象出来,面向知识要素封装,将个性化的寄存器屏蔽在构件内部,这样才能使得应用层编程具有可移植性。在硬件方面,遵循硬件构件的设计原则,提高硬件可移植性。

3.3.2 提出 GEC 概念的时机、GEC 定义与特点

1. 提出 GEC 概念的时机

要想能够做到提高编程颗粒度、提高可移植性,可以借鉴通用计算机(General Computer)的概念与做法,在一定条件下,研制通用嵌入式计算机(General Embedded Computer,GEC),将基本输入/输出系统(Basic Input and Output System, BIOS)与用户程序分离开来,实现彻底的工作分工。GEC 虽然不能涵盖所有嵌入式开发,但可涵盖其中大部分。

GEC 概念的实质是将面向寄存器编程提高到面向知识要素编程,从而提高编程颗粒度。但是,这样做也会降低实时性。弥补实时性降低的方法是提高芯片的运行时钟频率。目前 MPU 的总线频率是早期 MPU 总线频率的几十倍,甚至几百倍,因此,更高的总线频率为提高编程颗粒度提供了物理支撑。

另外,软件构件技术的发展与认识的普及也为提出 GEC 概念提供了机遇。嵌入式软件开发人员越来越认识到软件工程对嵌入式软件开发的重要支撑作用,也意识到掌握和应用软件工程的基本原理对嵌入式软件的设计、升级、芯片迭代与维护等方面,具有不可或缺的作用。因此,从“零”开始的编程,将逐步分化为构件制作与构件使用两个不同层次,也为嵌入式人工智能提供了先导基础。

2. GEC 定义及基本特点

通用嵌入式计算机(GEC)是一个具有特定功能的嵌入式计算机,但其软硬件开发方式类似于通用计算机的组装和软件开发。其与传统嵌入式设备开发区别体现在硬件与软件两个方面。在硬件上,把嵌入式设备硬件最小系统及面向具体应用的共性电路封装成一个整体,为用户提供 SOM 级可重用的硬件实体,并按照硬件构件要求进行原理图绘制、文档撰写及硬件测试用例设计。在软件上,把嵌入式软件分为 BIOS 程序与 User 程序两部分。BIOS 程序先于 User 程序固化于非易失存储器(如 Flash)中,启动时,BIOS 程序先运行,随后转向 User 程序。BIOS 面向知识要素的底层驱动构件,并为 User 程序提供函数原型级调用接口。

与传统嵌入式系统对比,GEC 具有硬件直接可测性、用户软件的编程快捷性与可移植性三个基本特点。

(1) GEC 硬件的直接可测性。与一般嵌入式设备不同,GEC 类似于 PC,通电后可直接可运行内部的 BIOS 程序, BIOS 驱动保留使用的小灯引脚,高低电平切换(在 GEC 上,可直接观察到小灯闪烁)。可利用 AHL-GEC-IDE 开发环境,使用串口连接 GEC,直接将 User 序写入 GEC, User 程序中包含类似于 PC 程序调试的 printf 语句,通过串口向 PC 输出信息,实现了 GEC 硬件的直接可测性。

(2) GEC 用户软件的编程快捷性。与一般 MPU 不同,GEC 内部驻留的 BIOS 与 PC 上电过程类似,完成系统总线时钟初始化;提供一个系统定时器,提供时间设置与获取函数接口; BIOS 内驻留了嵌入式常用驱动,如 GPIO、UART、ADC、Flash、I2C、SPI、PWM 等,并提供了函数原型级调用接口。利用 User 程序的不同框架,用户软件不需要从“零”编起,而是在相应框架基础上,充分应用 BIOS 资源,实现快捷编程。

(3) GEC 用户软件的可移植性。与一般 MPU 软件不同,GEC 的 BIOS 软件由 GEC 提供者研发完成,随 GEC 芯片而提供给用户,即软件被硬件化了,具有通用性。BIOS 驻留了大部分面向知识要素的驱动,提供了函数原型级调用接口。在此基础上编程,只要遵循软件工程的基本原则,GEC 用户软件就可具有较高的可移植性。

3.3.3 由 D1-H 构成的 GEC

本书以 D1-H 为核心构建一种通用嵌入式计算机,命名为 AHL-D1-H,作为本书的主要实验平台,在此基础上可以构建各种类型的 GEC。

1. AHL-D1-H 硬件系统基本组成

图 3-5 给出了 D1-H 硬件图,内含 D1-H 芯片及其硬件最小系统、三色灯、复位按钮、两个 USB-Type-C 口(其中一个通过 USB 转串口芯片提供二路 UART 接口),DDR3 存储器、电源模块 1(5V 转 0.9V,CPU)、电源模块 2(5V 转 3.3V)、电源模块 1(5V 转 0.9V,SYS)、电源模块 4(5V 转 1.5V,RAM)、温度传感器、SPI Nand Flash 等基本组成,见表 3-5。

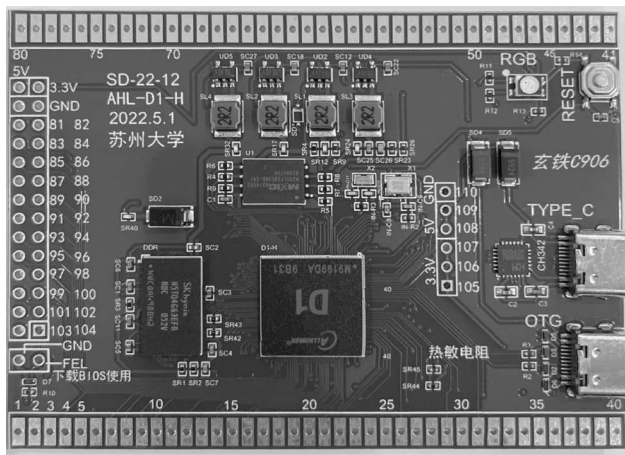


图 3-5 AHL-D1-H 硬件图

表 3-5 AHL-D1-H 的基本组成

序号	部 件	功 能 说 明
1	三色灯	红、绿、蓝
2	温度传感器	热敏电阻在温度变化情况下,有明显的电阻变化,可以利用这种性质来检测温度
3	USB-Type-C 串口	Type-C 接口,与工具计算机通信,下载程序,用户串口
4	FEL 接口	上电时通过拉低该接口(接地)使芯片进入 FEL 模式
5	复位按钮	用户程序不能写入时,按此按钮 6 次以上,绿灯闪烁,可继续下载用户程序
6	MPU	微处理器(D1-H): CPU 为 64 位 RISC-V 处理器 C906
7	5V 转 3.3V 电路	实验时通过 Type-C 线接 PC,5V 引入本板,在板上转为 3.3V
8	SPI Nand Flash	使用 SPI 通信的非易失性存储介质
9	DDR3	第三代双倍数据速率同步动态随机存取存储器(SDRAM)

下面对 AHL-D1-H 中的三色灯、USB-Type-C 口、SPI Nand Flash、复位按钮、DDR3 等做一个简要说明。

(1) LED 三色灯。红(R)、绿(G)、蓝(B)三色灯电路原理图,如图 3-6 所示。三色灯的型号为 1SC3528VGB01MH08,内含红、绿、蓝三个发光二极管。在图 3-6 中,每个二极管的负极外接限流电阻后接入 D1-H 引脚,只要 D1-H 内的程序控制相应引脚输出低电平,对应的发光二极管就亮起来了,达到软件控制硬件的目的。

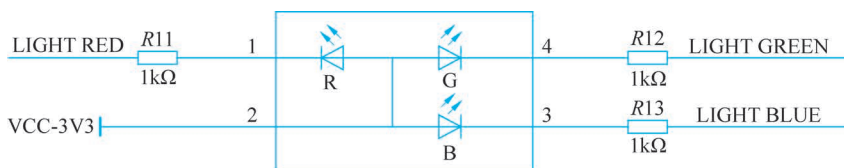


图 3-6 三色灯电路图

【思考一下】 上网查一下三色灯 1SC3528VGB01MH08 的芯片手册,其内部发光二极管的额定电流是多少?为了延长三色灯的使用寿命,限流电阻应该适当增大还是适当减少?限流电阻增大或减少带来的影响是什么?

(2) 热敏电阻。AHL-D1-H 除了其 MPU 内部有温度传感器外,图 3-5 的下侧还有一个区域标有“热敏电阻”字样,这是一个外接温度传感器,即热敏电阻,用于测量环境温度。其电路及编程方法将在 8.2 节中阐述。

(3) Type-C 串口。用于使用 Type-C 线将 GEC 与 PC 的 USB 连接起来,实质是串行通信连接,用 USB 接口模拟串口是为了使用方便,现在的 PC 和笔记本计算机已经逐步取消了串行通信接口,将在第 6 章对此进行阐述。

(4) FEL 接口。FEL 负责将外部数据写入本地的 NVM。在 Normal BROM 模式下,系统从 CPU0 启动,然后 BROM 中的程序读取 FEL 引脚的状态。若 FEL 引脚为高电平,则系统进入快速启动过程;若 FEL 引脚为低电平,则系统将跳转到强制升级过程。

(5) 复位按钮。图 3-5 的右上部有个按钮,其作用是热复位。其特别功能是,在短时间

内连续按 6 次以上, GEC 进入 BIOS 运行状态, 可以进行用户程序下载, 用于解决特殊情况下用户程序导致的 BIOS 无法连接 PC 的问题, 如用户程序不小心关闭中断, 基于 BIOS 的串口程序下载服务需要开放中断。

(6) 微处理器(MPU)。本书选用的是以玄铁 C906 RISC-V 为核心的 D1-H 系列 MPU, 后面在叙述过程中, 也使用 MCU 一词, 不区分 MCU 与 MPU, 均作为微型计算机来看待。

(7) 5V 转 3.3V 电路。实验时通过 Type-C 线接 PC 机, 5V 引入本板, 在板上转为 3.3V。为 MCU 和用户的硬件供电。

(8) SPI Nand Flash。使用 SPI 通信的非易失性存储介质, Nand Flash 的特点是高读写速度以及低成本实现大容量存储空间。但因其无法按字节读取, 所以程序需要先将之复制至 SDRAM 中, 再从 SDRAM 运行。

(9) DDR3(SDRAM)。第三代双倍数据速率同步动态随机存取存储器(Double Data Rate Type 3 Synchronous Dynamic Random-Access Memory)是一种计算机内存规格。它属于 SDRAM 家族的内存产品, 提供了相较于 DDR2 SDRAM 更高的运行效能与更低的电压, 是 DDR2 SDRAM 的后继者, 也是嵌入式设备中流行的内存产品规格。

2. AHL-D1-H 的对外引脚

AHL-D1-H 的对外引脚说明参见附录 A。

本章小结

1. 关于初识一个微处理器

初识一个 MPU 首先要从认识型号标识开始, 可以从型号标识中获得芯片家族、产品类型、具体特性、引脚数目、Flash 大小、温度范围、封装类型等信息, 这些信息是选择芯片的基本要求; 其次了解 RAM 及 Flash 的大小、地址范围, 以便设置链接文件, 为程序编译及写入做好准备; 最后了解中断源及中断向量号, 为中断编程做准备。

2. 关于硬件最小系统

一个芯片的硬件最小系统是指可以使内部程序运行所必需的最低规模的外围电路, 也可以包括写入器接口电路。使用一个芯片, 必须完全理解其硬件最小系统。硬件最小系统引脚是我们必须为芯片提供服务的引脚, 包括电源、晶振、复位接口等, 做好这些服务之后, 其他引脚就可以为用户提供服务了。硬件最小系统电路中着重掌握电容滤波原理及布板时靠近对应引脚的基本要求。

3. 关于利用 D1-H 芯片构建通用嵌入式计算机

引入通用嵌入式计算机概念的不仅是降低硬件设计复杂度, 更重要的是降低软件开发难度。硬件上, 使其只要供电就可工作, 关键是其内部有 BIOS。BIOS 不仅可以驻留构件, 还可以驻留实时操作系统, 提供方便灵活的动态指令^①等。在最小的硬件系统基础

^① 动态指令用于扩展嵌入式终端的非预设功能, 用于深度嵌入式开发中, 这里了解即可, 不作深入阐述。

上,辅以 Wi-Fi、NB-IoT、5G 等,可以形成不同应用的 GEC 系列,为嵌入式人工智能与物联网的应用提供技术基础。

习题

1. 说明 AHL-D1-H 的 RAM 及 Flash 大小、地址范围。
2. 中断的定义是什么? 什么是内核中断? 什么是非内核中断? 给出 D1-H 芯片的中断个数。
3. 什么是芯片的硬件最小系统? 它由哪几部分组成? 简要阐述各部分的技术要点。
4. 谈谈你对通用嵌入式计算机的理解。
5. 若不用 D1-H 芯片的引脚直接控制三色灯,给出 D1-H 引脚通过三极管控制三色灯的电路。
6. 说明主存及映像寄存器的概念。